

CPLD周辺支援機器シリーズ

EZ - EPCNV

ハードウェア・マニュアル

初版 2000/03/20

ALPHA PROJECT Co.,LTD

EZ-EPCNV Hardware Manual

この度は、当社製品「EZ-EPCNV」をご購入いただき、誠にありがとうございます。
本製品はALTERA社コンフィギュレーションデバイス EPC2LC20を搭載したCPLD周辺支援機器です。
本製品をお役立ていただくために本マニュアルを十分お読みくださいますようお願いいたします。
今後とも、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。
本製品は万全の注意を払って製作されていますが、万一初期不良であった場合、お買い上げ頂いた販売店へ保証書を添えてご持参下さい。
本製品についてのお問い合わせは下記のFAXもしくはE-MAILにてお願いします。なお、CPLD自体の機能等についてのお問い合わせには回答しかねますのでご了承下さい。
本書は万全を期して作製しておりますが、ご不明な点、誤り、記入漏れなど、お気づきの点がございましたら弊社までご一報いただければ幸いです。
本書に記載される会社名、商品名は各社の商標及び登録商標です。

お使いになる前に

<梱包の確認>

次のものが揃っているかどうかを確認して下さい。
万一足りないものがあれば、販売店まですみやかにご連絡下さい。

・EZ-EPCNV	1個
・ハードウェアマニュアル・フロッピーディスク	1枚
・保証書	1枚
・マニュアルの閲覧方法について	1枚

お問い合わせ先

株式会社 アルファプロジェクト

〒433-8120 静岡県浜松市上島4-4-24

FAX (053)464-3737 技術部 担当者宛

E-MAIL query@apnet.co.jp

目次

1. 製品概要 1

1.1	概要	1
1.2	機能及び特徴	1
1.3	仕様	1

2. 機能説明 2

2.1	設定	2
2.2	コンフィギュレーション	2
2.3	プログラミング	3
2.4	端子配列	11
2.5	使用上の注意	11

3. 技術資料 12

3.1	外形寸法図	12
3.2	回路構成	12

1. 製品概要

1.1 概要

本製品「EZ-EPCNV」は、アルテラ社コンフィギュレーションデバイス EPC2LC20を搭載したコンフィギュレーションアダプタです。

本製品はEPC2LC20をDIP8ピンタイプのEPC1、EPC1441、EPC1064、EPC1213に変換する事を目的としたアダプタで、これらワンタイムのコンフィギュレーションデバイスの代わりに使用する事が可能です。デバック等プログラム変更が生じる状況において、本製品を使用する事によりワンタイムのコンフィギュレーションデバイスの使用を節約する事が可能になります。

また、ターゲット回路と異なるプログラムの入った本製品を使用する際にコンフィギュレーションを抑止する機能がありますので、CPLDを傷める事なくターゲット回路のプログラミングが可能です。

1.2 機能及び特徴

- ・EPC2LC20を搭載
コンフィギュレーションデバイスにEPC2LC20を搭載していますので何度でも（アルテラ社保証値：100回）プログラミングが可能です。
EPC2LC20が書換え限界に達して使用できなくなった場合には、弊社で保守部品として取り扱いしておりますので、お問い合わせ下さい。
- ・ISP可能
JTAGモードで書込みのできる10ピンヘッダを搭載しています、本製品を外す事なくオンボード上でプログラミング（ISP*）が可能です。

*ISP: In System Programming
- ・5V、3.3Vの両電源に対応
動作電圧は5V、3.3Vの両方に対応しています。どちらの電源でもコンフィギュレーション、プログラミングが可能です。
- ・コンフィギュレーションの抑止が可能
ジャンパスイッチを切り替える事により電源投入時のコンフィギュレーションを抑止する事が可能です、目的の回路とは異なるプログラムの入った本製品を装着した際にコンフィギュレーションを止める事によりCPLDを保護する事が可能です。

1.3 仕様

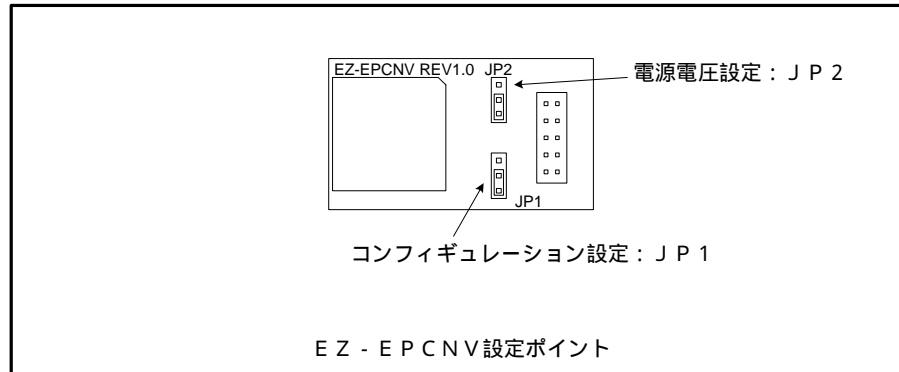
EZ-EPCNV仕様

CONF-DEV	EPC2LC20
インタフェース	10PINコネクタ×1（ByteBlasterインタフェース）
	DIP8PINコネクタ×1（EPC1インタフェース）
電源電圧	DIP8PINより給電（5V/3.3V両対応）
消費電流	MAX 50mA
使用環境	0～50 20～80%RH 結露なし
寸法	20×35×33（mm）

2. 機能説明

2.1 設定

本製品上には動作設定を行うジャンパポイントが2箇所あります。



JP1はコンフィギュレーションの設定、JP2は電源電圧の設定を行います。

JP1：コンフィギュレーション

1 - 2	Configuration Enable
2 - 3	Configuration Disable

JP2：電源電圧

1 - 2	3.3V
2 - 3	5V

2.2 コンフィギュレーション

本製品ではJP1を設定する事で電源投入時のコンフィギュレーション動作を抑止する事が可能です。本機能はEZ-EPCNVに目的とする回路のプログラムが格納されていない場合等に使用します。

例えば他の回路で使用したEZ-EPCNVを別の回路へ装着する場合には電源投入時に他の回路のプログラムがコンフィギュレーションされて動作してしまいます。この場合、他の回路の入出力ピンの状況で今回のCPLDの入出力ピンが動作してしまいますので場合によってはCPLDを壊してしまう原因になりかねません。

このような場合にはJP1を2-3に設定し、コンフィギュレーションを抑止して電源投入した後にプログラミングを行って下さい。プログラミング後は電源を切断した後にJP1を1-2に設定して、コンフィギュレーションを有効にして下さい。以後プログラミングを行う場合にはJP1は1-2のままです。

*異なる種類のCPLD間ではコンフィギュレーションが失敗するので動作はしませんが、なるべく本機能を使用される事をお勧めします。

2.3 プログラミング

本製品はCN2（10ピンヘッダ端子）にダウンロードケーブルを接続してプログラミングします。
本製品を回路に装着して電源を投入した後にプログラミングして下さい。

プログラミングに使用する.pofファイルはMAX+plusにて以下の2種類の方法で作成する事が出来ます。

- A. コンフィギュレーションデバイスをEZ-DLPG上のEPC2LC20に指定してコンパイル
- B. DIP8ピンソケットに最終的に装着するコンフィギュレーションデバイスを指定してコンパイルした後にEPC2LC20用に.pofファイルを変換

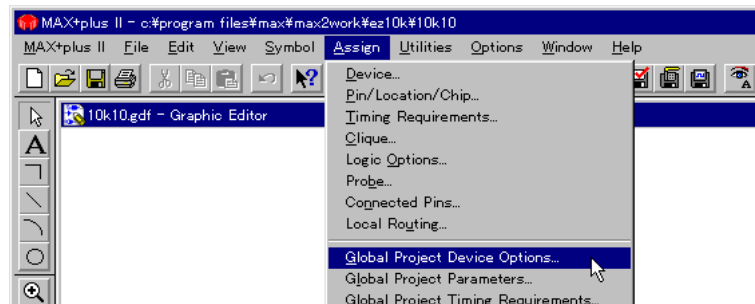
次にこれら方法の手順を説明します。

2.3.1 Aの手順

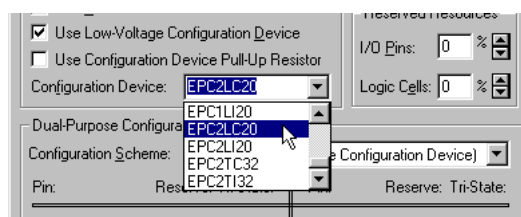
この方法ではコンパイルを行うだけでEZ-EPCNV用の.pofファイルが作成できますので簡単ですが、本来目的とするコンフィギュレーションデバイスを使用する際に再度MAX+plusの設定を変更する必要があります。この変更を忘れてEPC2用の.pofファイルをワнтаムのROMに焼いてしまった場合には、そのROMは使用できませんので注意が必要です。できるかぎりBの方法を取られる事をお勧めします。

コンフィギュレーションデバイスの設定を変更します。

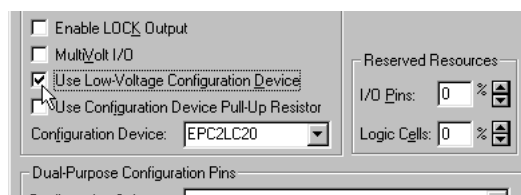
MAX+plusの「Assign」-「Global Project Device Options...」を選択してDevice Optionsウィンドウを立ち上げます。



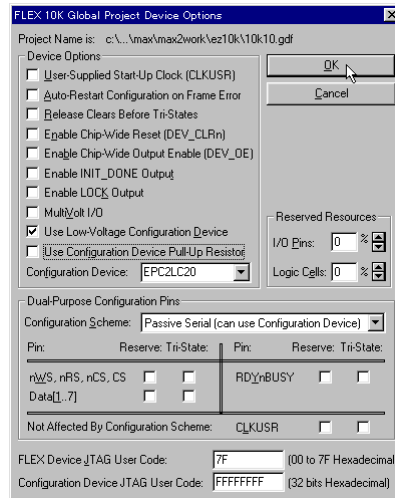
「Configuration EPROM:」横のセレクトラから「EPC2LC20」を選択します。



電源電圧が3.3Vの場合には「Use Low-Voltage Configuration EPROM」のチェックボックスをチェックします。



「Use Configuration EPROM Pull-Up Resistor」チェックボックスはオフにします。
 その他のチェックボックスに関しては目的の回路に合わせて設定して下さい。
 全ての設定が終了したら「OK」ボタンを押します。



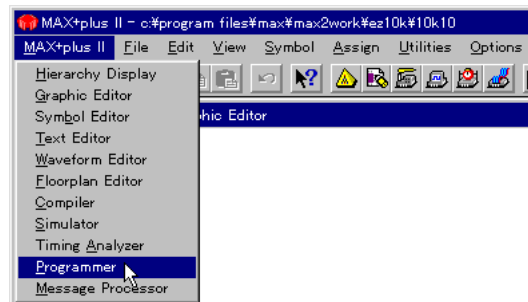
コンフィギュレーションデバイスの設定をメニューバーの「Assign」 - 「Device」で行っている方はそちらで設定を変更して下さい。

設定が完了したらコンパイルを実行します、これで .pof ファイルが作成されます。



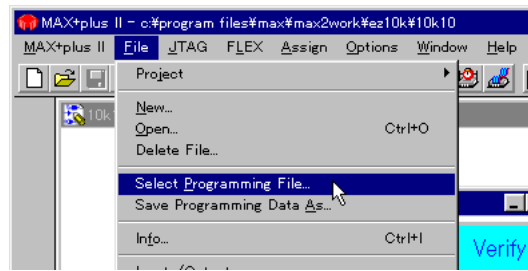
作成された .pof ファイルを Programmer で転送します。

MAX+plus のメニューバー「MAX+plus」 - 「Programmer」を選択して Programmer ウィンドウを立ち上げます。

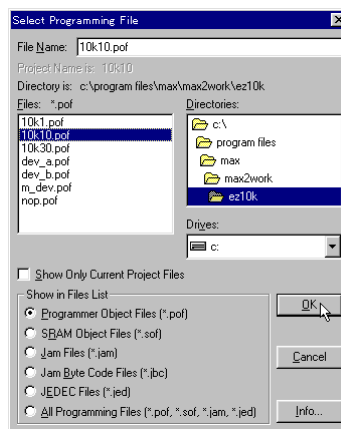


「Options」 - 「Hardware Setup...」で使用するダウンロードケーブルの設定を行なって下さい。

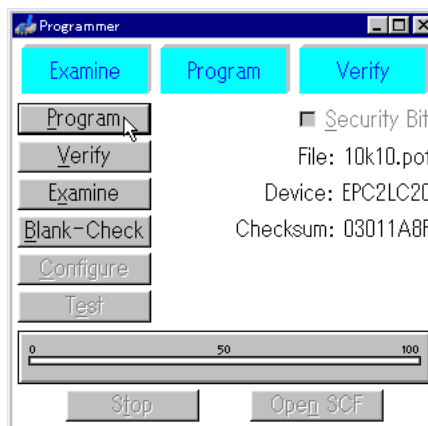
メニューバーの「File」 - 「Select Programming File」を選択して Select Programming File ウィンドウを立ち上げます。



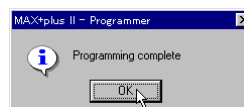
作成した .pof ファイルを選択して「OK」を押して下さい。



Programmer ウィンドウの「File:」欄に選択したファイル名、「Device:」欄に E P C 2 L C 2 0 が表示されている事を確認した後に「Program」ボタンを押して .pof (プログラム) を E Z - E P C N V に転送します。



転送完了のダイアログが表示されればプログラミングは終了です。



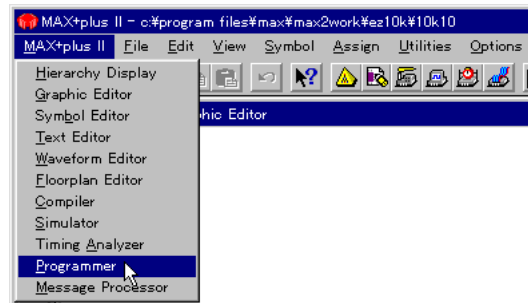
2.3.2 Bの手順

この方法では本来DIP8ピンソケットに装着するコンフィギュレーションデバイスの設定でコンパイルを行い、.sof ファイルをEZ-EPCNV用に別ファイルへ変換する形式を取ります。デバイス設定を変更する事がないので簡単にEZ-EPCNVを使用する事が可能です。

MAX+plus でDIP8ピンソケットに装着するコンフィギュレーションデバイスの設定のままコンパイルを行います。これで.pof ファイルが作成されます。

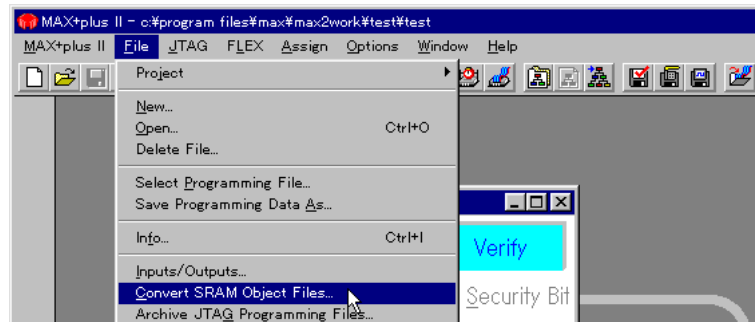


メニューバーの「MAX+plus II」 - 「Programmer」を選択して Programmer ウィンドウを立ち上げます。

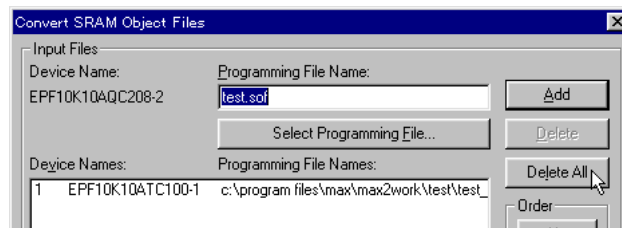


「Options」 - 「Hardware Setup...」で使用するダウンロードケーブルの設定を行います。

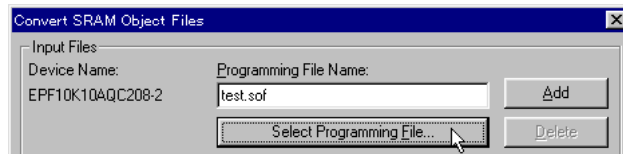
「File」 - 「Convert SRAM Object Files」を選択して Convert SRAM Object Files ウィンドウを立ち上げます。



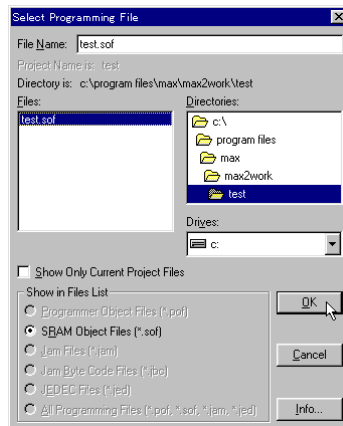
「Delete ALL」ボタンを押して下さい。



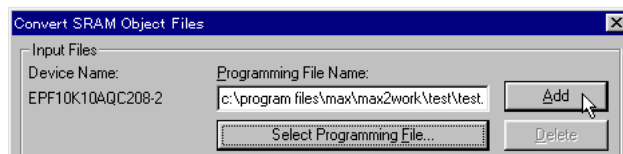
次に「Select Programming File」ボタンを押します。



Select Programming File ウィンドウで目的の.sof ファイルを選択します。



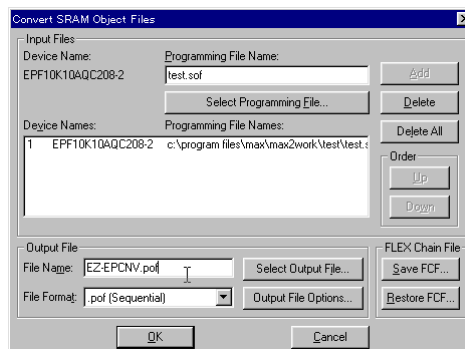
「Add」ボタンを押して下さい。これにより Device Names:領域に目的の.sof ファイルがエントリーされます。



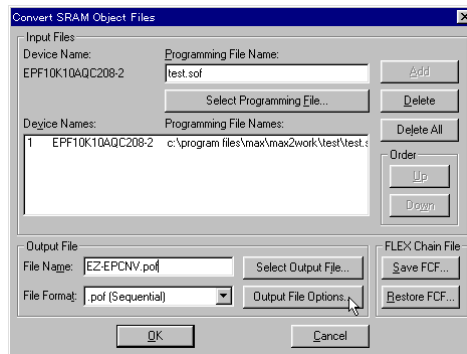
「Output File」欄の「File Name:」に変換して作成される.pof ファイルのファイル名を入力します。
この場合プロジェクト名とは異なる名前を指定しないと.pof ファイルが変換されたファイルで上書きされてしまいますので注意してください。

ファイル名は任意で構いませんが「EZ - EPCNV . POF」にされる事をお勧めします。

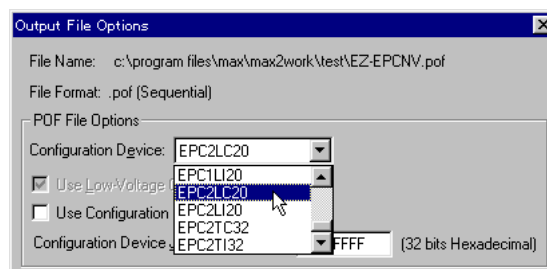
「File Format:」欄が「.pof(Sequential)」になっている事を確認して下さい。



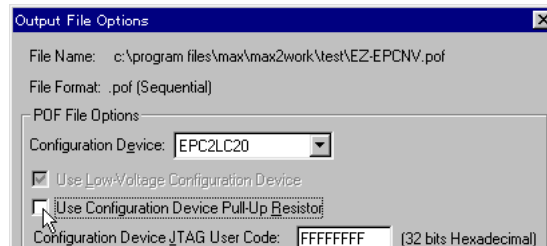
「Output File Options...」ボタンを押して Output File Options ウィンドウを立ち上げます。



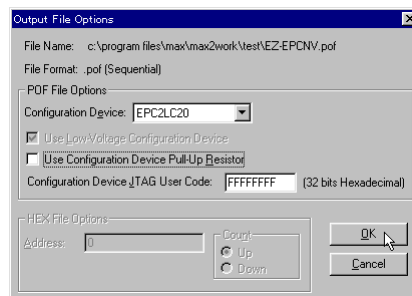
「EPROM:」欄に「EPC2LC20」を選択します。



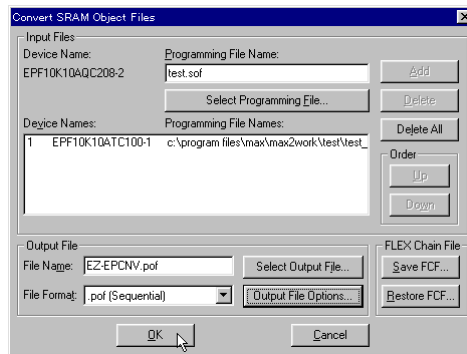
「Use Configuration EPROM Pull-up Resistor」チェックボックスをオフにします。



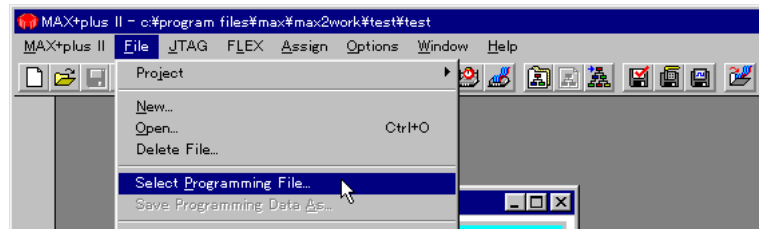
「OK」ボタンを押します。これで全ての選択が終了しました。



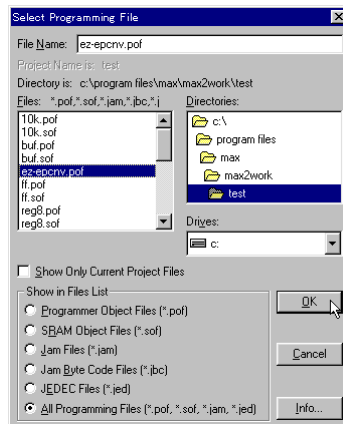
Convert SRAM Object Files ウィンドウの「OK」ボタンを押します。これで .sof ファイルから .pof ファイルへ変換が行われます。



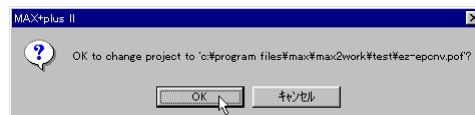
Programmer ウィンドウを選択して「File」 - 「Select Programming File...」から Select Programming File ウィンドウを立ち上げます。



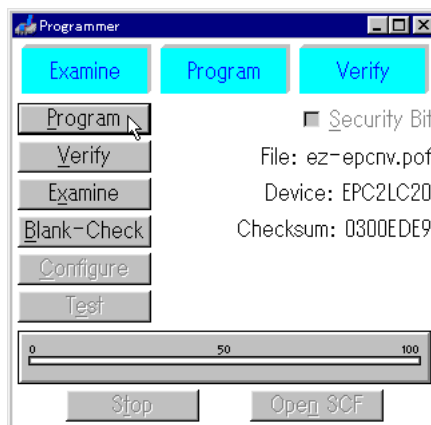
変換した .pof ファイル「EZ - E P C N V . P O F」を選択して「OK」ボタンを押して下さい。



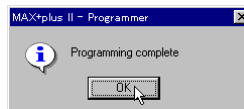
この時「OK to Change Project to 'Ez-Epcnv.pof'?」とダイアログが表示されますので「OK」を押します。



Programmer ウィンドウの「File:」欄に EZ-EPCNV.POF、「Device:」欄に E P C 2 L C 2 0 が表示されている事を確認した後に「Program」ボタンを押して .pof (プログラム) を E Z - E P C N V に転送します。



転送完了のダイアログが表示されればプログラミングは終了です。



2.4 端子配列

本製品にはDIP 8ピンソケットに接続されるCN1とダウンロードケーブルを接続するCN2があります。以下に各コネクタの端子配列を示します。

CN1 端子配列

Pin	
1	DATA
2	DCLK
3	OE
4	nCS
5	GND
6	-
7	VCC
8	VCC

CN2 端子配列

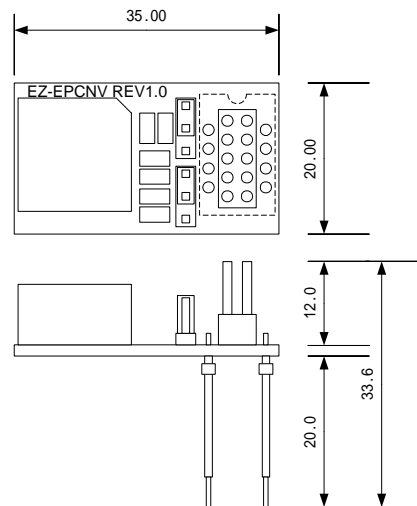
Pin	JTAG MODE
1	TCK
2	GND
3	TDO
4	VCC
5	TMS
6	-
7	-
8	-
9	TDI
10	GND

2.5 使用上の注意

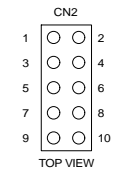
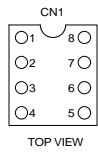
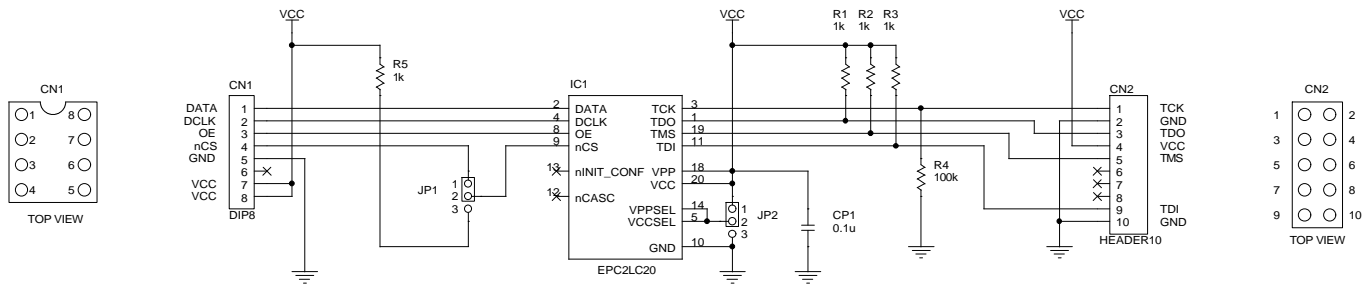
- ・本製品を改造されたものについての動作は保証しかねますのでご了承願います。
- ・極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- ・高湿度、油の多い環境でのご使用はご遠慮ください。
- ・腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
- ・ノイズの多い環境での動作は保証しかねますのでご了承ください。

3 . 技術資料

3 . 1 外形寸法図



3 . 2 回路構成



JP1	Configuration
1-2	Enable
2-3	Disable

JP2	VCC_MODE
1-2	3.3V
2-3	5V

ALPHA PROJECT CO.,LTD			
Title			
EZ-EPCNV EPC1->2 CONVERTER			
Size	Document Number	Rev	
A3	CD-EPCNV-0011-001	.1.0	
Date:	Thursday, March 02, 2000	Sheet	1 of 1