

高速32ビットRISC CPUボード

アルファボードシリーズ

AP - SH3D - 0A

32ビットバス対応

ハードウェア・マニュアル

6版 2002/06/11

ALPHA PROJECT Co., LTD

AP - SH3D - 0A ハ - ドウェア・マニュアル

この度は、アルファボ - ドシリ - ズ 「AP - SH3D - 0A」をお買いあげ頂きまして誠に有り難うございます。
本製品は、CPUコアにSH - 3を採用したシングルチップマイコンSH7729を搭載した汎用CPUボードです。
本ボ - ドをお役立て頂くために、本マニュアルを十分お読み下さいますようお願いいたします。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容	・ AP - SH3D - 0A ボ - ド	× 1
	・ 電源用ハ - ネス (4 P I N)	× 1
	・ マニュアル、プログラムディスク	× 1

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。
本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、速やかに弊社までご連絡ください。

本ボ - ド及び弊社製品についてのお問い合わせは下記の FAX もしくは E-MAIL にてお願いいたします。
なお、CPU 自体の機能等やサンプルプログラムについてのお問い合わせには回答しかねますので、御了承ください。(詳しくは弊社ホームページをご覧ください)

お問い合わせ先

株式会社 アルファプロジェクト

〒433 - 8122
静岡県浜松市上島4 - 4 - 24

FAX (0 5 3) 4 6 4 - 3 7 3 7

E-MAIL query@apnet.co.jp

HP <http://www.apnet.co.jp>

目次

1 . 製品概要	1
1 . 1 概要	1
1 . 2 機能及び特徴	1
1 . 3 仕様	2
2 . 機能説明	3
2 . 1 設定	3
2 . 2 メモリバックアップ	8
2 . 3 R T Cバックアップ	8
2 . 4 リセット	9
2 . 5 モニタ L E D	1 0
2 . 6 端子配列	1 1
3 . 技術資料	1 3
3 . 1 アドレスマップ	1 3
3 . 2 メモリ設定	1 4
3 . 3 フラッシュ R O Mのアクセス方法	1 5
3 . 4 ダウンローダの使用法	1 6
3 . 5 外形寸法図	1 9
3 . 6 回路構成	1 9
4 . 製品サポートと使用上の注意	2 0
4 . 1 弊社ホームページのご案内	2 0
4 . 2 製品サポート窓口	2 0
4 . 3 製品のサポート範囲	2 0
4 . 4 使用上の注意	2 1

1. 製品概要

1.1 概要

本製品は、CPUコアにSH3-DSPを採用したシングルチップマイコンSH7729を搭載した汎用CPUボードです。

本ボードは外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特徴

1) 32ビットRISC CPU SH7729 (日立製) を搭載

< SH7729 概要 >

- ・内部32ビット構成
- ・DSP機能内蔵
- ・キャッシュメモリ 命令/データ混在 16Kbyte
- ・MMU内蔵 4Gバイトアドレス 256アドレス空間
- ・パイプライン 5段パイプライン
- ・高速DMAコントローラ 4チャンネル
- ・シリアルインタフェース 3チャンネル
- ・32ビットタイマ 3本
- ・RTC内蔵
- ・割り込み 外部7本 (NMI、IRQ5~IRQ0)
- ・パラレルポート 最大96本 (兼用端子含む)
- ・A/D変換器 分解能10ビット8チャンネル
- ・D/A変換器 分解能8ビット 2チャンネル
- ・最高動作周波数 133MHz (PLL使用時)
- ・JTAG (H-UDI) サポート
- ・低消費電力

2) 大容量メモリ搭載

本ボードには多様なニーズを想定して4種類のメモリが搭載されています。

プログラムメモリとして、FLASH ROM 1Mbyte (最大4Mbyte)、EPROM 最大1Mbyte (未実装) となっています。

RAMは、高速SDRAMが16Mbyte、バックアップ可能なメモリとしてSRAMが128Kbyte (最大512Kbyte) 搭載されています。

またEPROMは3.3Vもしくは5V品の使用が可能で、ROMエミュレータ等の接続も可能です。

3) 通信用コネクタを装備

外付けにRS232アダプタ (別売 PC-RS-03) やUSBアダプタ (別売 PC-USB-01) を接続すれば、簡単に通信テストが行えます。

4) 外部拡張が容易

外部接続コネクタ(64PIN×2、50PIN×1)へ拡張に必要な信号線をすべて引き出してありますので、メモリの増設、I/Oの増設等が容易です。

5) H-UDIコネクタ装備

H-UDIコネクタ(14pin)を搭載しておりますので各社のJTAGデバッガが直結でき、すぐにデバッグが可能です。

1.3 仕様

AP - SH3D - 0A仕様

CPU	SH7729AF133 (日立製)
動作周波数	16MHz水晶振動子使用 *1 CPUコア 16/32/48/64/96/128MHz バスクロック 16/64MHz ペリフェラル 4/8/16/32MHz
メモリ	ROM フラッシュROM 1Mbyte 実装済み 外部ROM 最大1Mbyte搭載可能 RAM SDRAM 16Mbyte 実装済み SRAM 128Kbyte実装済み
メモリバックアップ	バックアップ切替対応 外部にリチウム電池等を接続することによりSRAMをバックアップ可能
シリアルI/F	非同期/同期IF 3チャンネル SCI2は通信用コネクタに接続
パラレルI/F	96本(兼用ポート含む)
タイマ/カウンタ	32ビットタイマ 3本
割り込み	割り込みコントロ - ラ内蔵 外部 11本 (NMI、IRQ5~IRQ0、IRLS3~IRLS0)
A/Dコンバータ	8チャンネル (分解能10ビット)
D/Aコンバータ	2チャンネル (分解能8ビット)
DMA	DMAコントロ - ラ内蔵 4チャンネル
RTC	32.768KHz水晶実装済み バックアップ可能
リセット	専用リセットIC、リセットSWを搭載
外部接続	64PINコネクタ×2 (2.54mmピッチ) 50PINコネクタ×1 (2.54mmピッチ) H-UDIコネクタ 14PIN 6PINコネクタ(シリアル) 4PINコネクタ(電源)
電源電圧	5V±10%(I/O:3.3V CPUコア:1.9V)
消費電力	MAX 500mA
使用環境条件	0~50 20~80%RH 結露なし
寸法	120×90 (mm)

*1 動作周波数の可能な組み合わせはSH7729Aのデータシートをご覧ください。

2. 機能説明

2.1 設定

1) メモリの使用 / 未使用の選択

本ボードには各種のメモリが搭載されていますが、使用しないメモリについては未使用にすることが可能です。未使用にした場合はそのメモリの使用空間に別のデバイスを割り当てることが可能です。

フラッシュROMの使用 / 未使用 (CS0 or CS5)

J P 1 O N : フラッシュROMを使用する (出荷時設定)
 O F F : フラッシュROMを使用しない

E P R O Mの使用 / 未使用 (CS0 or CS5)

J P 2 O N : E P R O Mを使用する (出荷時設定)
 O F F : E P R O Mを使用しない

S R A Mの使用 / 未使用 (CS4)

J P 6 O N : S R A Mを使用する (出荷時設定)
 O F F : S R A Mを使用しない

S D R A Mの使用 / 未使用 (CS3(RAS3L))

J P 4 O N : S D R A Mを使用する (出荷時設定)
 O F F : S D R A Mを使用しない

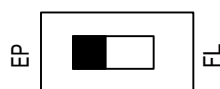
2) ブートメモリの設定

本ボードでは、ブートメモリをフラッシュメモリかE P R O Mか設定することができます。

これはC S 0エリアをどちらに割り当てるか切り替えて設定します。

この設定を利用して、ROMエミュレータの使用や、フラッシュメモリへのプログラムダウロードなどをおこないます。(C S 0のバス幅設定も同時におこなってください 8)参照)

ブートメモリの設定



SS1

EP : EPROM=CS0 / FLASH ROM=CS5
 FL : EPROM=CS5 / FLASH ROM=CS0

3) ROMサイズの設定

本ボードで使用できるEPROMは以下のものです。

- 1Mbit品：27C010(TI) 32pin 互換品
- 2Mbit品：27C020(TI) 32pin 互換品
- 4Mbit品：27C040(TI) 32pin 互換品
- 8Mbit品：27C080(AMD) 32pin 互換品



	JP5-1	JP5-2	JP5-3
1Mbit	ON	OFF	OFF
2Mbit	ON	OFF	OFF
4Mbit	ON	OFF	ON
8Mbit	OFF	ON	ON

4) ROM電源電圧の設定

本ボードの回路電源は3.3Vですが、EPROMは一般的に入手可能なものは5V品がほとんどな為、3.3V品と5V品のどちらも使用可能となっています。



	JP9-1	JP9-2
3.3V	OFF	ON
5.0V	ON	OFF

*JP9-1とJP9-2を両方ONにすると短絡状態となりますので、絶対に設定しないでください。

5) RAMサイズの設定

本ボードは標準で1MbitのSRAMが実装されていますが、将来的な拡張のために4MbitのSRAMも実装可能となっています。

本ボードに実装可能なSRAMは以下のものです。

1Mbit品: TC55V1001AF (東芝) 32pin 互換品
 4Mbit品: HM62W8512AF (日立) 32pin 互換品

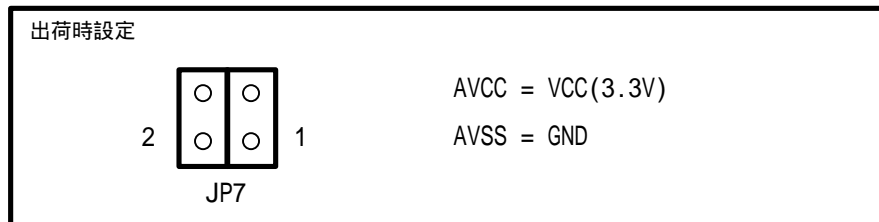


	JP3
1Mbit	OFF
4Mbit	ON

6) アナログ系電源の設定

SH7729にはA/D変換器とD/A変換器が内蔵されており、アナログ電源は通常のデジタル電源とは別の電源ピンが用意されています。

本ボードではアナログ電源入力を簡易的にデジタル電源に接続することができます。



JP7-1	AVCC
ON	ON
OFF	未接続

未接続の場合には、拡張コネクタより必ず定格値内の電圧を加えてください。

JP7-2	AVSS
ON	GND と接続
OFF	未接続

未接続の場合には、拡張コネクタよりGNDに接続してください。

7) CPU動作モードの設定

SH7729の設定には、クロックモード、CS0のバス幅、バスのエンディアン設定等があります。

<ディップSW1 (S1の設定)>

出荷時設定

CPUモード : モード2
 CS0バス幅 : 8bit
 エンディアン : ビッグエンディアン
 動作モード : 通常動作モード

クロックモードの選択

SH7729には6種類のクロックモードがあります。
 詳細はSH7729のデータブックをご覧ください。

モード	S1 (MD端子)			クロック入出力		CKIO周波数
	1 (MD0)	2 (MD1)	3 (MD2)	供給源	出力	
モード0	ON	ON	ON	EXTAL	CKIO	(EXTAL)
モード1	OFF	ON	ON	EXTAL	CKIO	(EXTAL) × 4
モード2	ON	OFF	ON	水晶	CKIO	(水晶) × 4
モード3	OFF	OFF	ON	EXTAL	CKIO	(EXTAL) × 1
モード4	ON	ON	OFF	水晶	CKIO	(水晶) × 1
モード7	OFF	OFF	OFF	CKIO	-	(CKIO)

CS0バス幅

CS0のバス幅を設定します。

CS0バス幅	S1 (MD端子)	
	4 (MD3)	5 (MD4)
RSV	ON	ON
8bit	OFF	ON
16bit	ON	OFF
32bit	OFF	OFF

ブートメモリにフラッシュメモリを設定した場合には16bit、EPROMを設定した場合には8bitに設定してください。(2)ブートメモリの設定を参照)

エンディアンの設定

バスのエンディアンを設定します。

エンディアン	S1 (MD端子)
	6 (MD5)
ビッグエンディアン	ON
リトルエンディアン	OFF

デバッグモードの設定

チップをデバッグモードで使用するか指定します。

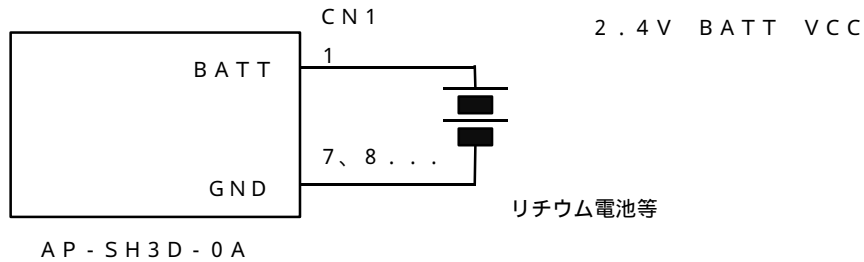
JTAGデバッガ等を使用する場合には必ずONにしてください。

なお、ONにした場合には兼用端子であるPTG6はGNDに固定されますので注意してください。

モード	S1 (MD端子)
	7 (ASEMD0)
デバッグモード(ASEモード)	ON
通常動作モード	OFF

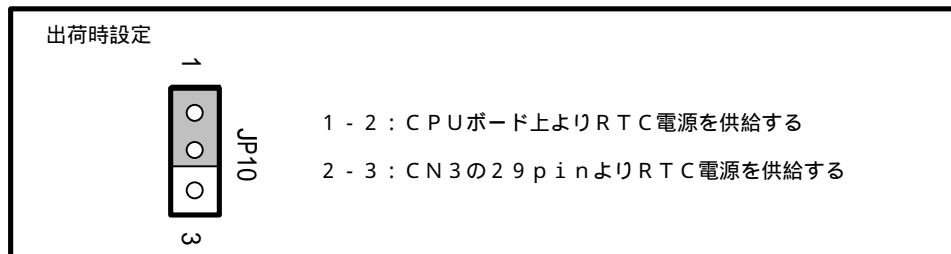
2.2 メモリバックアップ

本ボード上のRAMは外部にバックアップ電源を接続することによりバックアップ可能です。
 BATT端子(CN1 1P)にバックアップ電源を接続してください。
 なお、ニッカド電池等の2次電池を使用される場合には、別途充電回路が必要となります。



2.3 RTCバックアップ

SH7729には内蔵RTC用電源ピンが設けられており、他の電源とは独立して電圧を印加することが可能です。
 したがって、外部にバックアップ電源回路を設けることにより内蔵RTCのバックアップが可能です。
 本ボードでは、JP10の設定により内蔵RTC用電源ピンへの供給電源元を切り替えます。



RTCのバックアップをする場合には、2-3側を短絡し、CN3-29pinにバックアップ電源を接続します。
 バックアップ電源回路の設計方法については、SH7729のデータシート等を参考にしてください。

2.4 リセット

本ボードのリセット動作には以下の4つがあります。

1) 電源投入時及び電圧降下時のリセット動作

外部電圧が約4.2V(CPU電圧 約3.0V)でシステムリセットされます。

RESETは専用IC(PST5921M(ミツミ製))により、100ms間のLOWパルスが出力されます。

パワーオンリセットとなる為、パワーオンリセット例外処理を開始します。

2) リセットSWによるリセット動作

リセットSWを押すことにより強制的にシステムリセットされます。

こちらも専用ICにより、100ms間のLOWパルスが出力されます。

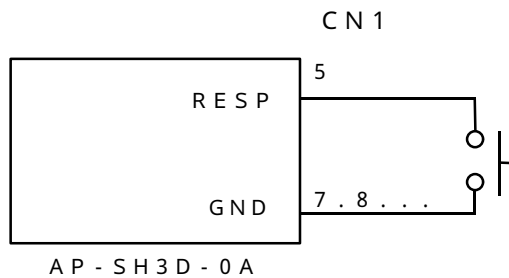
CPUは、パワーオンリセット例外処理を開始します。

3) 外部からの制御によるリセット(RSTP)

RESETP端子(CN1 5P)へ外部回路を接続することにより、外部からのリセット動作が可能となります。

(パワーオンリセット) RESETP信号はオープンコレクタ出力なのでワイアードOR接続が可能です。

この場合は、外部のRESET回路により、安定時間分のRESETパルスを保持する必要があります。



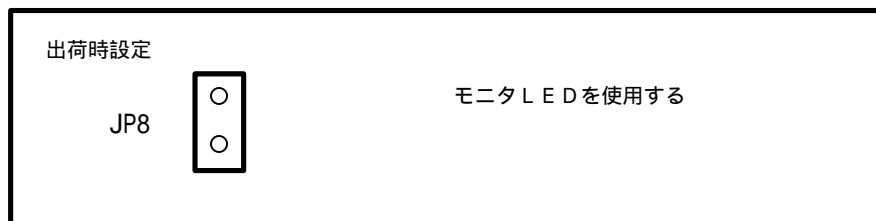
4) 外部からの制御によるリセット(RSTM)

RESTM端子(CN1 5P)へ外部回路を接続することにより、外部からのリセット動作が可能となります。

(マニュアルリセット)

2.5 モニタLED

本ボードには、簡易テスト用にモニタLED（緑）が実装されています。
 ポートはPTJ7を使用していますが、使用しない場合には切り離すことが可能です。



	JP8
使用	ON
未使用	OFF

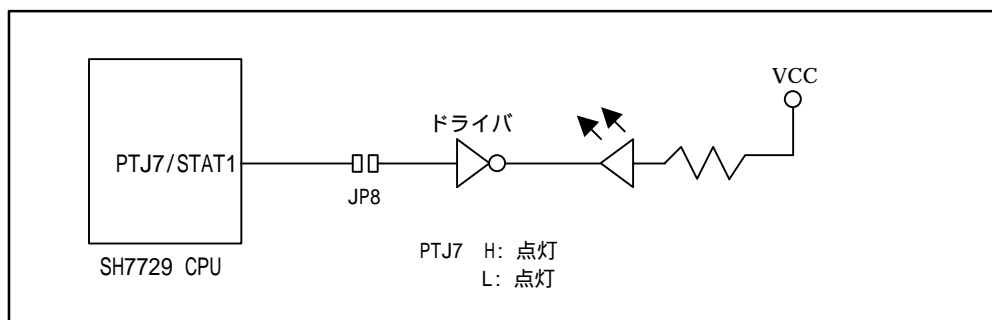


図 2 - 5 - 1 モニタLEDの接続

注意)PTJ7 は STAT1 と兼用端子になっていますので、CPU が RESET 状態時には H になります。

2.6 端子配列

本ボードは外部拡張に必要な信号をCN1、CN2、CN3にすべて引き出してあります。

以下に各コネクタの端子配列を示します。

CN1 端子配列

1	BATT	CK10	2
3	CKE	*RSTM	4
5	*RSTP	*WAIT	6
7	GND	GND	8
9	*CS6	*CS2	10
11	RD/WR	*WE1	12
13	*WE0	*RD	14
15	IRQ4	IRQ3	16
17	IRQ2	IRQ1	18
19	IRQ0	NMI	20
21	GND	GND	22
23	A19	A18	24
25	A17	A16	26
27	A15	A14	28
29	A13	A12	30
31	A11	A10	32
33	A9	A8	34
35	A7	A6	36
37	A5	A4	38
39	A3	A2	40
41	A1	A0	42
43	GND	GND	44
45	D7	D6	46
47	D5	D4	48
49	D3	D2	50
51	D1	D0	52
53	VCC	VCC	54
55	D8	D9	56
57	D10	D11	58
59	D12	D13	60
61	D14	D15	62
63	+5V	+5V	64

CN2 端子配列

1	*BREQ	*BACK	2
3	*BS	RAS2U	4
5	RAS3U	CAS2H	6
7	CE2A	CE2B	8
9	CAS2L	IRQOUT	10
11	CA	GND	12
13	*CASHH	*CASHL	14
15	*CASLH	*CASLL	16
17	*RAS2L	*RAS3L	18
19	*CS5	*CS4	20
21	*CS3	*CS0	22
23	STAT1	STAT0	24
25	*WE3	*WE2	26
27	A20	A21	28
29	A22	A23	30
31	A24	A25	32
33	D16	D17	34
35	D18	D19	36
37	D20	D21	38
39	D22	D23	40
41	VCC	VCC	42
43	D24	D25	44
45	D26	D27	46
47	D28	D29	48
49	D30	D31	50

CN3 端子配列

1	AVCC	AN7	2
3	AN6	AN5	4
5	AN4	AN3	6
7	AN2	AN1	8
9	ANO	AVSS	10
11	GND	PTD0	12
13	PTD1	PTD2	14
15	PTD3	PTD4	16
17	PTD5	PTD6	18
19	PTD7	PTC0	20
21	PTC1	PTC2	22
23	PTC3	PTC4	24
25	PTC5	PTC6	26
27	PTC7	VCC	28
29	RTCBAT 注	CTS2	30
31	RXD2	RXD1	32
33	RXD0	RTS2	34
35	SCK2	TXD2	36
37	SCK1	TXD1	38
39	SCK0	TXD0	40
41	GND	PTF0	42
43	PTF1	PTF2	44
45	PTF3	PTF4	46
47	PTF5	PTF6	48
49	PTF7	PTG0	50
51	PTG1	PTG2	52
53	PTG3	PTG4	54
55	PTG5	PTG6	56
57	PTG7	+5V	58
59	+5V	PTH7	60
61	PTH6	PTH5	62
63	PTE7	PTE0	64

注)CN3-29pin は RTC のバックアップ電源入力端子になります。
詳細は「2.3 RTC バックアップ」をご覧ください。

上記は信号名を省略しており、SH7729の端子の多くは兼用端子となっています。
詳しくは回路図とSH7729データブックをご覧ください。

ユーザ回路を拡張される場合には、データバス、アドレスバス、コントロール信号にはバスバッファを追加し、配線長をできるだけ短くしてください。

特に高速なバスクロックで使用される場合には、反射等により正常に動作しない場合があります。

CN6 端子配列

1	TCK	8	GND
2	TRST	9	GND
3	TDO	10	GND
4	ASEBRK / BRKACK	11	-
5	TMS	12	GND
6	TDI	13	GND
7	RSTP	14	GND

CN5 端子配列

1	+5V
2	+5V
3	GND
4	GND

CN4 端子配列

1	RXD2
2	TXD2
3	RTS2
4	CTS2
5	VCC (3.3V)
6	GND

CN1、3 : 推奨コネクタ XG4H - 6431 (オムロン)
 適合レセプタクル XG4C - 6431 (オムロン)

CN2 : 推奨コネクタ XG4H - 5031 (オムロン)
 適合レセプタクル XG4C - 5031 (オムロン)

CN1 ~ CN3用のコネクタは別売CPUボードオプション品 (拡張コネクタセット) として取り扱いしております。

CN6 : 使用コネクタ 7614 - 6002 (住友3M)

CN5 : 使用コネクタ B4P - SHF - 1AA (日圧)
 適合レセプタクル H4P - SHF - AA (日圧)

CN4 : 使用コネクタ B6P - SHF - 1AA (日圧)
 適合レセプタクル H6P - SHF - AA (日圧)

CN4はSH7729と直結されており、RS232Cレベルではありません。

弊社製品 「PC-RS-03」を接続する事によりRS232Cレベルでの通信が簡単におこなえます。

3 . 技術資料

3 . 1 アドレスマップ

本ボードのCSアサインは以下のようになっています。

メモリ 種別	CSエリア		アクセス サイズ	メモリ サイズ
	フラッシュROMブート	EPROMブート		
FLASH	CS0	CS5	16bit	1Mbyte
SDRAM	CS3	CS3	32bit	16Mbyte
SRAM	CS4	CS4	8bit	128Kbyte
EPROM	CS5	CS0	8bit	最大1Mbyte

メモリマップ (物理空間アドレス)

フラッシュROMブート		EPROMブート	
H' 00000000	エリア0 (CS0) フラッシュROM 1Mbyte	H' 00000000	エリア0 (CS0) EPROM 最大1Mbyte
H' 000FFFFFFF		H' 000FFFFFFF	
H' 00100000	イメージ	H' 00100000	イメージ
H' 03FFFFFFF		H' 03FFFFFFF	
H' 04000000	内部I/O	H' 04000000	内部I/O
H' 07FFFFFFF		H' 07FFFFFFF	
H' 08000000	エリア2 (CS2)	H' 08000000	エリア2 (CS2)
H' 0BFFFFFFF	ユーザ開放	H' 0BFFFFFFF	ユーザ開放
H' 0C000000	エリア3 (CS3) SDRAM 16Mbyte	H' 0C000000	エリア3 (CS3) SDRAM 16Mbyte
H' 0CFFFFFFF		H' 0CFFFFFFF	
H' 0D000000	イメージ	H' 0D000000	イメージ
H' 0FFFFFFF		H' 0FFFFFFF	
H' 10000000	エリア4 (CS4) SRAM 128Kbyte	H' 10000000	エリア4 (CS4) SRAM 128Kbyte
H' 1001FFFF		H' 1001FFFF	
H' 10020000	イメージ	H' 10020000	イメージ
H' 13FFFFFFF		H' 13FFFFFFF	
H' 14000000	エリア5 (CS5) EPROM 最大1Mbyte	H' 14000000	エリア5 (CS5) フラッシュROM 1Mbyte
H' 140FFFFFFF		H' 140FFFFFFF	
H' 14100000	イメージ	H' 14100000	イメージ
H' 17FFFFFFF		H' 17FFFFFFF	
H' 18000000	エリア6 (CS6)	H' 18000000	エリア6 (CS6)
H' 1BFFFFFFF	ユーザ開放	H' 1BFFFFFFF	ユーザ開放
H' 1C000000	予約エリア	H' 1C000000	予約エリア
H' 1FFFFFFF		H' 1FFFFFFF	

3.2 メモリ設定

SDRAM設定

本ボードに搭載されているSDRAMは、1M×16bit×4バンク品です。
DRAMコントローラの設定例を以下に示します。
添付のサンプルプログラムと合わせてご覧ください。

バスクロック：16MHz×4=64MHz

エリア3メモリタイプ : SDRAM
 エリア3バス幅 : 32ビット
 サイクル間アイドル指定 : 1
 メモリデータサイズ : 32ビット

個別メモリコントロールレジスタ(MCR) = 0x5124

プリチャージ後、バンクアクティブ
 コマンド出力までの最小サイクル数 : 2サイクル
 バンクアクティブ -
 読み出し/書き込みコマンド遅延 : 2サイクル
 書き込みプリチャージ遅延 : 1サイクル
 リフレッシュRASアサート期間 : 3サイクル
 SDRAMバンクアクティブ : オートプリチャージ
 アドレスマルチプレクス : 4M×16ビット品
 リフレッシュ : ON
 リフレッシュモード : CASビフォRASリフレッシュ

 リフレッシュサイクル : 4Kcycle/64msec

シンクロナスDRAMモードレジスタ(SDMR) = 0xFFFFE880 (~A0)

RAS-CASレイテンシ : 2
 バースト長 : 1
 ラップタイプ : シーケンシャル

ウェイト設定

本ボード上のメモリアクセスのウェイト数は以下の設定を推奨します。

メモリ種別		周波数 (CK10)		チップ セレクト
		× 1 (16MHz)	× 4 (64MHz)	
FROM	MBM29LV800	1WAIT	6WAIT	CS0(5)*1
SRAM	TC55V1001	1WAIT	6WAIT	CS4
DRAM	HM5264165A	前述参照		CS3
EPROM	-	-	-	CS5(0)*1

*1 ()はEPROMブート時

3.3 フラッシュROMのアクセス方法

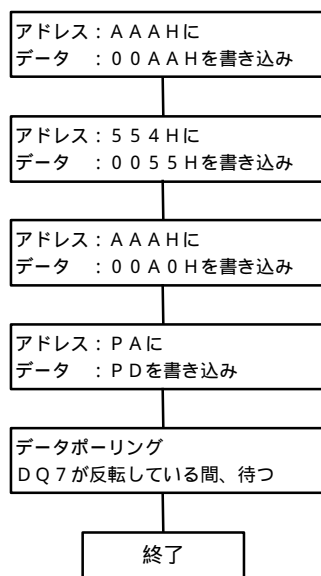
本ボード上のフラッシュROMは自動プログラムアルゴリズム (Embedded Algorithm) を採用しています。

下記の書き込み / 消去シーケンスを参考にしてください。

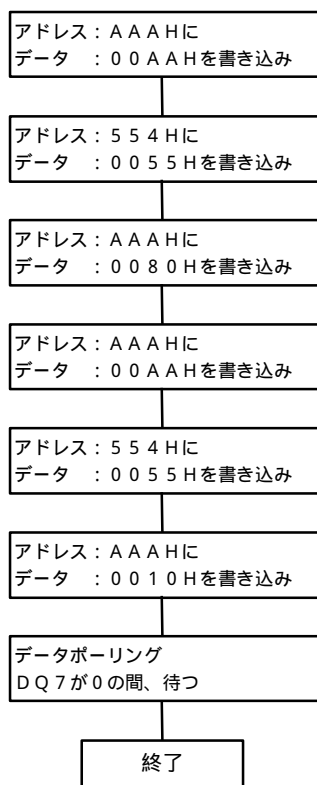
なお、書き込み単位はワード単位のみ、消去はセクタもしくはチップ単位となります。

詳細は、ディスク内に収録されているダウンローダプログラム(29fXXX.C)のソースをご覧ください。

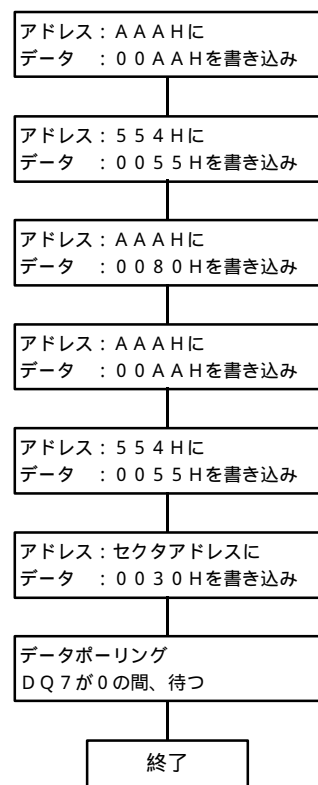
書き込みアルゴリズム



チップ消去アルゴリズム



セクタ消去アルゴリズム



PA : プログラムアドレス
PD : プログラムデータ

上記のアドレスはA0~A11を示しています。

表3-3 フラッシュROMのセクタアドレス(A0~A20)

セクタ	アドレス	サイズ	セクタ	アドレス	サイズ
SA0	0000H-03FFFH	16Kbyte	SA10	7000H-7FFFFH	64Kbyte
SA1	0400H-05FFFH	8Kbyte	SA11	8000H-8FFFFH	64Kbyte
SA2	0600H-07FFFH	8Kbyte	SA12	9000H-9FFFFH	64Kbyte
SA3	0800H-0FFFFH	32Kbyte	SA13	A000H-AFFFFH	64Kbyte
SA4	1000H-1FFFFH	64Kbyte	SA14	B000H-BFFFFH	64Kbyte
SA5	2000H-2FFFFH	64Kbyte	SA15	C000H-CFFFFH	64Kbyte
SA6	3000H-3FFFFH	64Kbyte	SA16	D000H-DFFFFH	64Kbyte
SA7	4000H-4FFFFH	64Kbyte	SA17	E000H-EFFFFH	64Kbyte
SA8	5000H-5FFFFH	64Kbyte	SA18	F000H-FFFFFH	64Kbyte
SA9	6000H-6FFFFH	64Kbyte			

3.4 ダウンローダの使用法

本ボードでは、添付のソフトを利用してオンボードでユーザプログラムの書き込みが可能です。
 なお、添付ソフトは Windows95/98/NT4.0/2000 対応で、モトローラ S フォーマットに対応しています。

1) 書き込みソフトの準備

PC 側のダウンロードソフトをインストールします。
 特にインストーラはありませんので、サンプルディスクの %download%\pc\sh3dl.EXE を適当なフォルダにコピーしてください。

次にターゲット側のダウンローダプログラムを用意します。
 サンプルディスクのダウンローダプログラムを EPROM に書き込み、ボード上にソケットに実装します。
 使用する ROM は前述の ROM サイズの設定等をご覧ください。
 通常は弊社出荷時に既にダウンローダを書き込んだ ROM (ビッグエンディアン用) が実装されていますので必要はありません。(リトルエンディアンで使用される場合には、リトルエンディアン用を EPROM に書き込んでご使用ください)
 gcc と日立 c は記述が異なるだけで、動作は全く同一なのでどちらを使用しても構いません。

【ダウンローダプログラム】

ビッグエンディアン用	%download%\target\hitachi\bigflash2.mot (日立c)
	%download%\target\gcc\bigflash2.mot (gcc)
リトルエンディアン用	%download%\target\hitachi\littleflash2.mot (日立c)
	%download%\target\gcc\littleflash2.mot (gcc)

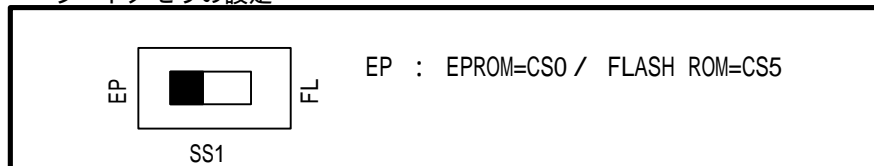
2) ボードの準備

モードの設定

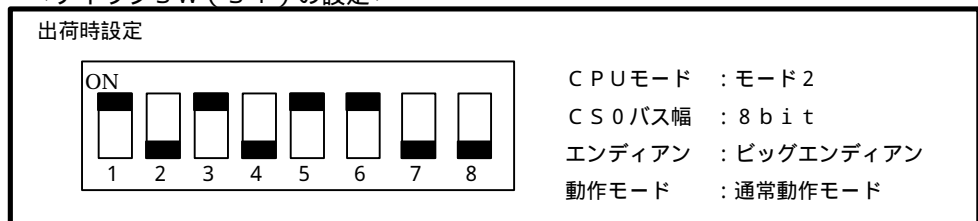
CPU のモードを以下の設定に合わせます。設定は電源を切った状態でおこなってください。

ブートメモリ : EPROM CPUモード : モード2

<ブートメモリの設定>



<ディップSW (S1) の設定>



3) 書き込み手順

パソコンとボードをクロスケーブルで接続します。(接続は図3-4-3参照)

sh3dl.exe をダブルクリックして起動します。

[ポート]メニューより使用するパソコンのCOMポートを選択します。

CPUボードの電源を投入します。

[ファイル]メニューの[ダウンロード]を選択し、ダウンロードするファイルを選択します。

ファイルを選択すると自動的にダウンロードを開始します。ダウンロードが終了すると、転送終了が表示されます。

(この時点ではまだフラッシュROMには書き込まれていません)

次に[ファイル]メニューの[書き込み]を選択します。

すると、書き込み開始が表示され、フラッシュROMに書き込みが開始されます。

終了すると書き込み終了が表示されます。

*動作を確認する場合は、サンプルディスク内のサンプルプログラムをダウンロードしてください。

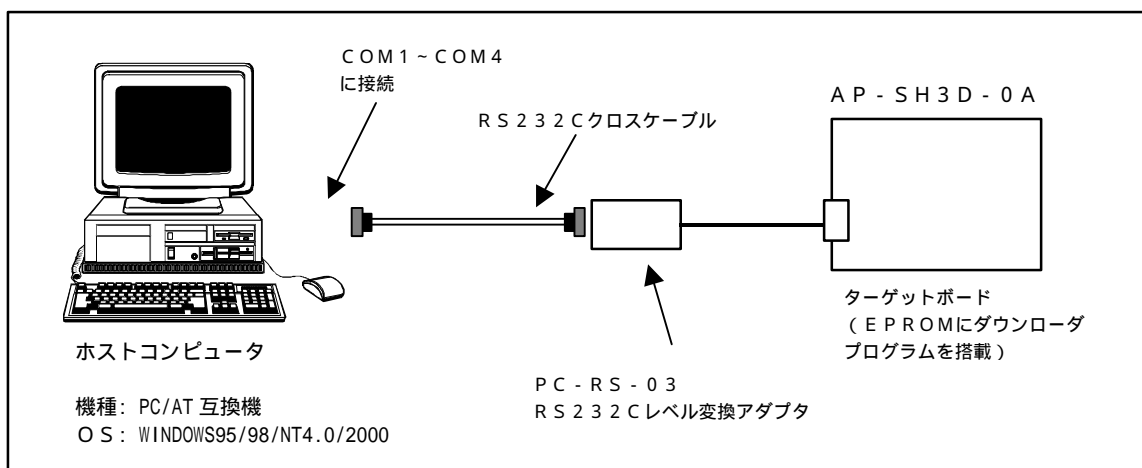


図 3 - 4 - 3 ダウンローダ使用時の接続

< PC - RS - 03 を使用しない場合 >

弊社のRS232C変換アダプタ(PC-RS-03)を使用しない場合には、以下のように接続してお使いください。

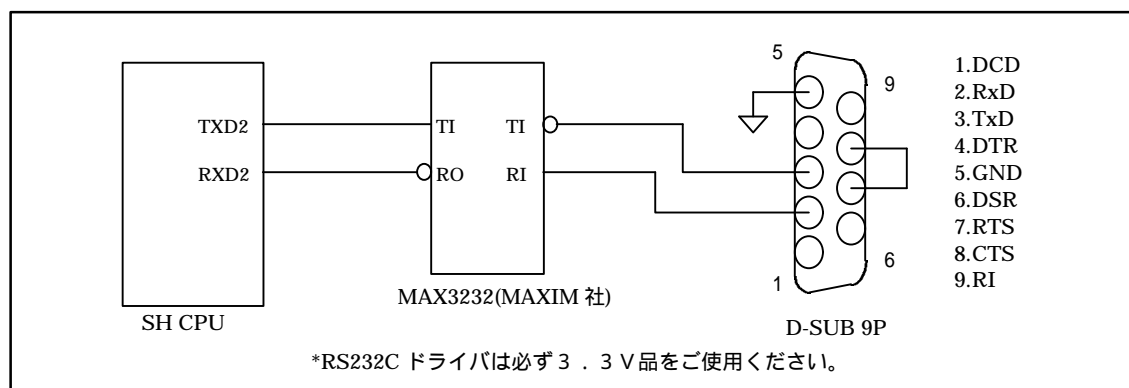


図 3 - 4 - 4 S C I の設計例

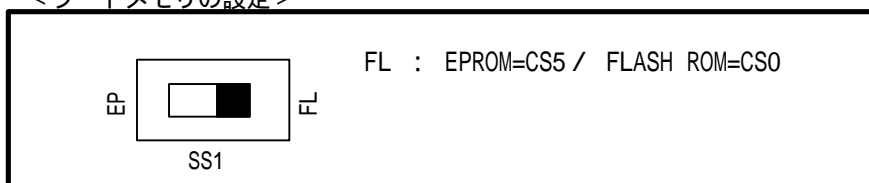
4) 動作の確認

CPUのモードを以下の設定に合わせます。

ブートメモリ : フラッシュROM CPUモード : モード2

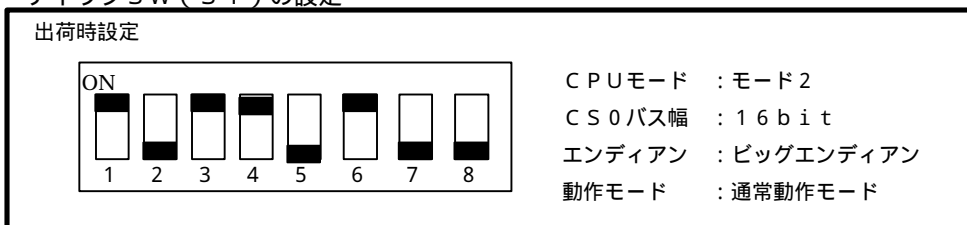
・設定は電源を切った状態で行ってください。

<ブートメモリの設定>



ディップSW (S1) の設定

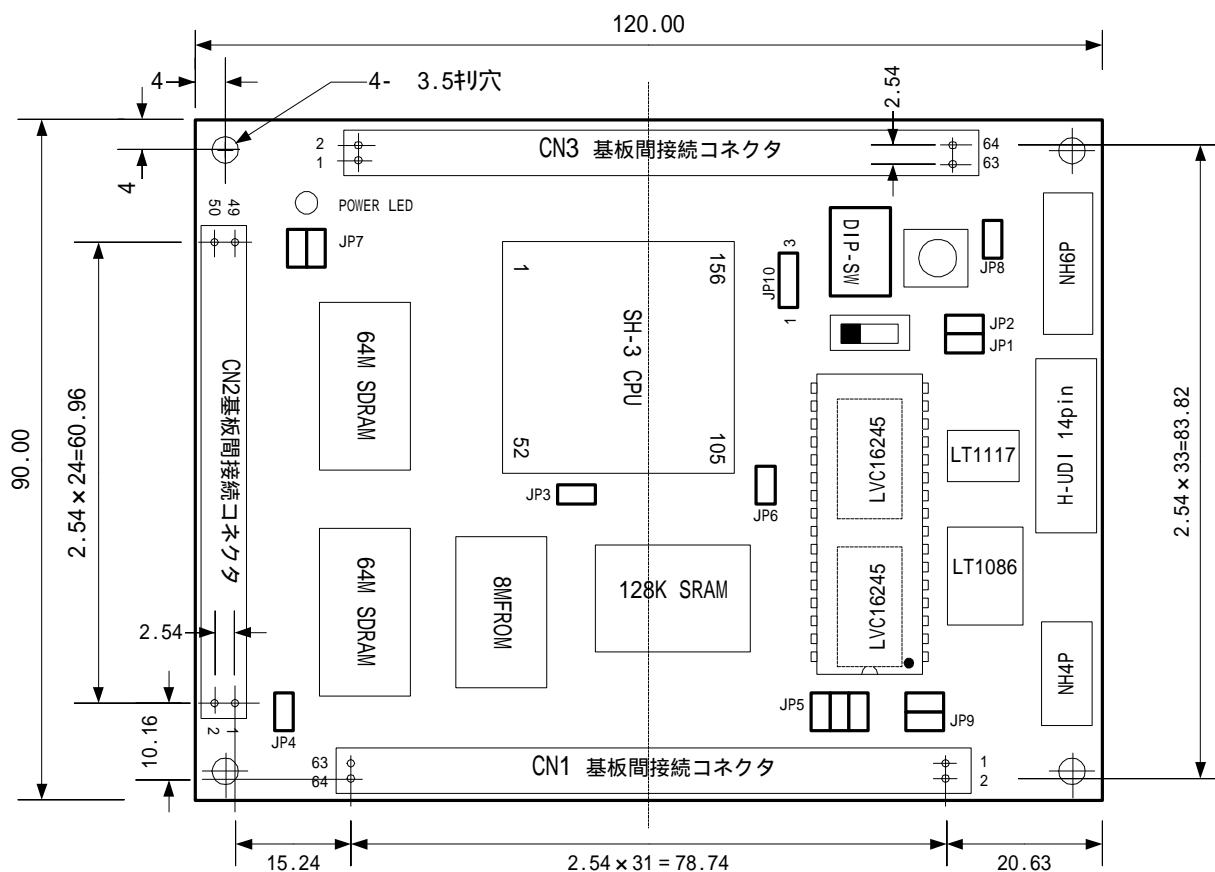
出荷時設定



電源を投入すると、プログラムが動作します。

3.5 外形寸法図

図3-5 AP-SH3D-0A基板寸法



CN1、CN2、CN3については、全て2.54mmピッチの格子上にスルーホールが配置されています。
外部回路を増設されるお客さまは、市販のユニバーサルボードをご使用いただけます。

3.6 回路図

添付回路図を参照

4 . 製品サポートと使用上の注意

4 . 1 弊社ホームページのご利用について

弊社製品へのよくあるご質問及びご要望については、弊社ホームページ上のFAQに掲載しております。
掲載内容につきましては随時更新されておりますので、是非ご利用ください。
また、添付プログラム等のバージョンアップについてもホームページ上より提供しております。

弊社ホームページアドレス <http://www.apnet.co.jp/index.html>

4 . 2 製品サポートの方法

製品サポートについては、FAXもしくはE-MAILでのみ受け付けております。
お電話でのお問い合わせは受け付けておりませんのでご了承ください。

製品サポート窓口

FAXによるご連絡	053 - 464 - 3737
E-MAILによるご連絡	query@apnet.co.jp

4 . 3 製品サポートの範囲

以下の内容に該当するお問い合わせにつきましては、サポートの対象とはなりませんのでご了承ください。

デバイスの使用方法、プログラミング、コンパイラの使用法、ROM化等の技術指導的なご質問
添付サンプルプログラムのコンパイル方法および動作に関する技術的な質問
本製品に拡張するユーザ回路の設計方法やその動作についてのご質問。
本製品に添付された回路図やサンプルプログラム等の技術情報を元に作成された2次作成物について
のご質問
その他、製品の仕様範囲外のご質問やお客様の技術によって解決されるべき問題。

デバイスに関するご質問につきましては、日立製作所もしくは日立代理店へお問い合わせください。

デバイス情報 :
日立半導体グループ <http://www.hitachisemiconductor.com/sic/jsp/japan/jpn/index.html>

4.4 使用上の注意

- ・本製品を改造されたものについての動作は保証しかねますのでご了承願います。
カスタム品をご希望のお客様は弊社お問い合わせ先へご相談ください。
- ・極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- ・高湿度、油の多い環境でのご使用はご遠慮ください。
- ・腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
- ・ノイズの多い環境での動作は保証しかねますのでご了承ください。