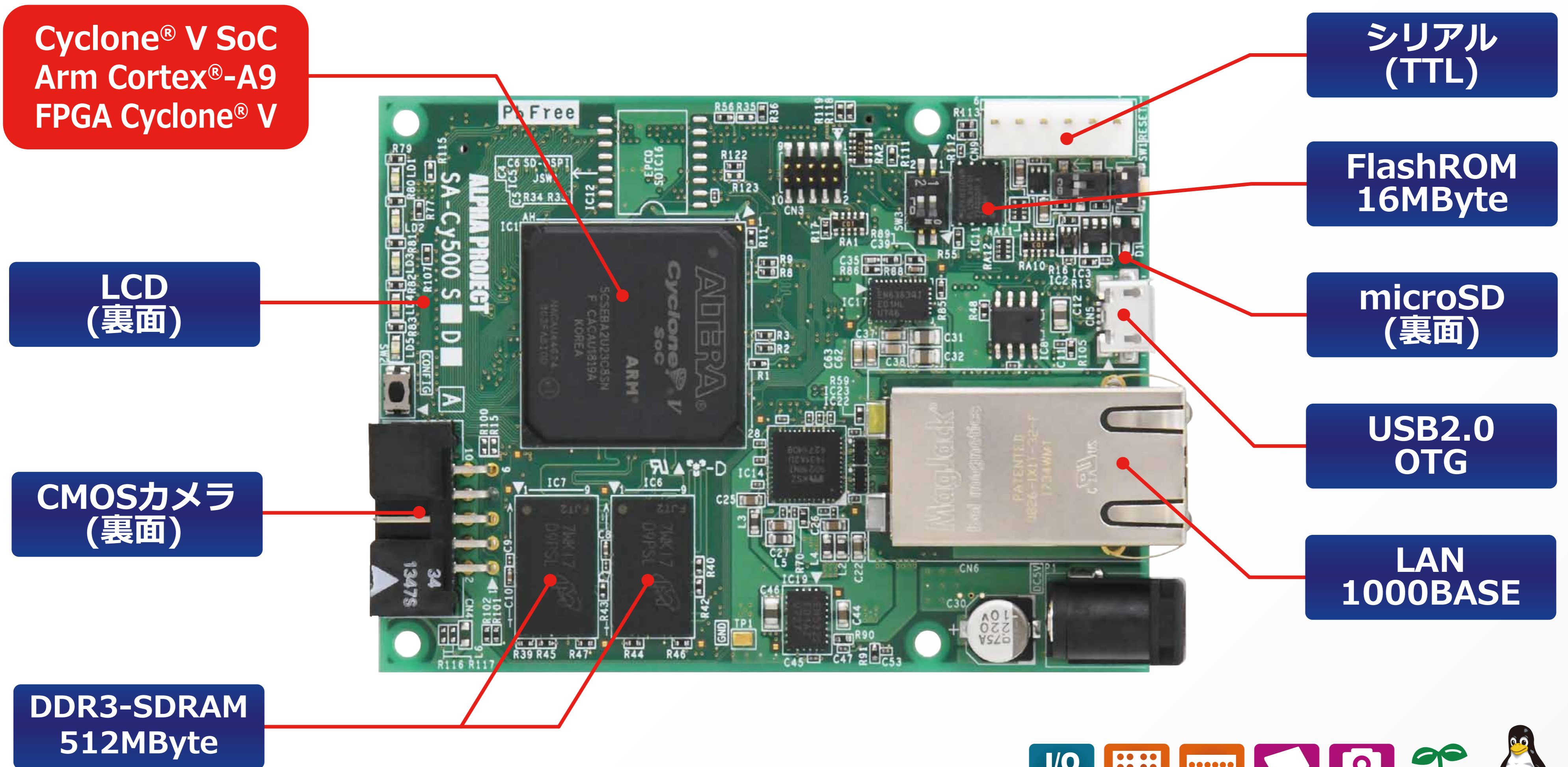


## SA-Cy500S

## Cyclone® V SoC搭載組込みボード

## Arm® + FPGA 高度な画像処理や通信機器向け



## 周辺機能オプション

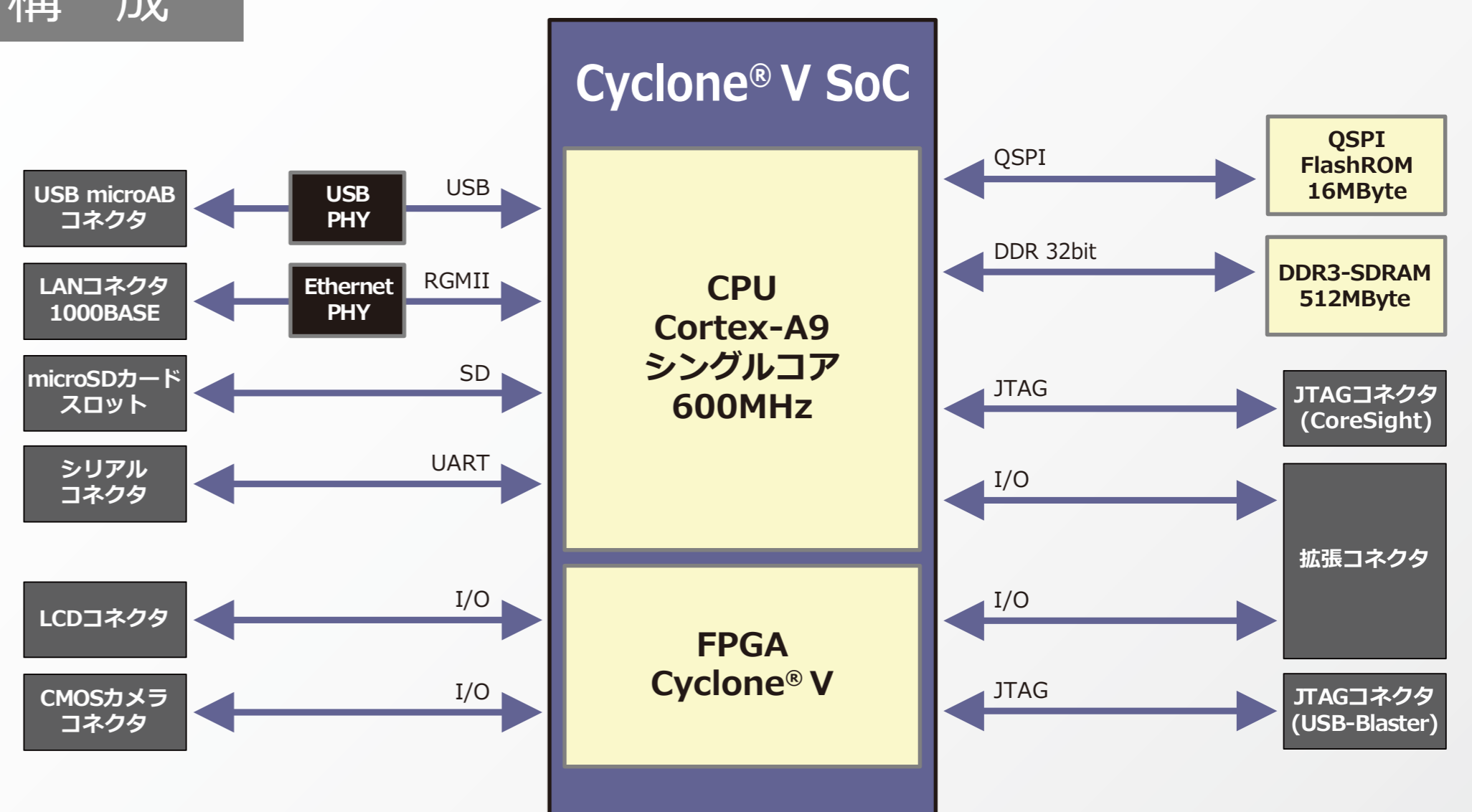


静電容量式WVGAタッチパネルLCD  
LCD-KIT-B01



CMOSカメラモジュール  
VS-CAM-01

## 構成



## 開発環境

## ハードウェア(FPGA)開発

項目	仕様
デザインソフトウェア	Quartus® Prime
システム統合ツール	プラットフォームデザイナー (旧 Qsys)
シミュレーションツール	ModelSim
JTAGツール	USB Blaster

## ソフトウェア(CPU)開発

項目	仕様
統合開発環境	インテル® SoC EDS、Arm DS-5
コンパイラ	GCC、Armコンパイラ
対応OS	Linux、µC3(イーフォース)
デバッグ	USB Blaster または Cortex-A9対応各社デバッグ

## 詳細仕様

機能	仕様
SoC	Cyclone® V SoC 672pin
CPU(HPS)	Arm Cortex-A9 (シングルコア) 600MHz
FPGA	Cyclone® V LE:25K
メモリ	QSPI FlashROM 16MByte、DDR3-SDRAM 512MByte
USB	USB 2.0 High Speed対応 OTG 1ポート
Ethernet	10/100/1000BASE 1ポート
SD	microSDカードスロット1ポート
LCD I/F	RGB666 タッチパネルLCDキット (オプション)
CMOSカメラ I/F	CMOSカメラ I/F 1系統 CMOSカメラモジュール (オプション)
拡張I/O	CPU : 19本 / FPGA : 91本
寸法	80×60mm
動作環境	0~60℃