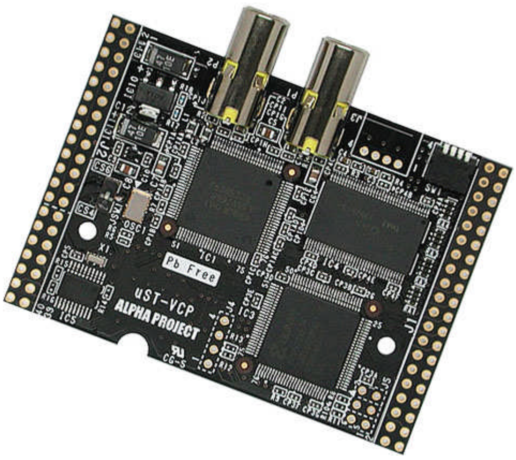
μST Series

μST-SH2 ビデオキャプチャ拡張ボード

μST-VCP

ハードウェアマニュアル

２版



ご使用になる前に

このたびはμST-VCP をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使い下さい。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されています。梱包内容をご確認のうえ、万が一、不足しているものがあれば
お買い上げの販売店までご連絡ください。

μST-VCP に付属するもの

●μST-VCP 本体	1台	●CD-ROM	1枚
●保証書	1枚		

μST-SH2/VCP に付属するもの

●μST-SH2/VCP 本体（μST-SH2、μST-VCP、ケース　組み立て済み）　1台

●CD-ROM	1枚	●14pin MIL コネクタ	1個
●ゴム足	4個	●保証書	1枚

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意

●本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置など人命、事故に関わる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
●極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
●水中、高湿度、油の多い環境でのご使用はご遠慮ください。
●腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
●基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
●定格を越える電源を加えないでください。

■ノイズの多い環境での動作は保証しかねますのでご了承ください。
■発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
■本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
■本製品に付属する回路図及び HDL コードの著作権は（株）アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

■本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えてご返却ください。（弊社より直接お買い上げのお客様については、出荷時に全て登録済みとなっております。）
■万が一、本製品を使用して事故または損失が発生した場合、弊社では一切その責を負いません。
■保証内容、免責等につきましては、添付の保証書をご覧ください。
■本製品を仕様範囲を越える条件において使用された場合については、動作は保証されません。
■製品を改造した場合、保証は一切適用されません。
■他社製品との接続互換性および相性問題は保証いたしません。

目　次

１．　製品紹介　１

１．１　製品の特長 …… １

２．　仕様概要　２

２．１　仕様概要 …… ２
２．２　外観 …… ３
２．３　外形寸法 …… ５
２．４　回路構成 …… ７
２．５　アドレスマップ …… ８
２．６　割り込み …… ９
２．７　制御 CPU …… ９
２．８　CPLD …… １０

３．　機能説明　１３

３．１　設定 …… １３
３．２　ビデオ信号入力 …… １５
３．３　画像キャプチャの方法 …… １６
３．４　ビデオデコーダの設定 …… ２３
３．５　タイミング …… ３１

４．　コネクタ　３４

４．１　端子配列 …… ３４

５．　技術資料　３５

５．１　μST-SH2 との接続方法(2 枚スタック) …… ３５
５．２　ケースへの組み込み方法 …… ３７

６．　関連製品のご案内　４６

６．１　関連製品 …… ４６

７．　その他　４９

■製品サポートのご案内　■エンジニアリングサービスのご案内

1.　製品紹介

μST-VCP は、μST-SH2 にビデオキャプチャ機能を拡張するボードです。
μST-SH2 と組み合わせて使用すれば、小型ビデオサーバや画像処理装置が簡単に構成できます。

1．1　製品の特長

■　ビデオキャプチャ機能

ビデオデコーダ専用ICを搭載しており、ビデオ信号入力端子を2ch備えています。

■　超小型基板

基板サイズは、71mm×51mm と超小型です。

■　サンプルソフトウェアを提供

μCLinuxに対応したサンプルプログラムが提供されます。
※μST-SH2 Linux開発キット(別売)に収録

■　回路図を全て公開

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。
※制御CPU、CPLDのソースコードファイルは本製品には添付されておりません。CPLDソースコードファイルの提供を希望される場合は有償にて承りますので、弊社サポートへご連絡ください。
制御 CPU のソースコードは公開しておりません。

２.　仕様概要

２．１　機能仕様概要

項目	仕様
ビデオ信号入力	NTSC/PAL（自動判別） RCA ピンジャック 2ch　（選択切り替え方式） 入力インピーダンス 75Ω
画像キャプチャサイズ	NTSC　VGA モード 640×485　QVGA モード 320×243 または VGA モード 720×485　QVGA モード 360×243
	PAL　VGA モード 720×576　QVGA モード 360×288
画面キャプチャ性能 (弊社測定プログラム参考値 *)	VGA モード　640×480　最大　約 10 枚/秒 QVGA モード 320×240　最大　約 30 枚/秒
バス接続	拡張コネクタ 40pin×2　HIF3H-40PB-2.54DSA（ヒロセ）
基板寸法	71mm×51mm
ケース寸法	80mm×30mm×60mm
消費電流	約 450mA(MAX)　μST-SH2 を除く
動作温度範囲	0℃～50℃

＊μST-SH2 と組み合わせて、Linux 上のアプリケーションプログラムでキャプチャのみを連続的に行った場合の実測値

２．２　外観

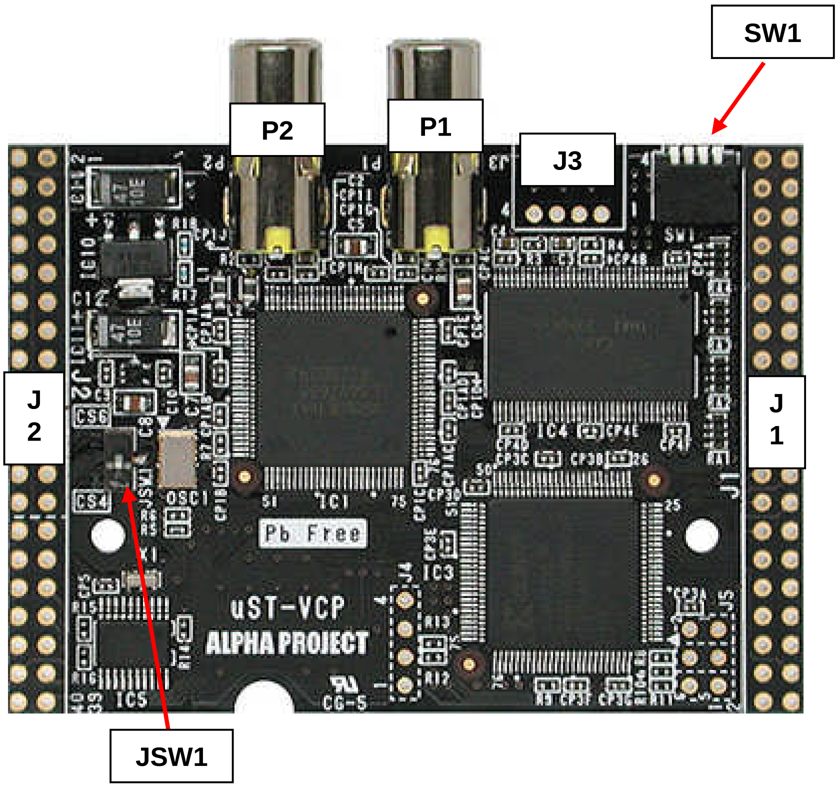


Fig 2.2-1　μST-VCP 外形図

コネクタ番号	推奨コネクタ型番/メーカー	用途	備考
J1	HIF3H-40PB-2.54DSA/ヒロセ	バス拡張コネクタ	2.54mm ピッチ 未実装
J2	HIF3H-40PB-2.54DSA/ヒロセ	I/O、JTAG 拡張コネクタ	2.54mm ピッチ 未実装
J3	S4B-PH-K-S/日圧	S ビデオ信号入力コネクタ	未使用　未実装
P1	JPJ2545-01-540RF/ホシデン	ビデオ信号入力端子	RCA 端子（ピンジャック）
P2	JPJ2545-01-540RF/ホシデン	ビデオ信号入力端子	RCA 端子（ピンジャック）
JSW1	CJS-1200B1/コパル電子	CS 空間設定スイッチ	
SW1	CHP-040A/コパル電子	設定スイッチ	

Table 2.2-2　コネクタ一覧

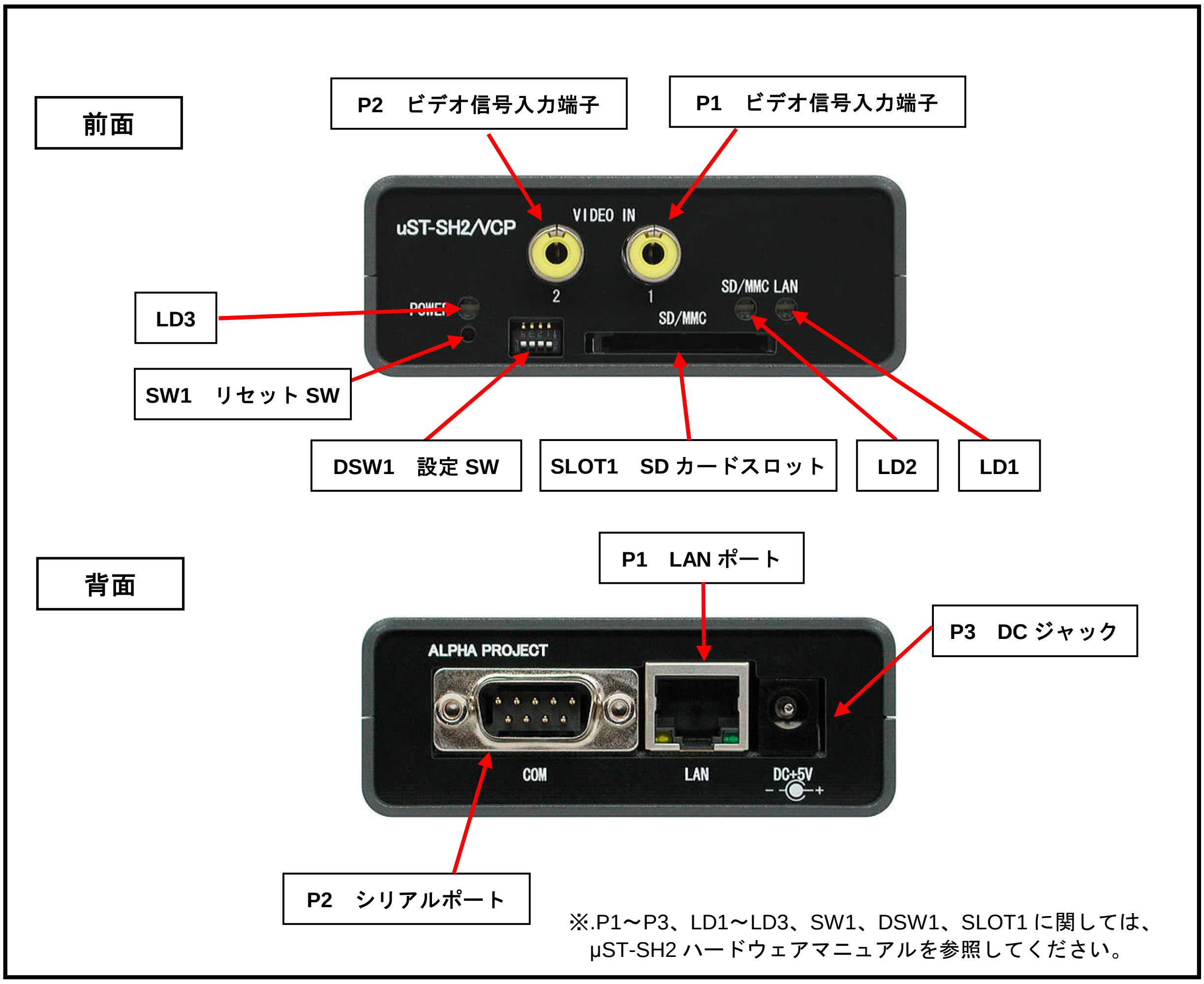


Fig 2.2-3　μ ST-SH2/VCP 外形図

２．３　外形寸法

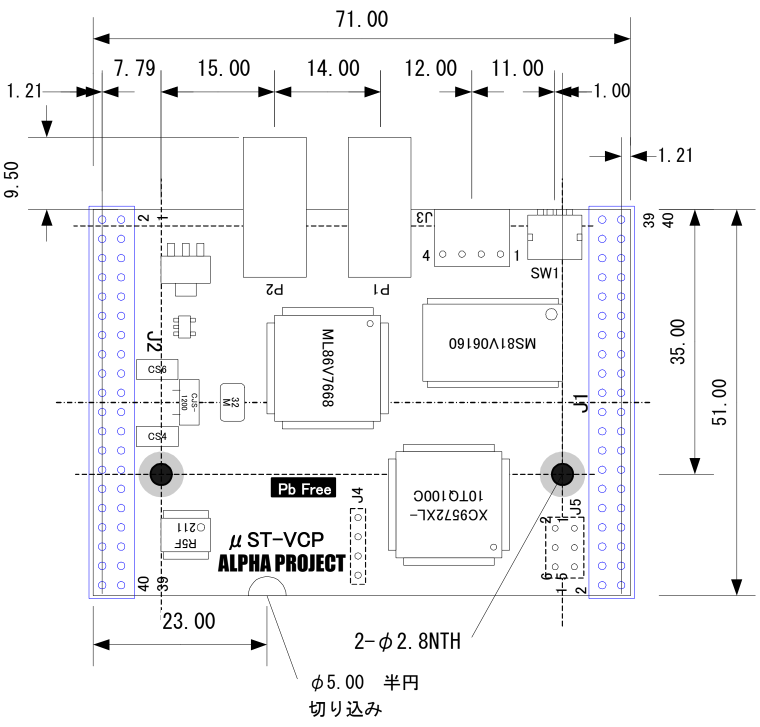


Fig 2.3-1　μST-VCP 外形寸法図

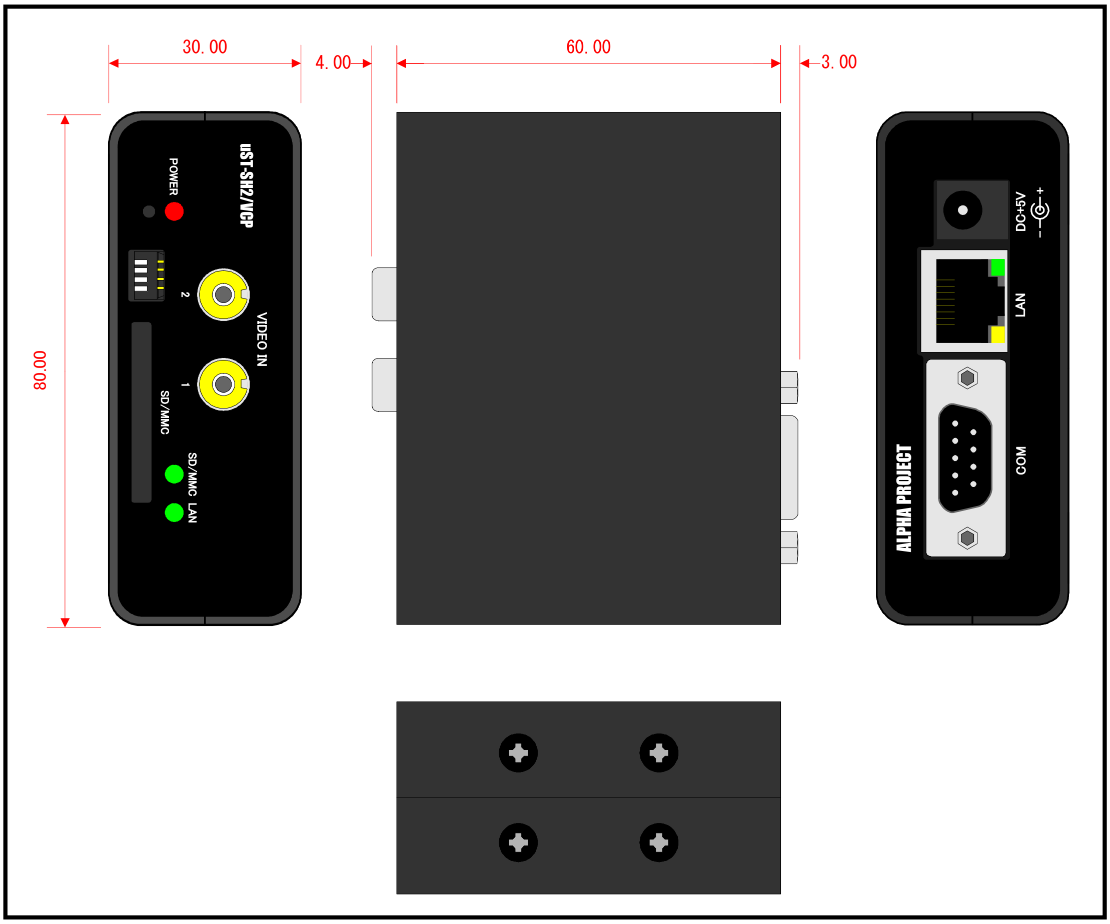


Fig 2.3-2 μST-SH2/VCP 外形寸法図

２．４　回路構成

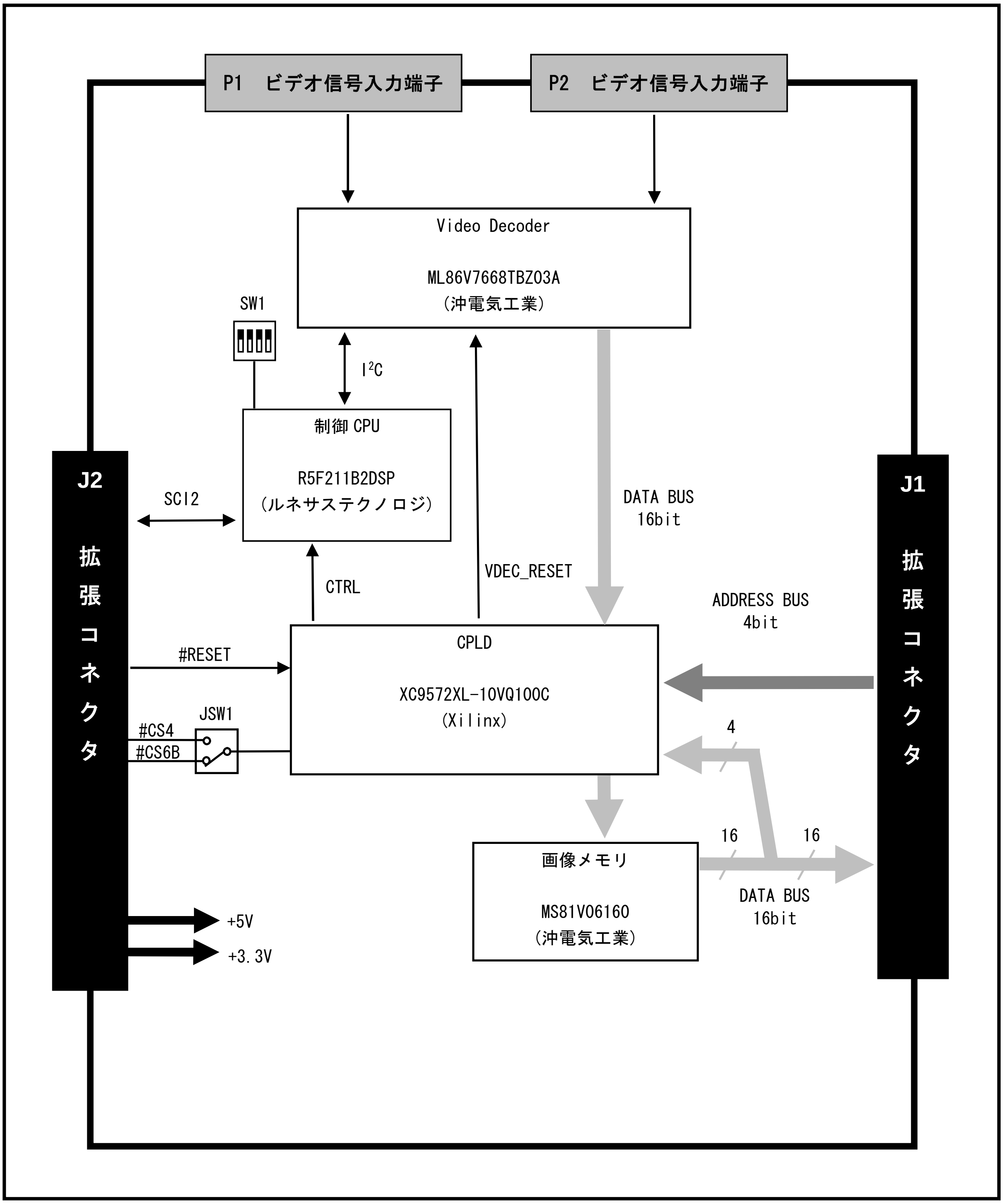


Fig 2.4-1　回路ブロック図

２．５　アドレスマップ

アドレスは CS4 空間、CS6B または CS6 空間に割り当てられ、JSW1 と SH7619 の CMNCR レジスタの MAP ビットで切り替えることができます。全体のアドレスマップはμST-SH2 ハードウェアマニュアルを参照してください。

アドレス(P0)	アドレス(P2)	アクセスサイズ	レジスタ名
H’10000000	H’B0000000	16bit	制御レジスタ 1
H’10000002	H’B0000002	16bit	制御レジスタ 2
H’10000004 H’1000001D	H’B0000004 H’B000001D	16bit	イメージ
H’1000001E	H’B000001E	16bit	画像データ
H’10000020 H’13FFFFFF	H’B0000020 H’B3FFFFFF	16bit	イメージ

※　P0 = P0 領域（キャッシュ領域）　P2 = P2 領域（ノンキャッシュ領域）

Table 2.5-1　CS4 空間使用時アドレスマップ

(出荷時設定)

アドレス(P0)	アドレス(P2)	アクセスサイズ	レジスタ名
H’1A000000	H’BA000000	16bit	制御レジスタ 1
H’1A000002	H’BA000002	16bit	制御レジスタ 2
H’1A000004 H’1A00001D	H’BA000004 H’BA00001D	16bit	イメージ
H’1A00001E	H’BA00001E	16bit	画像データ
H’1A000020 H’1BFFFFFF	H’BA000020 H’BBFFFFFF	16bit	イメージ

※　P0 = P0 領域（キャッシュ領域）　P2 = P2 領域（ノンキャッシュ領域）

Table 2.5-2　CS6B 空間使用時アドレスマップ（CMNCR レジスタ MAP ビット = 0）

アドレス(P0)	アドレス(P2)	アクセスサイズ	レジスタ名
H’18000000	H’B8000000	16bit	制御レジスタ 1
H’18000002	H’B8000002	16bit	制御レジスタ 2
H’18000004 H’1800001D	H’B8000004 H’B800001D	16bit	イメージ
H’1800001E	H’B800001E	16bit	画像データ
H’18000020 H’1BFFFFFF	H’B8000020 H’BBFFFFFF	16bit	イメージ

※　P0 = P0 領域（キャッシュ領域）　P2 = P2 領域（ノンキャッシュ領域）

Table 2.5-3　CS6 空間使用時アドレスマップ（CMNCR レジスタ MAP ビット = 1）

２．６　割り込み

本ボードには、割り込み信号出力として IRQ2 と IRQ3 があります。

割り込み信号	機能
IRQ2	画像メモリ(FIFO)リード割り込み 画像データが読み込み可能になった場合に割り込みが発生します。 割り込みは、約 1/2 フレームの間、LOW アクティブとなります。 μST-SH2 の割り込みは、立下りエッジで入力してください。
IRQ3	未使用　Hi-Z 出力

２．７　制御 CPU

本ボードには、ビデオデコーダ制御用のサブ CPU（R8C）が搭載されています。

サブ CPU はパワーオンリセット後ビデオデコーダの初期化等を自動的に行います。

従って、μST-SH2 側よりビデオデコーダを初期化する必要はなく、すぐにキャプチャ動作を開始することができます。

２．８　CPLD

μST-VCP では、ビデオデコーダの設定と画像メモリ制御のため、CPLD を使用しています。

２．８．１　CPLD の機能

μST-SH2 のデータバス(D15～D0)は画像メモリと CPLD に接続されています。CPLD はビデオデコーダから受け取ったデータを画像メモリに送り、μST-SH2 はそのデータを読み込みます。

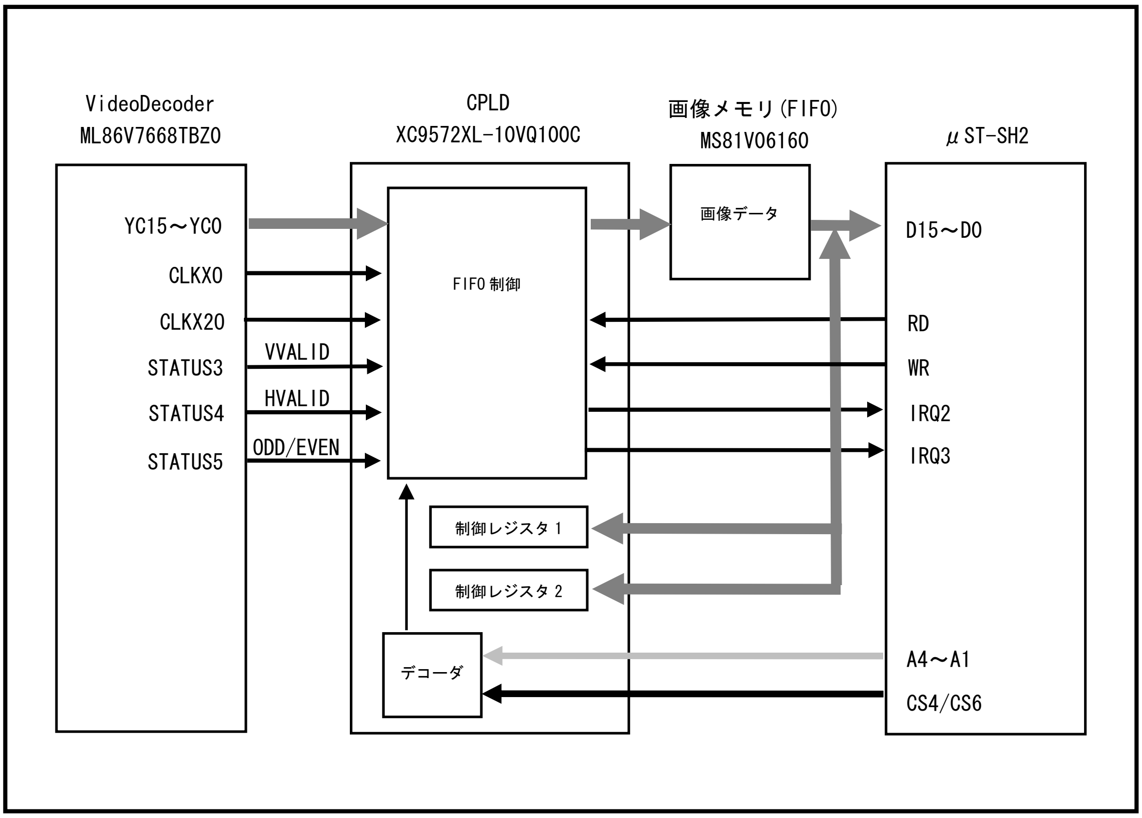


Fig 2.8-1 CPLD の機能

２．８．２　レジスタ設定

【制御レジスタ 1】

μST-VCP の制御レジスタ 1 は、ビデオデコーダの入力チャンネルや出力フォーマットなどの設定を変更するレジスタです。

初期値 XXX0ｈ

ビット	15　　　4	3	2	1	0
ビット名	-	0	VIDEO_CH_SEL	VIDEO_FM_SEL	CAP_SIZE
R/W	R	R	R/W	R/W	R/W

レジスタ ビット名	設定内容	0	1
VIDEO_CH_SEL	VIDEO 入力チャネル選択 キャプチャするビデオ信号の入力チャンネルを選択します。ビデオフレームと同期していないため、動作中に切り替えた場合には、直後の画像キャプチャデータが乱れる可能性があります。	CH0	CH1
VIDEO_FM_SEL	VIDEO 出力フォーマット選択 デコーダの画像出力フォーマットを指定します。(下記参照)	RGB565	YcbCr16bit
CAP_SIZE	水平ラインサンプリング数指定 画像キャプチャサイズを指定します。 詳細は、「3.3 画像キャプチャの方法」を参照してください。	VGA モード 640dot / 12.27MHz 720dot / 13.5MHz	QVGA モード 320dot / 12.27MHz 360dot / 13.5MHz

画像データフォーマット　RGB565 形式

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ビット名	R4	R3	R2	R1	R0	G5	G4	G3	G2	G1	G0	B4	B3	B2	B1	B0
内容	赤 5bit					緑 6bit						青 5bit				

画像データフォーマット　YCbCr16bit 形式

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ビット名	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0	Cb3	Cb2	Cb1	Cb0	Cr3	Cr2	Cr1	Cr0
内容	輝度 8bit								青色差 4bit				赤色差 4bit			

【制御レジスタ 2】

μST-VCP の制御レジスタ 2 は、画像の設定を変更するレジスタです。

初期値 XXX0ｈ

ビット	15　4	3	2	1	0
ビット名	－	READ_FLG	INT_ENABLE	CAP_ENABLE	READ_RESET
R/W	R	R	R/W	R/W	R/W

レジスタ ビット名	設定内容	0	1
INT_ENABLE	<u>画像キャプチャ割り込み</u> 画像キャプチャ割り込みの禁止・許可を設定します。画像データの読み出しが可能になると割り込みが発生します。許可している間は画像キャプチャ毎に連続的に割り込みが発生します。なお、CAP_ENABLE が禁止されている間は、割り込みは発生しません。	禁止	許可
CAP_ENABLE	<u>画像キャプチャイネーブル</u> 画像キャプチャの許可、禁止を設定します。 許可すると次の VIDEO フレームから画像キャプチャを開始します。禁止すると次のフレームの画像キャプチャは停止され現在の画像メモリの内容が保持されます。	禁止	許可
READ_RESET	<u>画像メモリリードアドレスリセット</u> 画像メモリのリードアドレスをリセットします。 画像キャプチャデータを読み出す際はフレーム毎に必ずリセットしてから読み出しを開始してください。 リセットは、1 を書き込んだ後に 0 を書き込むようにしてください。	リセット解除	リセット
READ_FLG	<u>画像データ読み出し開始フラグ</u> 画像データ読み出し開始のタイミングで 1 になります。本フラグは INT_ENABLE の禁止、許可にかかわらず、読み出すことが可能です。	ー	読み出し開始

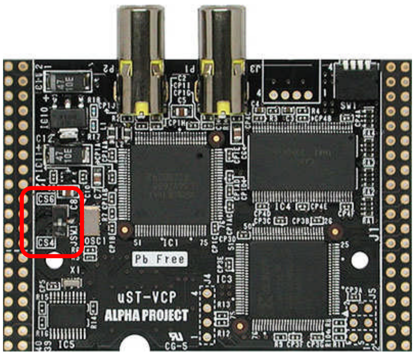
３．　機能説明

３．１　設定

本ボードは、使用用途に応じて設定の変更が行えます。

３．１．１　CS 空間の設定

μST-VCP は、1 つの CS 空間を専有します。μST-VCP には 2 本の CS 信号が接続されており、JSW1 でどちらか 1 つの CS 空間を選択します。
設定を変更する際には必ず電源を切ってから行ってください。



表記	説明
CS4	CS4 空間を使用
CS6(出荷時設定)	CS6 または CS6B 空間を使用

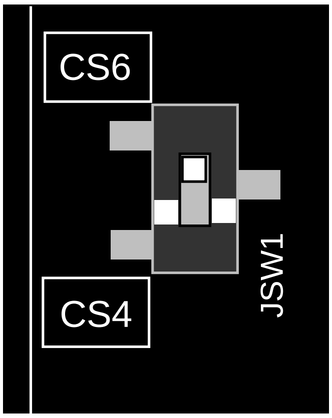
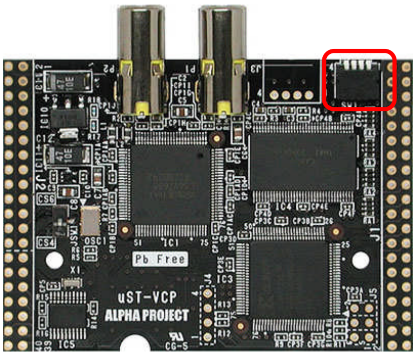
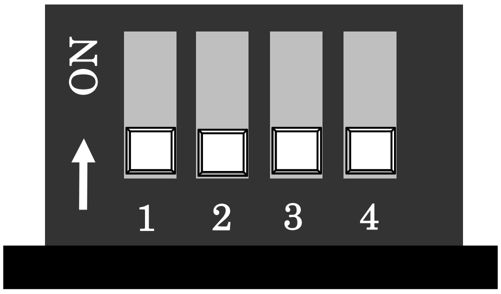


Fig3.1-1　CS 空間の設定

３．１．２　キャプチャ設定

μST-VCP は、入力したアナログビデオ信号をデジタルデータに変換するビデオデコーダ IC が搭載されており、SW1 でデコード設定を変更することができます。
設定を変更する際には必ず電源を切ってから行ってください。





スイッチ	機能	ON	OFF
SW1-1	サンプリング周波数 ※1	13.5MHz	12.2727MHz(出荷時設定)
SW1-2	ユーザモード切替 ※2	ユーザモード ON	ユーザモード OFF (出荷時設定)
SW1-3	未使用	-	-（出荷時設定）
SW1-4	未使用	-	-（出荷時設定）

Fig3.1-2　ビデオデコーダの設定

※1. サンプリング周波数の変更は、入力信号が NTSC の場合のみ行われます。入力信号が PAL の場合にはサンプリング周波数は 13.5MHz で固定となります。

※2. ユーザモードを ON にすると、ビデオデコーダの設定をμST-SH2 から設定することができますが、他の SW による設定が無効になります。デコード設定の保存に関しては、「3.4 ビデオデコーダの設定」を参照してください。

３．２　ビデオ信号入力

μST-VCP は、ビデオ信号入力端子を 2ch 搭載しています。

３．２．１　ビデオ信号入力回路

ビデオ信号入力回路を以下に示します。

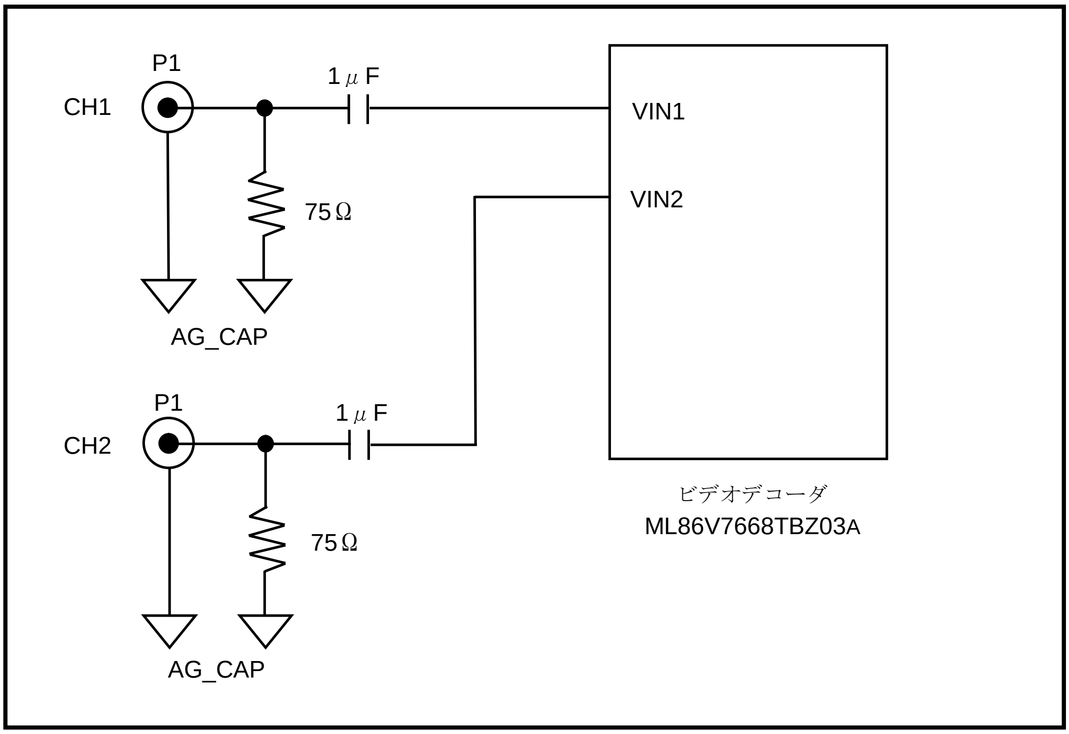


Fig3.2-1　ビデオ信号入力回路

CH1 と CH2 は同時に画像キャプチャすることはできません。
制御レジスタ 1 のビット 2(VIDEO_CH_SEL)で CH1 または CH2 のいずれかを選択することができます。
動作中に切り替えることも可能ですが、フレームと同期していないため、切り替え直後の画像は乱れる可能性がありますので注意してください。

３．３　画像キャプチャの方法

画像メモリには、１フレーム分の画像がキャプチャ保存されます。
本ボードの画像メモリにはFIFOメモリが採用されており、μST-SH2からは、同一アドレスから所定のデータ数分、繰り返し読み出すことで、１画面分のデータを得ることができます。

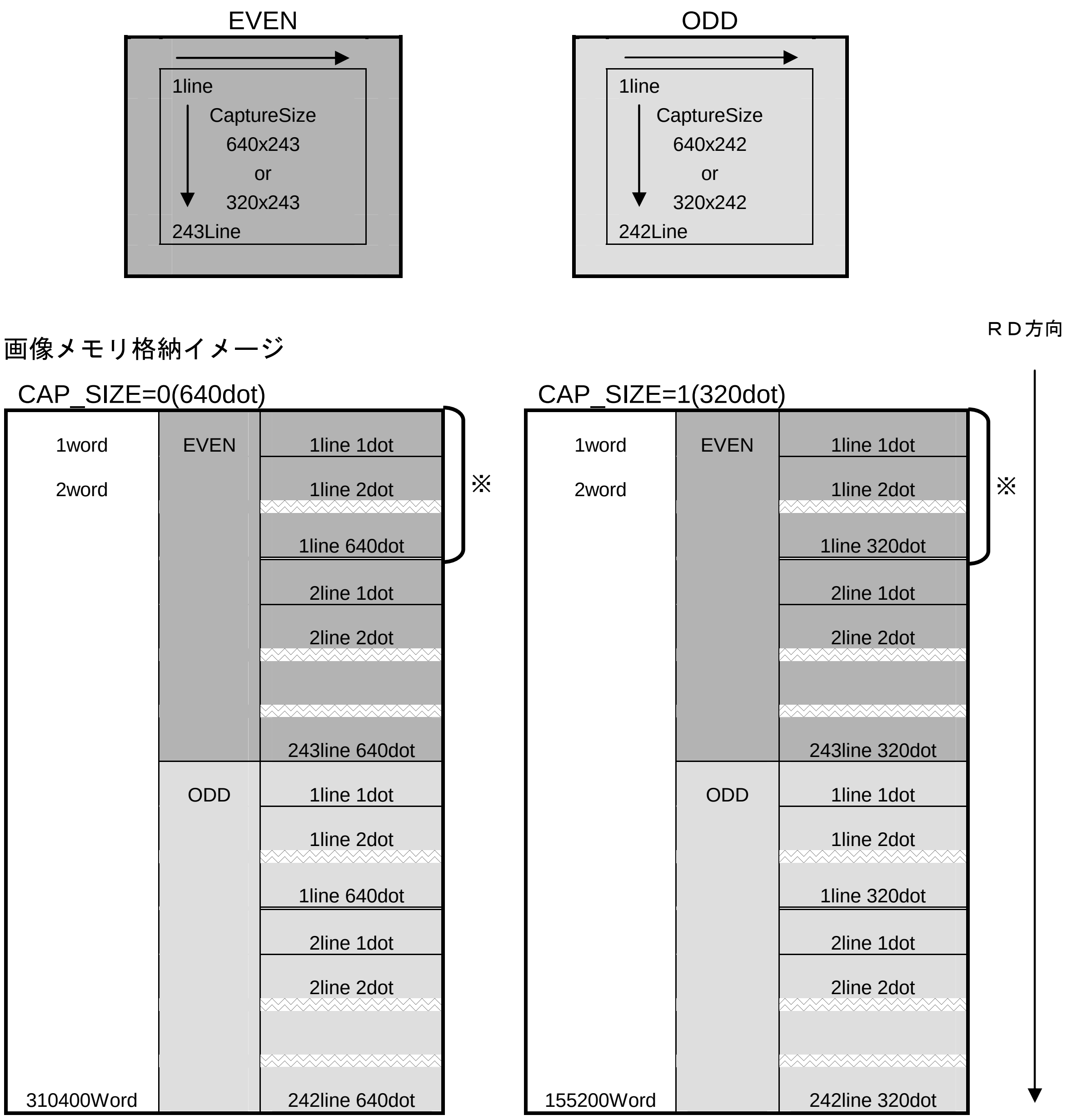
画像メモリの格納方法は、VIDEO信号の種類とサンプリング周波数により異なっています。
VIDEO信号の種類は、ビデオデコーダで自動判別されます。
組み合わせごとの画像メモリの有効画素数を以下に示します。

VIDEO 信号種類	サンプリング周波数	Active pixels	Active line
NTSC	12.2727MHz	640 / 320	EVEN243 / ODD242 ※
NTSC	13.5MHz	720 / 360	EVEN243 / ODD242 ※
PAL	13.5MHz	720 / 360	EVEN288 / ODD288 ※

※.EVENは無効line（先頭1line）を含む

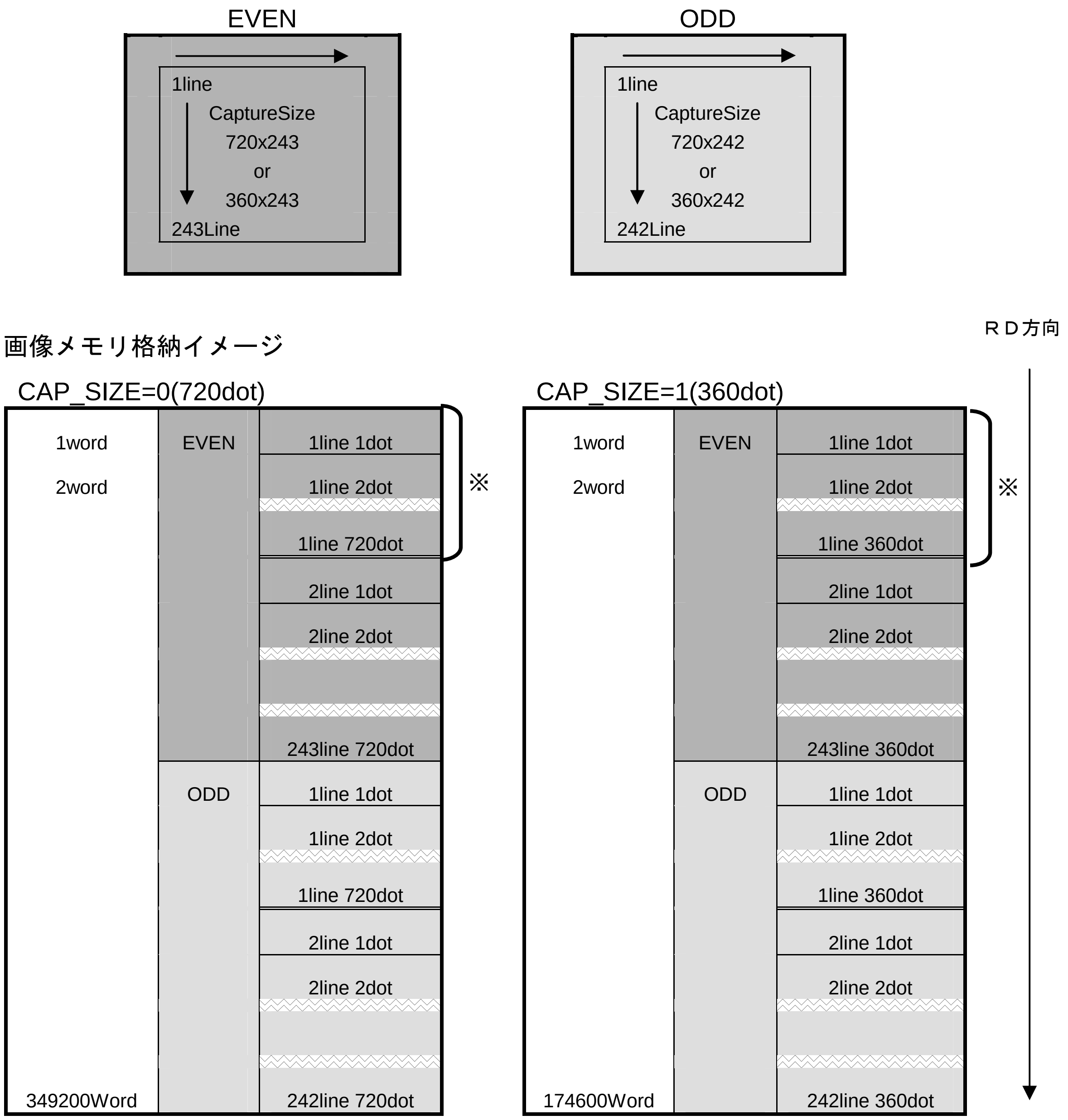
Table3.3-1　VIDEO 信号とサンプリング周波数の組み合わせ

VIDEO信号種類がNTSCの場合は、サンプリング周波数を２種類から選択できます。（sw1-1）
サンプリング周波数を 12.2727MHz とした場合は、スクエア・ピクセルとなり、液晶パネルや PC 画面に表示する際に縦横比率変換を行なわずに使用できる為、画像処理に有利になります。
サンプリング周波数を 13.5MHz とした場合は、国際標準 ITU-R BT.601 で決められた一般的なピクセル周波数となりますが、液晶パネルやPC画面に表示する際に縦横比率変換を行う必要があります。



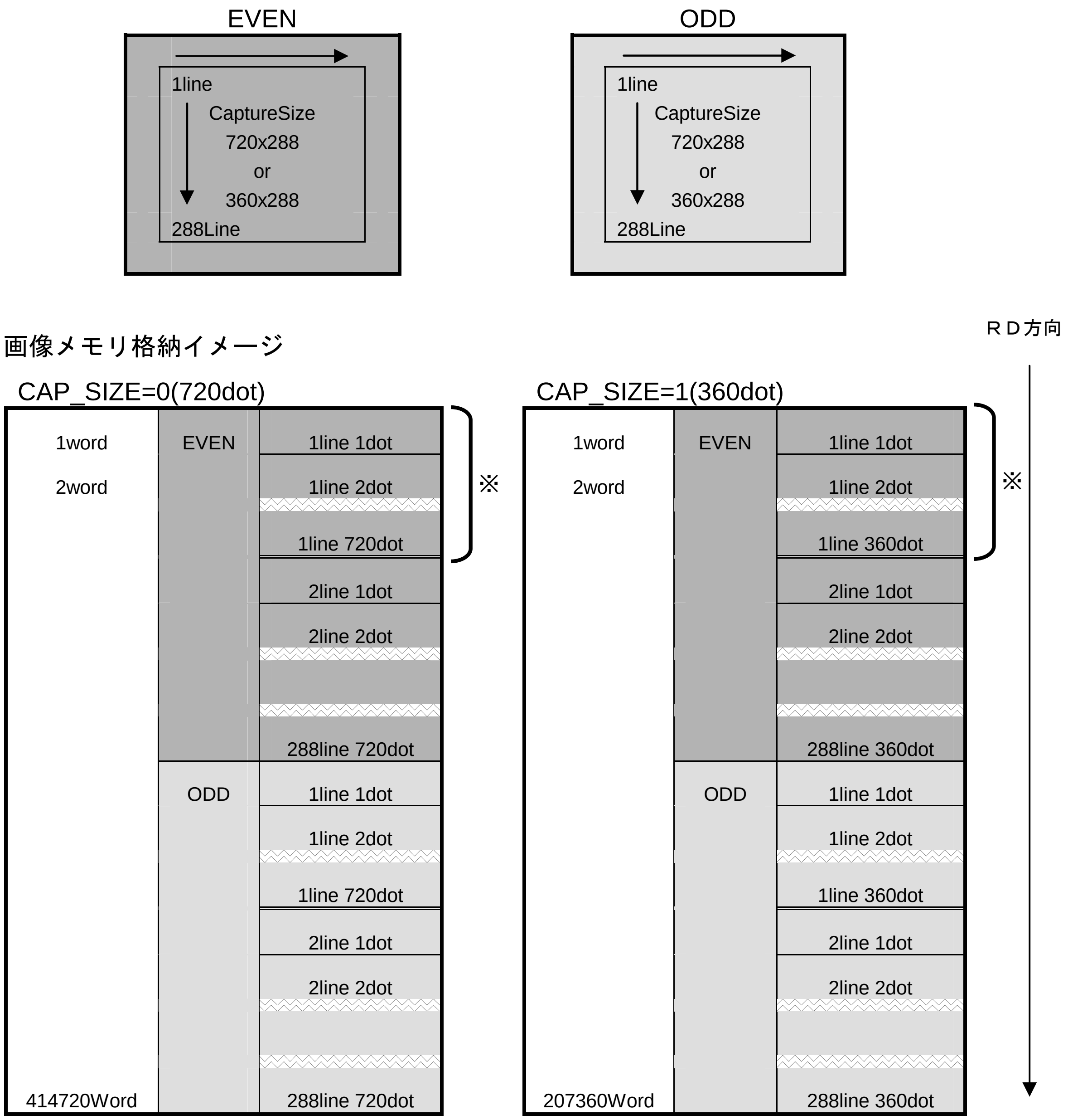
※.変換タイミングの都合上、EVEN の 1line 目の先頭数 dot は無効ピクセルとなりますので、
EVEN の 1line 目は読み飛ばしてください。

Fig 3.3-2　NTSC 12.2727MHz サンプリング　画像メモリ格納イメージ



※.変換タイミングの都合上、EVEN の 1line 目の先頭数 dot は無効ピクセルとなりますので、
EVEN の 1line 目は読み飛ばしてください。

Fig 3.3-3　NTSC 13.5MHz サンプリング 画像メモリ格納イメージ



※.変換タイミングの都合上、EVEN の 1line 目の先頭数 dot は無効ピクセルとなりますので、
EVEN の 1line 目は読み飛ばしてください。

Fig 3.3-4　PAL 13.5MHz サンプリング　画像メモリ格納イメージ

３．３．１　画像キャプチャタイミング

画像データの読み出し動作例のタイミングを下記に示します。

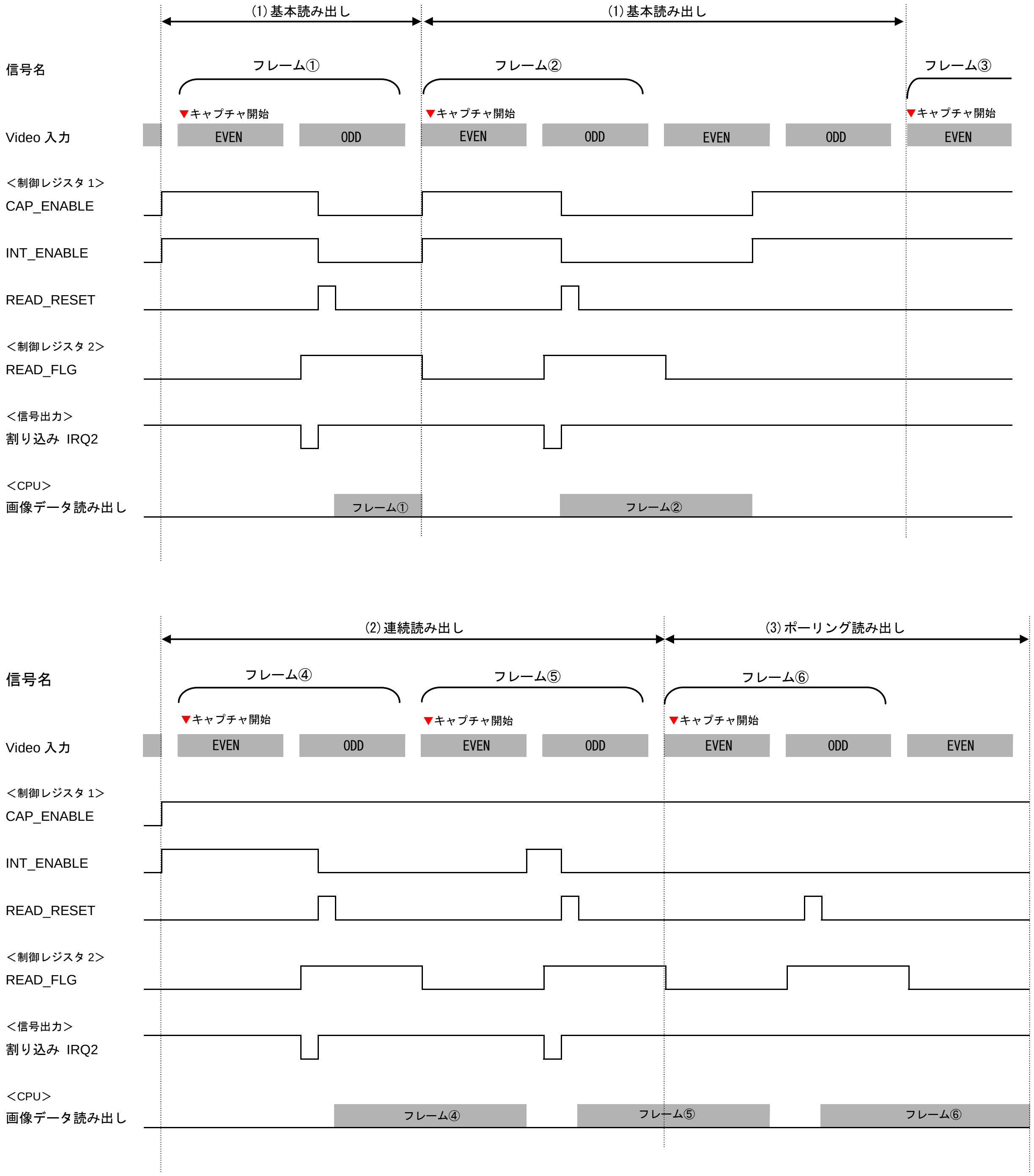


Fig 3.3-5　画像キャプチャタイミング

(1)基本読み出し

割り込みを利用して一画面ずつ取り込む読み出し方法です。
CAP_ENABLE と INT_ENABLE を許可し、割り込みを待ちます。CPU は割り込みを受付後、CAP_ENABLE と INT_ENABLE を禁止し、READ_RESET でリードアドレスをリセットします。その後 1600ns 経過後、画像データを読み出します。
画像メモリの画像データは再び CAP_ENABLE を許可するまで保持されます。
画像データを読み出し後、再び CAP_ENABLE と INT_ENABLE を許可し、次の割り込みを待ちます。
なお、CAP_ENABLE との許可が次のフレームの先頭に間に合わない場合、そのフレームは読み飛ばされます。

(2)連続読み出し

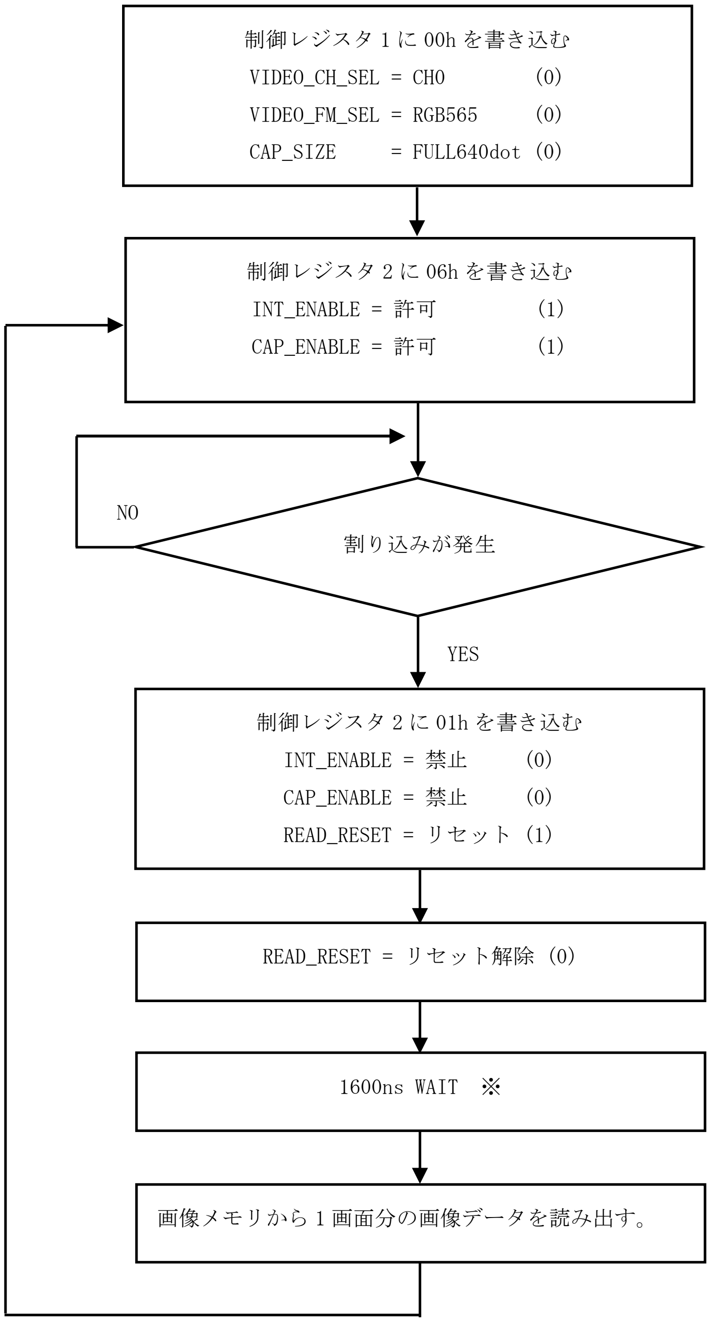
割り込みを利用して連続的に取り込む方法です。
CAP_ENABLE と INT_ENABLE を許可し、割り込みを待ちます。CPU は割り込みを受付後、INT_ENABLE のみを禁止し、
READ_RESET でリードアドレスをリセットします。その後 1600ns 経過後、画像データを読み出します。
画像データを読み出し後、再び INT_ENABLE を許可し、次の割り込みを待ちます。
この方法の場合、高速に読み出しが可能ですが、1 フレーム以内に読み出しが完了できない場合、画像が乱れます。

(3)ポーリング読み出し

READ_FLG を利用して取り込む方法です。
CAP_ENABLE を許可し、READ_FLG を待ちます。CPU は割り込みを受付後、CAP_ENABLE を禁止し、
READ_RESET でリードアドレスをリセットします。その後 1600ns 経過後、画像データを読み出します。
画像データを読み出し後、再び CAP_ENABLE を許可し、次の READ_FLG を待ちます。
割り込みを使用しない場合には、この方法で読み出しをおこなってください。

３．３．２　画像キャプチャフロー

画面サイズ 640×480 を基本読み出しでキャプチャを行う場合の、画像メモリ読み出しフローチャートを以下に示します。数値の表記は、最後に h がつくものは 16 進数を表します。それ以外は 10 進数を表します。



※　画像データ読み出し前に 1600ns の WAIT 時間が必要です。

Fig 3.3-6　画像キャプチャフローチャート

３．４　ビデオデコーダの設定

μST-VCP に搭載されたビデオデコーダ IC(ML86V7668)の内部レジスタは、電源投入時に制御 CPU が初期化を行います。したがって、特にμST-SH2 からは初期化を行う必要はありませんが、内部レジスタ値を変更したい場合には、シリアル通信で制御 CPU に命令を送ることで変更することができます。
ビデオデコーダ IC(ML86V7668)の詳細は、ML86V7668 データシート及びユーザーズマニュアル（添付 CD 内デバイスデータシート）を参照してください。また、制御 CPU とシリアル通信を行うサンプルプログラムは別売の Linux 開発キットに収録されています。詳しくは Linux 開発キットに添付されているアプリケーションノートを参照してください。

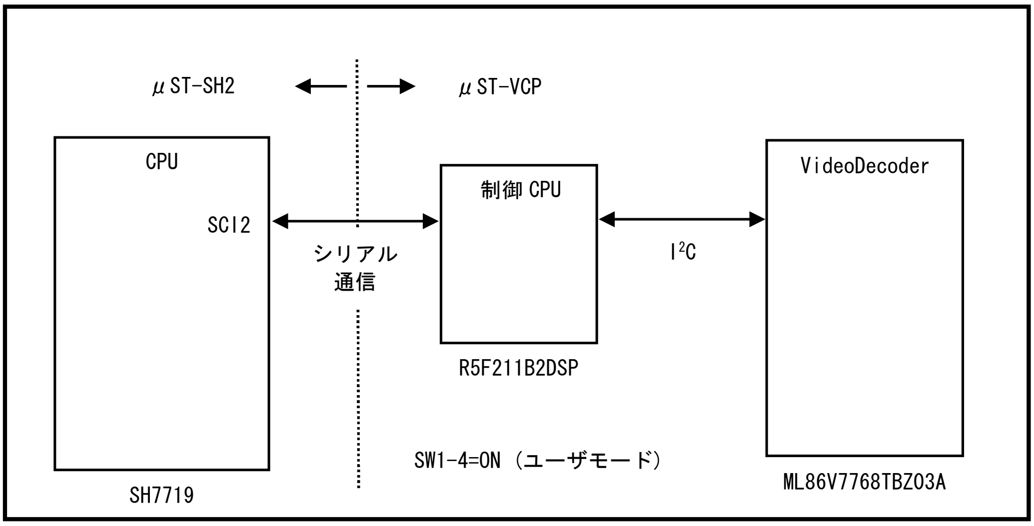


Fig 3.4-1　ビデオデコーダ設定概略図

３．４．１　シリアル通信仕様

使用ポート

μST-SH2 の SCI2(TXD2/RXD2)を使用

通信フォーマット

19200bps、ビット長 8bit、パリティなし、ストップビット 1bit、フロー制御なし

３．４．２　基本プロトコル

シリアル通信の基本プロトコルは以下のようになっています。

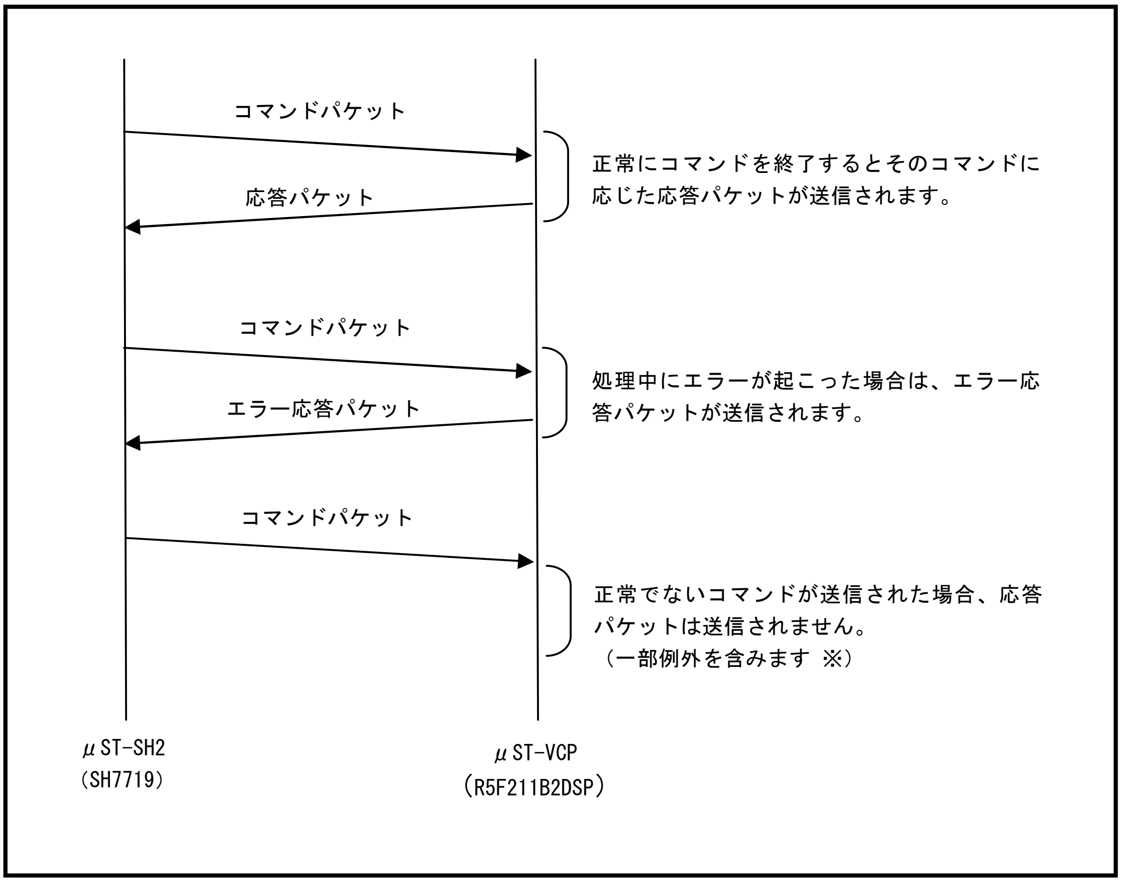


Fig 3.4-2　シリアル通信の基本プロトコル

・μST-SH2 からのコマンドパケットに対し、μST-VCP から１つの応答パケットが返送されます。処理エラーが発生した場合には応答パケットのかわりにエラー応答パケットが返送されます。

・応答パケットは処理の終了時に送られます。したがって、設定値保存等の処理が長いコマンドや、タイムアウトエラーが起こった場合などは、応答パケットが送信されるまでに時間がかかる場合もあります。

※. 正常なコマンドの一部が送信された場合（タイムアウトエラー）、通信フォーマットの設定間違い（通信エラー）など。

３．４．３　基本パケット構成

コマンドの基本パケット構成は以下に示す形になります。パケットは TYPE より送出され CHECK が最終バイトとなります。

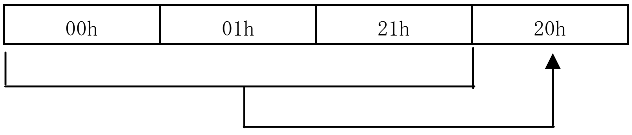
・コマンドパケットの基本構成

TYPE	PARAM DATA	CHECK
1byte	1～4byte	1byte

・返信パケットの基本構成

TYPE	PARAM DATA	CHECK
1byte	1byte	1byte

・返信パケットのパラメータ説明

パラメータ	意味
TYPE	パケットの種類を格納する
PARAM DATA	パケットのパラメータ情報（設定値など）を格納する
CHECK	TYPE～CONTENTS の 1 バイト単位での XOR（排他的論理輪）を格納する。 例）設定値書き込み（アドレス 01h に設定値 21h）の場合 

３．４．４　コマンドパケット説明

各コマンドパケットの内容と、それに対応した応答パケットを以下に示します。

コマンドパケット説明の記述について

各コマンドパケットの詳細説明は、以下のように記述します。

・動作説明

コマンドパケットによって行われる動作について説明します。

・パケット構成

<00h>	ADDRESS	VALUE	CHECK
1byte	1byte	1byte	1byte

< >内の数値は固定値を表します。

数値の表記は、最後に h がつくものは 16 進数を表します。それ以外は 10 進数を表します。

パケット構成は、各コマンドパケットとそれに対応した正常終了応答パケット、エラー応答パケットについてそれぞれ記述します。

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
パラメータの名前	バイト数	パラメータに格納される値の範囲	パラメータの意味

パケットのパラメータについて説明します。パラメータが固定値のみの場合などは、パラメータ説明が省略されている部分があります。

設定値書き込み

・動作説明

ビデオデコーダのレジスタに設定値を書き込みます。

レジスタの選択は、コマンドパケットの ADDRESS パラメータにレジスタアドレスを指定することにより行います。

各レジスタのアドレス及び詳細は、「ML86V7668 データシート」、「ML86V7668 ユーザーズマニュアル」（添付 CD 内デバイスデータシート）を参照してください。

・コマンドパケット

<00h>	ADDRESS	VALUE	CHECK
1byte	1byte	1byte	1byte

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
ADDRESS	1byte	00h～89h ※	書き込み先レジスタアドレス
VALUE	1byte	00h～FFh	書き込む設定値

※.書き込み可能なアドレスの詳細は、「ML86V7668 ユーザーズマニュアル」を参照してください。

・正常終了応答パケット

<00h>	<00h>	CHECK
1byte	1byte	1byte

・エラー応答パケット

<FFh>	ERROR	CHECK
1byte	1byte	1byte

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
ERROR	1byte	下記①参照	エラーの種類

①エラー種類一覧

値	意味
01h	通信エラー
02h	チェックサムエラー
03h	通信タイムアウト
10h	レジスタアドレスエラー
11h	レジスタ書き込みエラー

設定値読み出し

・動作説明

ビデオデコーダのレジスタにある設定値を読み出します。

レジスタの選択は、コマンドパケットの ADDRESS パラメータにレジスタアドレスを指定することにより行います。

各レジスタのアドレス及び詳細は、「ML86V7668 データシート」、「ML86V7668 ユーザーズマニュアル」（添付 CD 内デバイスデータシート）を参照してください。

・コマンドパケット

<01h>	ADDRESS	CHECK
1byte	1byte	1byte

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
ADDRESS	1byte	00h～9Eh ※	読み出し先レジスタアドレス

※.読み出し可能なアドレスの詳細は、「ML86V7668 ユーザーズマニュアル」を参照してください。

・正常終了応答パケット

<01h>	VALUE	CHECK
1byte	1byte	1byte

・エラー応答パケット

<FFh>	ERROR	CHECK
1byte	1byte	1byte

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
VALUE	1byte	00h～FFh	読み出し先の設定値
ERROR	1byte	下記①参照	エラーの種類

①エラー種類一覧

値	意味
01h	通信エラー
02h	チェックサムエラー
03h	通信タイムアウト
10h	レジスタアドレスエラー
12h	レジスタ読み出しエラー

設定値保存

・動作説明

その時点でのビデオデコーダの各レジスタの設定値を保存します。その際、以前に保存していた設定値があった場合は以前の設定値は消去されます。

次回起動時に保存された設定値が読み出され、ビデオデコーダに適応されます。

保存された設定値を使用する際は、SW1-2 を ON にしてください。また、保存された設定値は SW1-1 の設定よりも優先される為、SW1-1 による設定が無効になります。ご注意ください。

（SW1 に関する詳細は、「3.1.2 キャプチャ設定」を参照してください。）

・コマンドパケット

<FEh>	<FEFEFEFEh>	CHECK
1byte	4byte	1byte

・正常終了応答パケット

<01h>	<00h>	CHECK
1byte	1byte	1byte

・エラー応答パケット

<FFh>	ERROR	CHECK
1byte	1byte	1byte

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
ERROR	1byte	下記①参照	エラーの種類

①エラー種類一覧

値	意味
01h	通信エラー
02h	チェックサムエラー
03h	通信タイムアウト
13h	設定値保存エラー
14h	設定値消去エラー

設定値消去

・動作説明

設定値保存で保存された設定値を消去し、初期値（出荷時設定値）に戻します。
次回起動時に初期値が読み出され、ビデオデコーダに適応されます。

・コマンドパケット

<FFh>	<FFFFFFFFh>	CHECK
1byte	4byte	1byte

・正常終了応答パケット

<01h>	<00h>	CHECK
1byte	1byte	1byte

・エラー応答パケット

<FFh>	ERROR	CHECK
1byte	1byte	1byte

・パラメータ説明

パラメータ	サイズ	値の範囲	意味
ERROR	1byte	下記①参照	エラーの種類

①エラー種類一覧

値	意味
01h	通信エラー
02h	チェックサムエラー
03h	通信タイムアウト
14h	設定値消去エラー

３．５　タイミング

３．５．１　リードタイミング

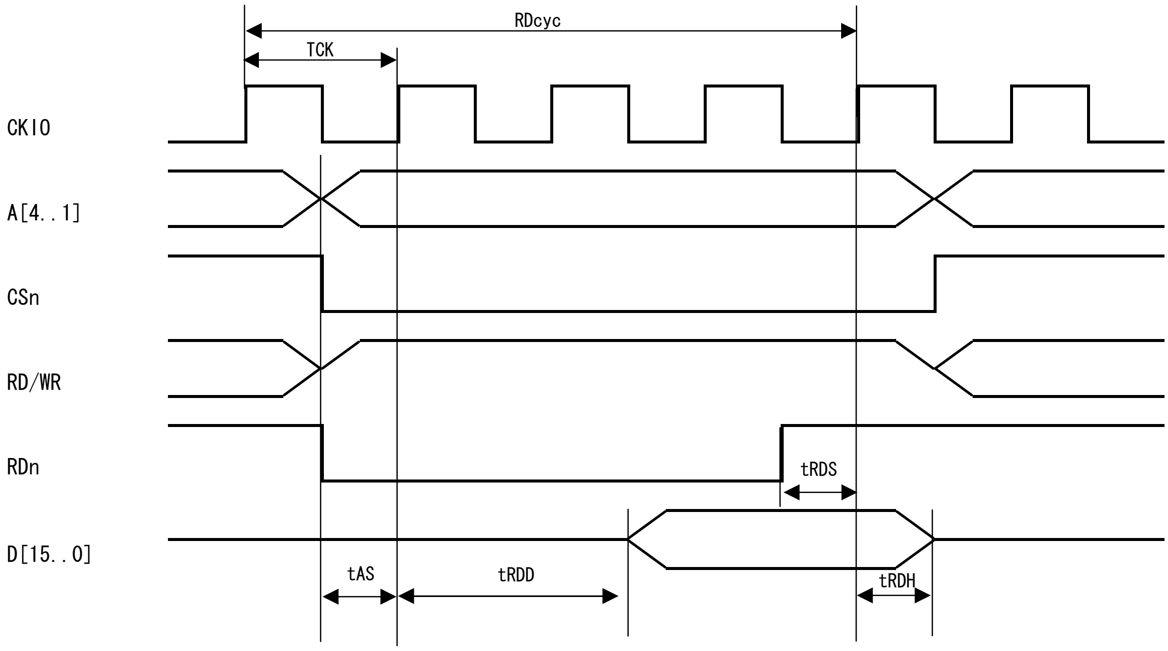


Fig 3.5-1　μST-VCP タイミングチャート（リード時）

項目	記号	最小	最大	単位
CLK サイクル	TCK	16.6	-	ns
リードサイクル	RDcyc	4		CLK
アドレスセットアップ(A,RD,CS,RD/WR)	tAS	7	-	ns
RD セットアップ	tRDS	7	-	ns
RD データ出力遅延	tRDD	-	27	ns
RD データホールド	tRDH	3	10	ns

３．５．２　ライトタイミング

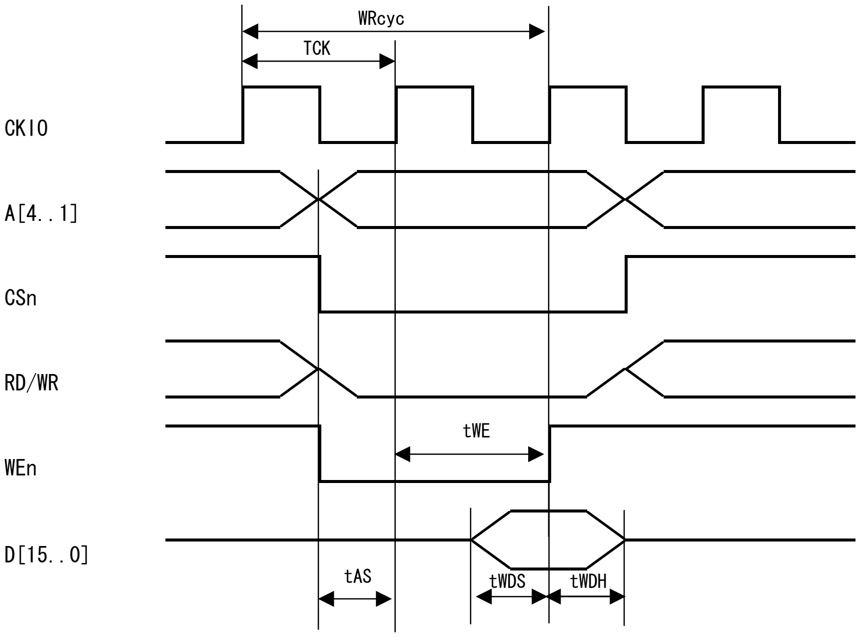


Fig 3.5-2　μST-VCP タイミングチャート（ライト時）

項目	記号	最小	最大	単位
CLK サイクル	TCK	16.6	-	ns
ライトサイクル	WEcyc	2		CLK
アドレスセットアップ(A,WR,CS,RD/WR)	tAS	7	-	ns
WE ホールド	tWE	1	-	CLK
WR データセットアップ	tWDS	6.5		ns
WE データホールド	tWDH	0		ns

３．５．３　μST-SH2 のバスコントローラの設定

μST-SH2 からμST-VCP にアクセスする場合には、CS4 または CS6B 空間のウェイトコントロールレジスタにて、ウェイトサイクルを 2 サイクルに設定してください。
下記にバスコントローラの設定例を示します。

レジスタ名	項目	設定値
CSn 空間バスコントロールレジスタ（CSnBCR = 0x02400400） n = 4 or 6B	ライトーリード／ライトーライト サイクル間アイドル指定	0
	別空間リードーライト サイクル間アイドル指定	1
	同一空間リードーライト サイクル間アイドル指定	1
	別空間リードーリード サイクル間アイドル指定	0
	同一空間リードーリード サイクル間アイドル指定	0
	メモリ種類指定	通常空間
	データバス幅指定	16bit
CSn 空間ウェイトコントロールレジスタ（CSnWCR = 0x00000100） n = 4 or 6B	アドレス、$\overline{\mathrm{CSn}}$アサート→$\overline{\mathrm{RD}}$、 $\overline{\mathrm{WE}}$（$\overline{\mathrm{BEn}}$）アサート遅延サイクル数	0.5
	アクセスウェイトサイクル数	2
	外部ウェイトマスク指定	外部ウェイト入力有効
	$\overline{\mathrm{RD}}$、$\overline{\mathrm{WE}}$（$\overline{\mathrm{BEn}}$）ネゲート→アドレス、 アドレス、$\overline{\mathrm{CSn}}$アサート遅延サイクル数	0.5

Table 3.5-3　μST-SH2 バスステートコントローラ設定

バスステートコントローラの設定の詳細は SH7619 ハードウェアマニュアルを参照してください。

４．　コネクタ

４．１　端子配列

μST-VCP の拡張コネクタ J1、J2 のピンアサインを以下に示します。

J1　拡張コネクタ

No.	信号名	信号名	No
1	-	GND	2
3	-	-	4
5	-	-	6
7	-	-	8
9	-	-	10
11	-	-	12
13	-	-	14
15	A4	A3	16
17	A2	A1	18
19	-	D15	20
21	D14	D13	22
23	D12	D11	24
25	D10	D9	26
27	D8	D7	28
29	D6	D5	30
31	D4	D3	32
33	D2	D1	34
35	D0	#WE0	36
37	#WE1	#RD	38
39	RD/WR	CKIO	40

J2　拡張コネクタ

No.	信号名	信号名	No
1	-	-	2
3	-	-	4
5	-	GND	6
7	-		8
9	-	GND	10
11	-	GND	12
13	-	GND	14
15	-	GND	16
17	-	-	18
19	-	-	20
21	-	PB8/#CS6B	22
23	-	-	24
25	PB11/#CS4	PB13/BS	26
27	-	-	28
29	PD6/IRQ6	PD5/IRQ5	30
31	-	PD3/IRQ3	32
33	PD2/IRQ2	-	34
35	-	#RESET	36
37	+5V	+5V	38
39	-	GND	40

＊　信号名にｎがついているものは負論理を表します。

５． 技術資料

５．１ μST-SH2 との接続方法(2 枚スタック)

μST-VCP をμST-SH2 接続する手順を以下に示します。

①μST-SH2 に拡張コネクタを実装

以下にμST-SH2 の拡張コネクタ J1、J2 の実装例を示します。
J1、J2 推奨コネクタ ： HIF3H-40DA-2.54DSA（ヒロセ）

※ 拡張コネクタは別売となっていますが、μST-SH2/VCP をお買い上げの場合にはすでに拡張コネクタが実装されています。

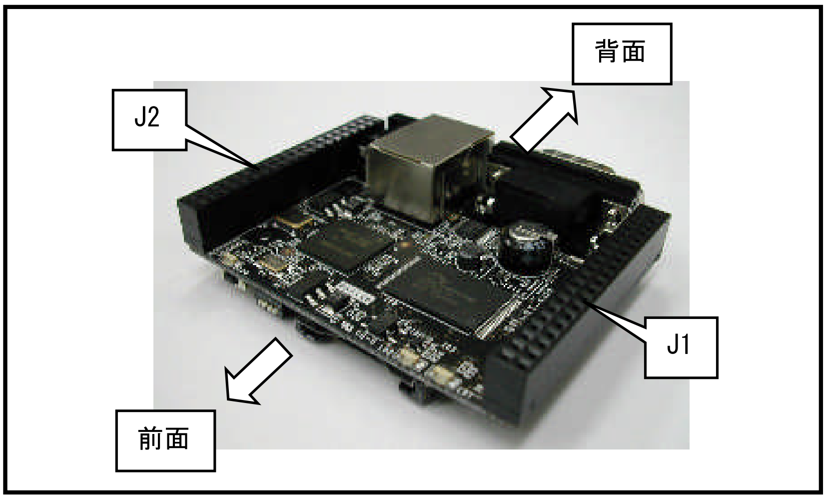


Fig 5.1-1 μST-SH2 拡張コネクタ実装例

②μST-VCP に拡張コネクタを実装

以下にμST-VCP の拡張コネクタ J1、J2 の実装例を示します。
J1、J2 推奨コネクタ ： HIF3H-40PB-2.54DSA（ヒロセ）

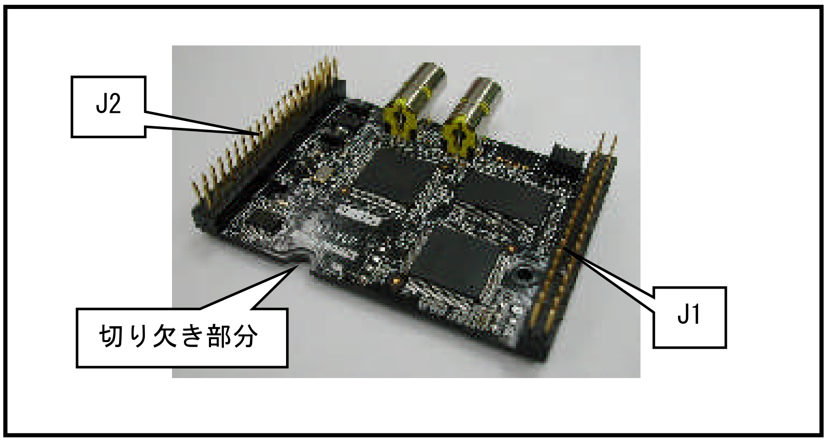


Fig 5.1-2 μST-VCP 拡張コネクタ実装例

③μST-SH2 とμST-VCP を接続

μST-SH2 とμST-VCP をスタッキング接続します。μST-SH2 の半田面とμST-VCP の半田面を合わせるようにし、μST-VCP の切り欠き部分がμST-SH2 の背面方向にくるように接続してください。

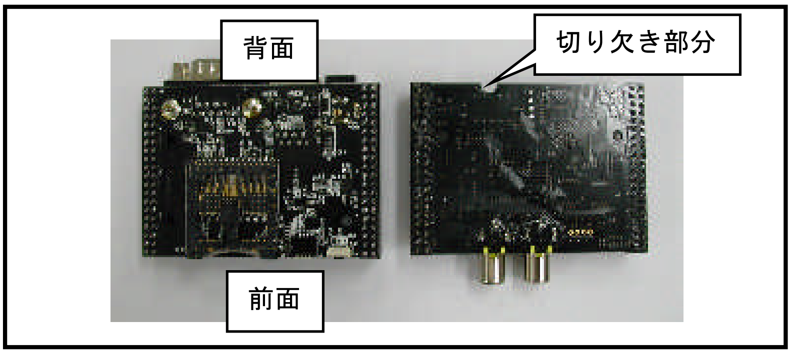


Fig 5.1-3　接続方向の確認

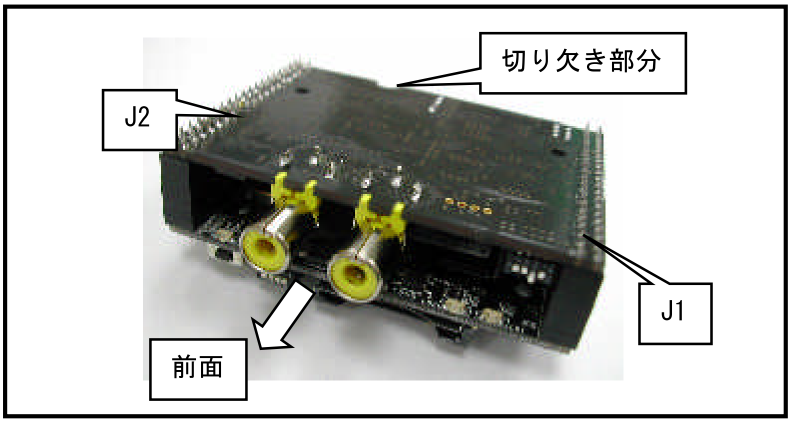


Fig 5.1-4　スタッキング接続（前面視）

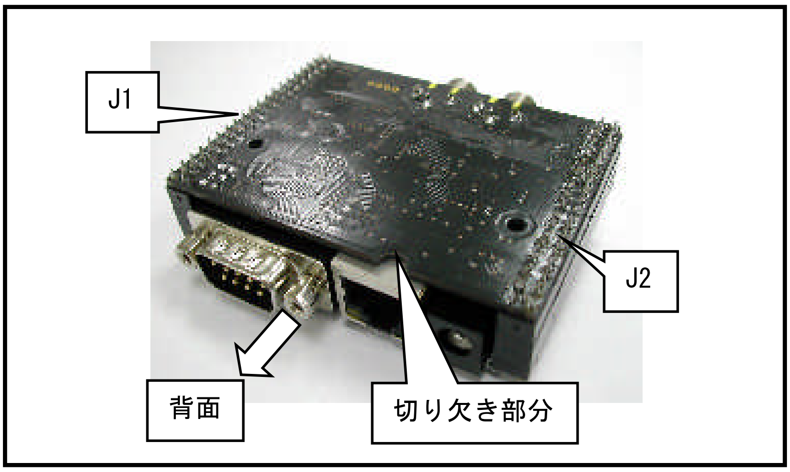


Fig 5.1-5　スタッキング接続（背面視）

！注意
・基板の接続方向とコネクタの合わせには十分注意してください。接続を誤った場合、回路を破損する恐れがあります。
・ヘッダピンを曲げる恐れがありますので、基板の抜き差しには十分注意してください。
・通電した状態で基板の抜き差しを行わないでください。

５．２　ケースへの組み込み方法

ケースへ組み込む方法を以下に示します。

<u>※　μ ST-SH2/VCP をお買い上げの場合にはすでにケースに組み込まれた状態になっています。</u>

①準備

ケース（別売）に添付されている以下の部品を用意します。

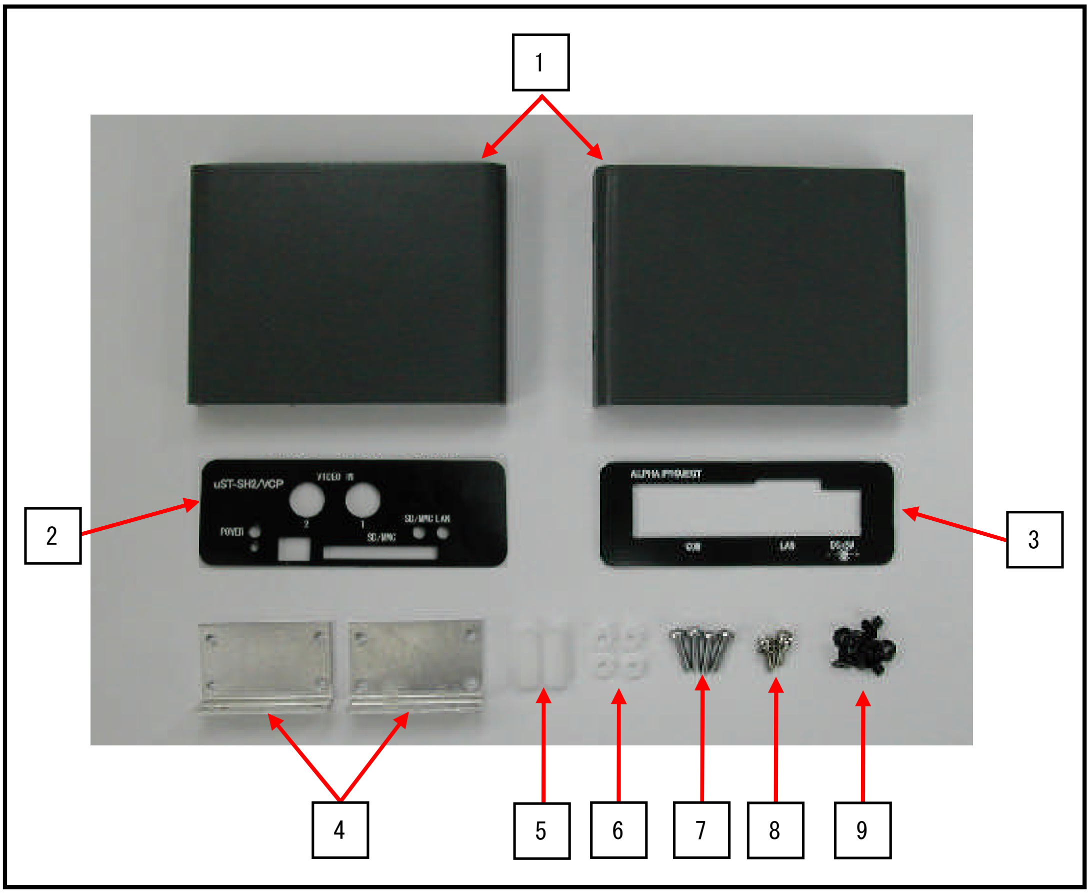


Fig 5.2-1　準備物

部品番号	名称	数量（個）
1	上下カバー	2
2	前面パネル	1
3	背面パネル	1
4	サイド金具	2
5	M2.6 x 14 スペーサ	2
6	M2.6 x 3 スペーサ	4
7	M2.6 x 8 ナベ小ネジ	4
8	M2.6 x 8 ダブルセムスネジ	2
9	M3 x 4 鉄皿ネジ	8

Table 5.2-2　準備物の名称と個数

②サイド金具の取り付け位置の確認

サイド金具の下方にはそれぞれ 4 つの取り付け用穴があります。以下に示す穴を使用します。

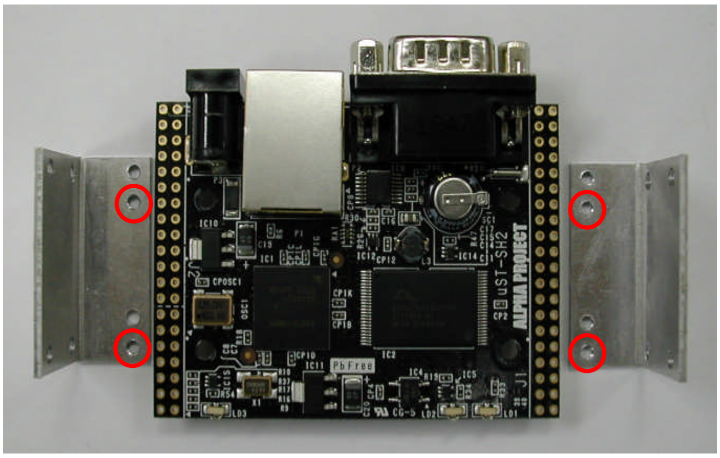


Fig 5.2-3　サイド金具の取り付け位置の確認

③サイド金具の取り付け 1

以下に示す位置に、μST-SH2 の半田面方向から M2.6 x 8 ナベ小ネジを入れ、M2.6 x 3 スペーサを通し、サイド金具とネジ止めをします。この時、ネジは最後まで締めずに 2～3mm 程度余らせてください。ネジ止めは 2 箇所あります。

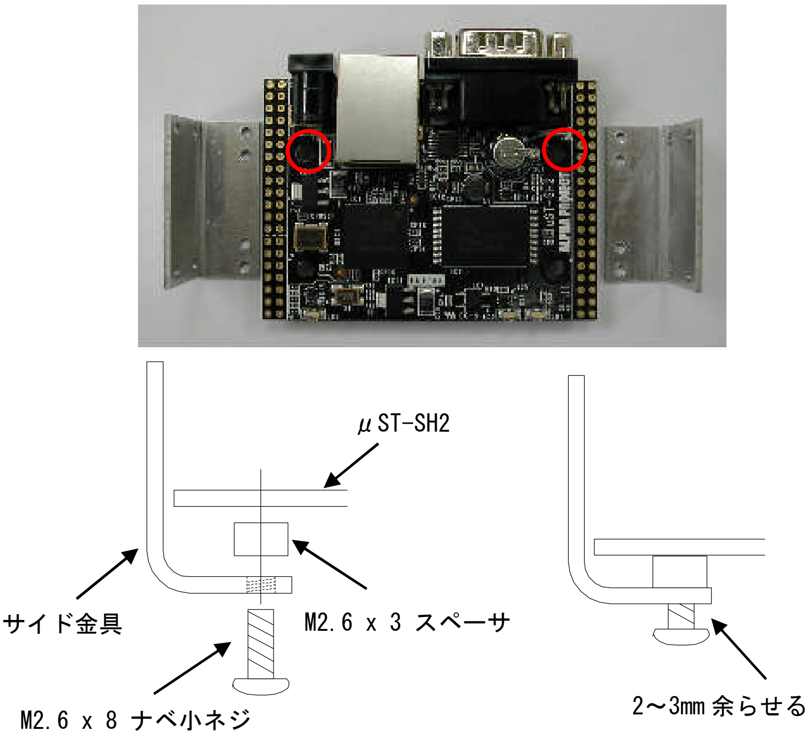


Fig 5.2-4　サイド金具の取り付け 1

④サイド金具の取り付け 2

以下に示す位置に、μST-SH2 の部品面方向から M2.6 x 8 ダブルセムスネジを入れ、半田面に M2.6 x 3 スペーサを通し、サイド金具とネジ止めをします。ネジ止めは 2 箇所あります。しっかりとネジ止めをしてください。

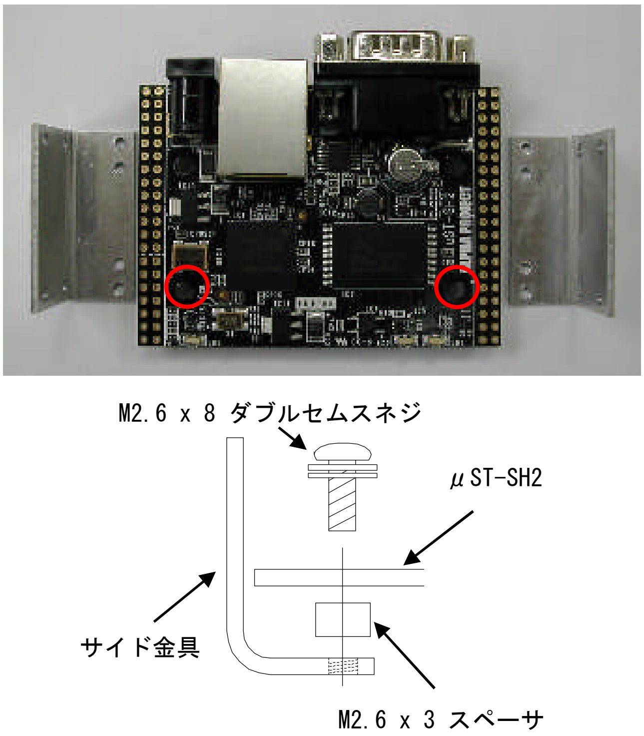


Fig 5.2-5　サイド金具の取り付け 2

⑤スペーサの取り付け

μST-VCP の以下に示す位置に、M2.6 x 14 スペーサを取り付けます。半田面方向から M2.6 x 8 ナベ小ネジをしっかりとネジ止めしてください。ネジ止めは２箇所あります。

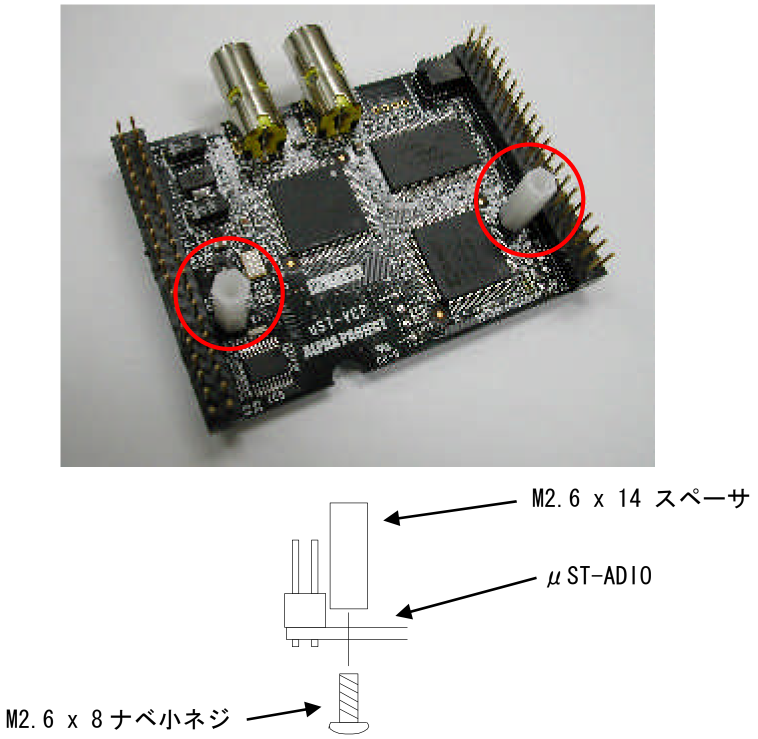


Fig 5.2-6　スペーサの取り付け

⑥μST-SH2 とμST-VCP を接続

μST-SH2 とμST-VCP をスタッキング接続します。接続方法は「５．１　μST-SH2 との接続方法」を参照してください。スタッキング後に、以下に示す位置に M2.6 x 8 ナベ小ネジをしっかりとネジ止めをしてください。

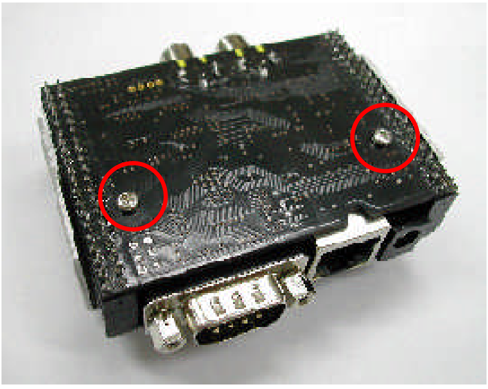


Fig 5.2-7　μST-SH2 とμST-VCP の接続

⑦サイド金具の取り付け３

③で余らせておいたネジを２箇所、最後までしっかりとネジ止めをします。

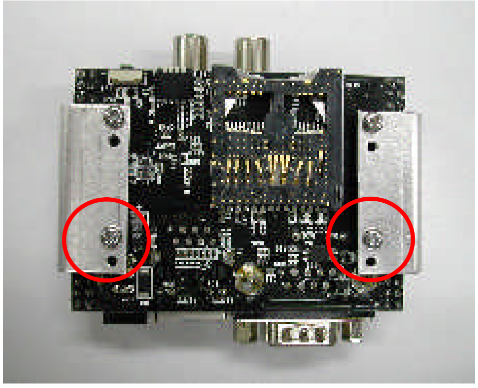


Fig 5.2-8　サイド金具の取り付け３

⑧背面パネルの取り付け

以下のように背面パネルを取り付けます。この時点では背面パネルは固定されておりませんのでご注意ください。

Fig 5.2-9　背面パネルの取り付け

⑨前面パネルの取り付け

以下のように前面パネルを取り付けます。この時点では前面パネルは固定されておりませんのでご注意ください。

Fig 5.2-10　前面パネルの取り付け

⑩下カバーの取り付け

下カバーを取り付ける際、下カバーの外側の溝に上方からパネルをはめこみます。
<u>※　下カバーと上カバーは共通になっています。</u>

Fig 5.2-11　下カバーのはめこみ位置

Fig 5.2-12　下カバーの取り付け

⑪上カバーの取り付け

上カバーを上方からかぶせるように取り付けます。

Fig 5.2-13　上カバーの取り付け

⑫カバーの固定

左右にある取り付け穴を 8 箇所すべて M3 x 4 鉄皿ネジでネジ止めします。

Fig 5.2-14　カバーの固定

⑬組み込みの完了

全ての工程が終了しましたら、以下のように正しく取り付けがされているか確認してください。

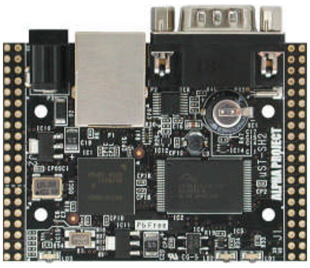
Fig 5.2-15　ケースへの組み込みの完了

６．関連製品のご案内

６．１　関連製品

６．１．１　μST-SH2

μST-SH2は、CPUコアにSH7619(SH-2)を採用した超小型ネットワーク対応ボードです。
外部接続用コネクタに必要な信号を引き出してありますので、拡張性に優れています。また、SD/MMCスロットを搭載していますので、データロガーなどに最適です。ほか、各種の試作や小ロット製品への組み込みなど、幅広い用途にご使用いただけます。
μST-VCP、μST-USB、μST-ADIOをそれぞれ追加することで、機能を拡張することができます。



μST-SH2 仕様概要

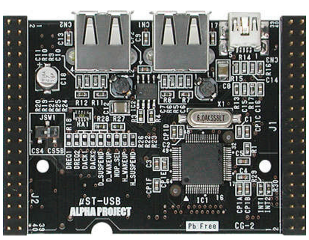
CPU	ルネサステクノロジ社製 R4S76190B125BGV(SH7619)
クロック	14.7456MHz 発振子 CPUコア　117.9648MHz バス　58.9824MHz 周辺　29.4912MHz
メモリ	FlashROM　8MB SDRAM　32MB
I/Oポート	汎用入出力端子　17本
Ethernet	10/100BaseTX　(CPU内蔵)　1ポート
シリアルI/F	3ch　(クロック同期／調歩同期モード、2chは兼用端子)
SD/MMCスロット	1スロット　(SPIモード)
RTC	S-35190A　(SII製) 電気二重層コンデンサにてバックアップ
コネクタ	拡張コネクタ(40pin×2)
リセット	リセットIC、リセットSW搭載 外部拡張コネクタ　(未実装)　からのリセット可能
電源	5V　±10%
基板寸法	71mm×51mm

６．１．２　Linux 開発キット

開発に必要な環境一式をセットにした Linux 開発キットをご用意しております。Linux の開発環境の他、LAN ケーブル、RS232C ケーブル、AC アダプタも添付されておりますので、ご購入後すぐに開発に取り掛かれます。また、開発に必要な環境が分からない方にもお勧めです。

６．１．３　μST-USB

μST-USB は、μST-SH2 に USB 機能を追加するためのμST-SH2 専用 USB 拡張ボードです。
USB HOST(FULL SPEED)を 2ch、USB FUNCTION を 1ch 搭載しています。

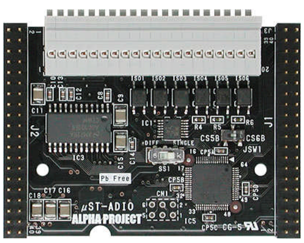


μST-USB 仕様概要

USB I/F	ISP1161A1BD(Philips) HOST(Full-SPEED) 2ch FUNCTION(Full-SPEED) 1ch
コネクタ	拡張コネクタ(40pin×2)
基板寸法	71mm×51mm

６．１．４　μST-ADIO

μST-ADIO は、μST-SH2 に A/D 変換機能を追加するためのμST-SH2 専用 A/D 変換機能拡張ボードです。
A/D 入力 4ch(10bit)、絶縁デジタル入出力を各 3ch 搭載しています。



μST-ADIO 仕様概要

アナログ入力	シングルエンド 4ch または差動入力 2ch(非絶縁) ユニポーラ 0V～+5V またはバイポーラ-5V～+5V
アナログ入力レンジ	バイポーラ±5V ユニポーラ 0V～＋5V
分解能	8/10bit
デジタル入力	フォトカプラ絶縁 3ch　+5V～+24V
デジタル出力	フォトカプラ絶縁 3ch(オープンコレクタ)MAX80V
コネクタ	拡張コネクタ(40pin×2)
基板寸法	71mm×51mm

６．１．５　AC アダプタ

uST シリーズで使用できる AC アダプタです。

◇AC100V 入力　DC5V/2A

◇RoHS 対応、PSE 認定取得済み

7.　その他

製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等を E-mail でご案内させていただきまので、是非ご利用ください。

弊社ホームページアドレス　http://www.apnet.co.jp

●ハードウェアのサポート

万が一、製作上の不具合や回路の機能的な問題が発見された場合には、お手数ですが、弊社サポートまでご連絡ください。
以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

■本製品の回路動作及び CPU および周辺デバイスの使用方法に関するご質問
■ユーザ回路の設計方法やその動作についてのご質問
■関連ツールの操作指導
■その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。
サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

●ソースコードの提供

CPLD、制御 CPU のソースコードファイルは本製品には添付されておりません。CPLD のソースコードファイルの提供を希望される場合は、有償にて承りますので、弊社サポートへご連絡ください。

●バージョンアップ

本製品に付属するソフトウェアは、不定期で更新されます。それらは全て弊社ホームページよりダウンロードできます。
FD や CD-ROM などの物理媒体での提供をご希望される場合には、実費にて承りますので弊社営業までご連絡ください。

●修理の依頼

修理をご依頼いただく場合には、お名前、製品名、シリアル番号、詳しい故障状況を弊社サポートへご連絡ください。
弊社にて故障状況を確認のうえ、修理の可否、修理費用等をご連絡いたします。ただし、過電圧印加や高熱等により製品全体がダメージを受けていると判断される場合には、修理をお断りする場合もございますのでご了承ください。
なお、弊社までの送料はお客様ご負担となります。

●製品サポートの方法

製品サポートについては、FAX もしくは E-MAIL でのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点などを詳細に記載してください。

エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

■ＴＥＬ	０５３－４０１－００３３（代表）
■Ｅ－ＭＡＩＬ	sales@apnet.co.jp

改定履歴

版数	日付	改定内容
1 版	2008/03/17	新規作成
2 版	2008/03/19	「6.1 関連製品」のμST-SH2 外観図を修正

参考文献

各社データシート

本文書について

・本文書の著作権は（株）アルファプロジェクトが保有します。
・本文書の内容を無断で転載することは一切禁止します。
・本文書の内容は、将来予告なしに変更されることがあります。
・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡下さい。
・本文書の内容に基づき、アプリーケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

商標について

・SH7619 は、株式会社ルネサステクノロジの登録商標、商標または商品名称です。

・会社名、製品名は、各社の登録商標または商標です。

ALPHA PROJECT Co.,LTD.
株式会社アルファプロジェクト
〒431-3114
静岡県浜松市東区積志町 834
http://www.apnet.co.jp
E-MAIL : sales@apnet.co.jp