

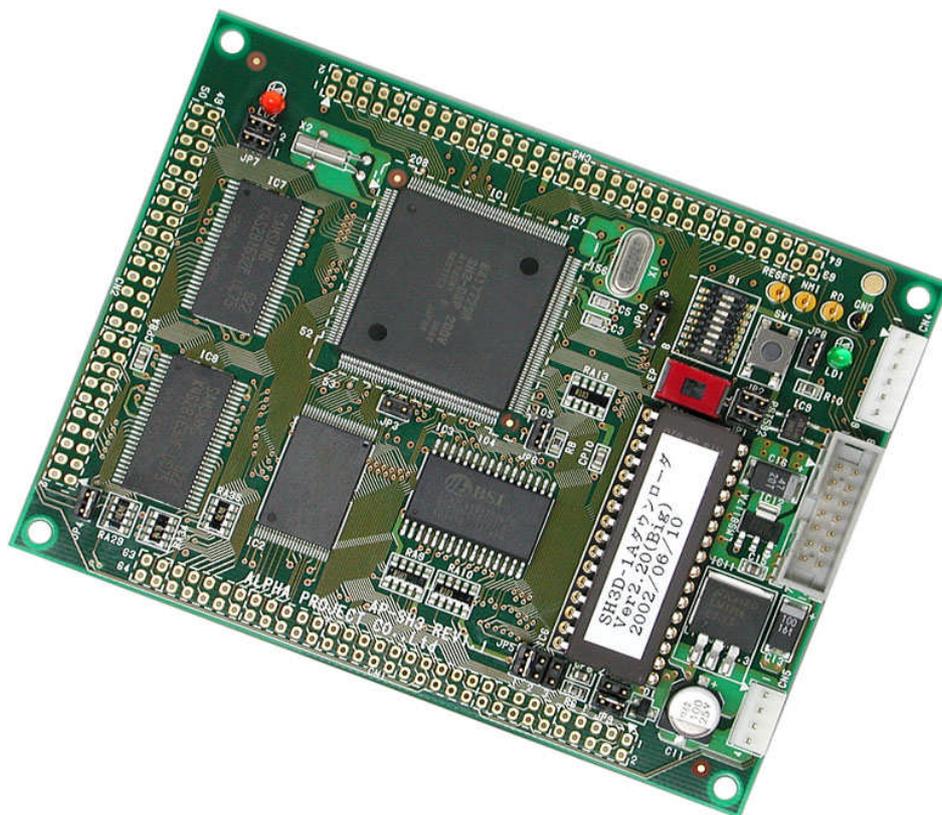
Alpha Board Series

SH-3 SH7750R CPU ボード

AP-SH3D-1A

ハードウェアマニュアル

6 版



ALPHA PROJECT co.,LTD

<http://www.apnet.co.jp>

ご使用になる前に

このたびは AP-SH3D-1A をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使い下さい。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

AP-SH3D-1A 梱包内容

●AP-SH3D-1A	1 枚	●マニュアル CD-ROM	1 枚
●電源ケーブル	1 枚	●保証書	1 枚
●短絡ソケット	2 個		

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意



- 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置など人命、事故に関わる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
- 極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- 水中、高湿度、油の多い環境での使用はご遠慮ください。
- 腐食性ガス、可燃性ガス等の環境中での使用はご遠慮ください。
- 基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
- 定格を越える電源を加えないでください。

- ノイズの多い環境での動作は保証しかねますのでご了承ください。
- 発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
- 本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
- 本製品に付属するマニュアル、回路図の著作権は（株）アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

- 本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えてご返却ください。（弊社より直接お買い上げのお客様については、出荷時に全て登録済みとなっております。）
- 万が一、本製品を使用して事故または損失が発生した場合、弊社では一切その責を負いません。
- 保証内容、免責等につきましては、添付の保証書をご覧ください。
- 本製品を仕様範囲を越える条件において使用された場合については、動作は保証されません。
- 製品を改造した場合、保証は一切適用されません。
- 他社製品との接続互換性および相性問題は保証いたしません。

目次

1. 製品紹介	1
1. 1 製品概要	1
1. 2 機能および特長	1
2. 仕様概要	3
2. 1 仕様概要	3
2. 2 外観	4
2. 3 外形寸法	5
2. 4 回路構成	6
2. 5 アドレスマップ	7
3. 機能説明	8
3. 1 メモリの使用／未使用の選択	8
3. 2 ブートメモリの設定	9
3. 3 FlashROM のプロテクト	9
3. 4 ROM サイズの設定	10
3. 5 ROM 電源電圧の設定	11
3. 6 SRAM サイズの設定	11
3. 7 アナログ系電源の設定	12
3. 8 モード端子の設定	12
3. 9 メモリバックアップ	14
3. 10 RTC バックアップ	15
3. 11 リセット	16
3. 12 モニタ LED の設定	17
3. 13 外部からの電源の供給	18
4. コネクタ	19
4. 1 コネクタの端子配列	19
4. 2 推奨コネクタ	23
4. 3 外部回路との拡張方法	23
5. 技術資料	24
5. 1 メモリの設定	24
5. 2 FlashROM の書き込み方法	26
5. 3 5V 回路インターフェース	27
5. 4 SH7729R と SH7729 の相違点	28
5. 5 SDRAM 使用時の注意事項	29

6. 関連製品のご案内	30
--------------------	-----------

6. 1 通信アダプタ	30
6. 2 インテリジェント SD カードリーダーライター	30
6. 3 Flash 書き込みツール	31
6. 4 デバッグツール	31

7. その他	32
---------------	-----------

■製品サポートのご案内

■エンジニアリングサービスのご案内

1. 製品紹介

1. 1 製品概要

AP-SH3D-1A は、SH-3 をコアとした高性能プロセッサ SH7729R（ルネサステクノロジ製）を搭載した汎用 CPU ボードです。外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1. 2 機能及び特長

■ 32 ビット RISC CPU SH7729R（ルネサステクノロジ製）を搭載

—SH7729R の特長—

内部 32 ビット構成
DSP 機能内蔵
MMU 内蔵 4G バイトアドレス、256 アドレス空間
パイプライン 5 段パイプライン
高速 DMA コントローラ 4 チャンネル
シリアルインターフェース 3 チャンネル
32 ビットタイマ 3 本
RTC 内蔵
割り込み 外部 23 本 (NMI、IRQ5～IRQ0、PINT15～PINT0)
パラレルポート 最大 96 本 (兼用端子含む)
A/D 変換器 分解能 10 ビット 8 チャンネル
D/A 変換器 分解能 8 ビット 2 チャンネル
最高動作周波数 192MHz (PLL 使用時)
低消費電力
JTAG (H-UDI) 内蔵

■ 大容量メモリ搭載

本ボードには多様なニーズを想定して 3 種類のメモリが搭載されています。
プログラムメモリとして、FlashROM 4Mbyte、EPROM 最大 1Mbyte (未実装) となっています。
RAM は、高速 SDRAM が 32Mbyte、バックアップ可能なメモリとして SRAM が 128Kbyte (最大 512Kbyte) 搭載されています。
また EPROM は 3.3V もしくは 5V 品の使用が可能で、ROM エミュレータなどの接続も可能です。

■ 外部拡張が容易

外部拡張に必要な信号は全て拡張コネクタ (64Pin×2、50Pin×1) に全て引き出してありますので、お客様の回路に容易に組み込めます。

■ 通信用コネクタを装備

別売の RS232 アダプタ (別売 PC-RS-04) や USB アダプタ (別売 PC-USB-02A) を接続すれば、簡単に通信テストが行えます。

■ 回路図を全て公開

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。
また、教育や研修用途にも最適です。

■ H-UDI コネクタ 装備

H-UDI コネクタ (14Pin) を搭載しておりますので各社の JTAG デバッガが直結でき、すぐにデバッグが可能です。

■ AP-SH3D-0A (SH7729) と ボードピン 互換

AP-SH3D-0A と ボードピン互換となっておりますので、置き換えが容易です。

(相違点は、後述で記載されておりますのでご確認ください。)

2. 仕様概要

2. 1 仕様概要

項目	仕様
CPU	HD6417729RHF200 (208Pin HQFP)
クロック	動作周波数 16MHz 水晶振動子使用 ※1 CPU コア 64/128/192MHz バスクロック 64MHz ペリフェラル 16/32MHz
メモリ	FlashROM 4Mbyte 16ビット 実装済み 外部 ROM 最大 1Mbyte 8ビット 搭載可能 SDRAM 32Mbyte 32ビット 実装済み SRAM 128Kbyte 8ビット 実装済み
メモリバックアップ	バックアップ切替対応 外部にバックアップ電池等を接続することにより SRAM バックアップ可能
シリアル I/F	非同期/同期 IF 3チャンネル SCI2は通信用コネクタに接続
パラレル I/F	96本 (兼用ポート含む)
タイマ/カウンタ	32ビットタイマ 3本
割り込み	割り込みコントローラ内蔵 外部 23本 (NMI、IRQ5～IRQ0、PINT15～PINT0)
A/D コンバータ	8チャンネル (分解能 10ビット)
D/A コンバータ	2チャンネル (分解能 8ビット)
DMA	DMA コントローラ内蔵 4チャンネル
RTC	32.768KHz 水晶実装済み バックアップ可能
リセット	専用リセット IC、リセット SW を搭載
動作モード	DIP-SW で変更可能
外部接続	外部拡張 64Pin コネクタ×2 (2.54mm ピッチ) 50Pin コネクタ×1 (2.54mm ピッチ) シリアル I/F 6Pin コネクタ H-UDI コネクタ 14Pin コネクタ 電源コネクタ 4Pin コネクタ
電源電圧	5V±5%/3.3V±5% (CPU コア : 2.0V I/O : 3.3V) 外部からの 3.3V 供給動作可
消費電力	MAX:1000mA (参考値)
動作温度	0℃～50℃ 20～80%RH 結露なし
基板寸法	120×90 (mm)

※1. 動作周波数の可能な組み合わせは SH7729R のデータシートをご覧ください。

2. 2 外観

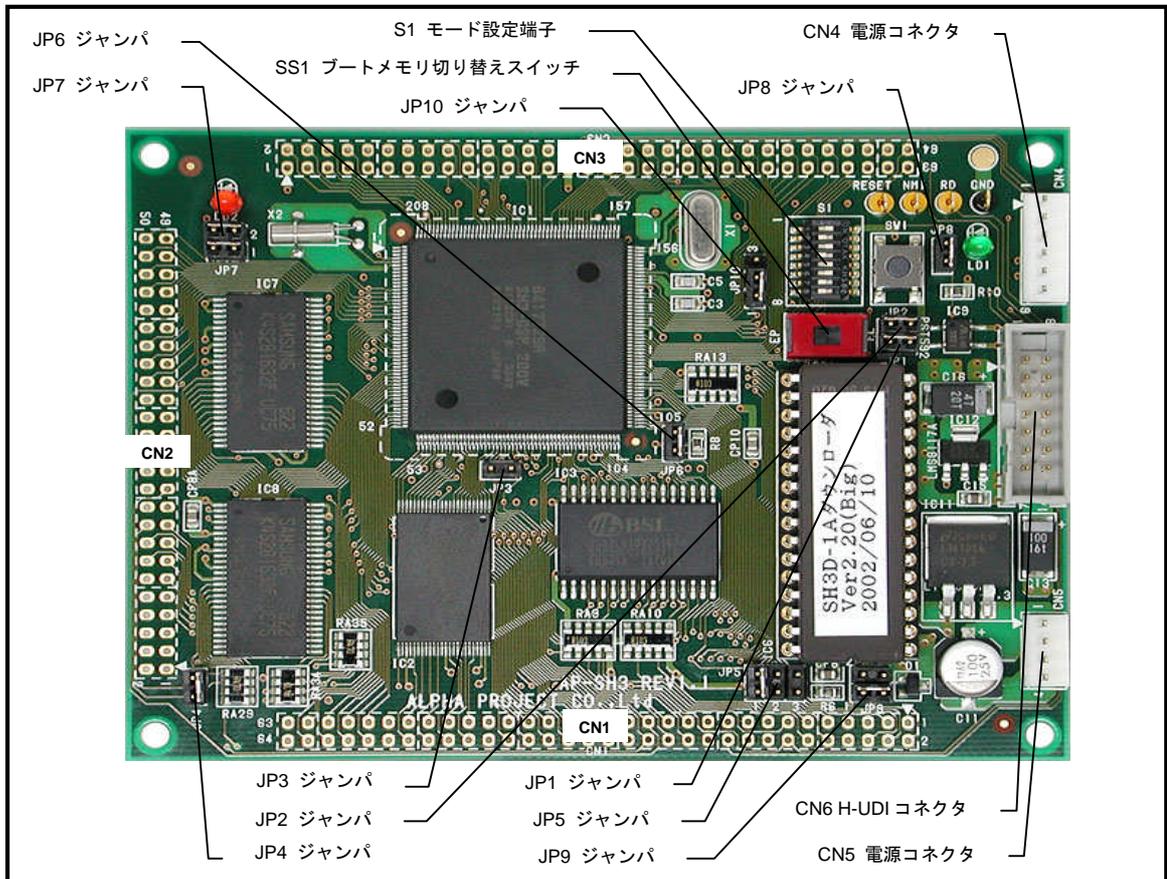


Fig 2.2-1 外形図

コネクタ番号	コネクタ型番/メーカー	用途	備考
CN1	XG4H-6431/オムロン	拡張コネクタ	未実装
CN2	XG4H-5031/オムロン	拡張コネクタ	未実装
CN3	XG4H-6431/オムロン	拡張コネクタ	未実装
CN4	B6P-SHF-1AA/日圧	通信コネクタ	
CN5	B4P-SHF-1AA/日圧	電源コネクタ	
CN6	7614-6002/住友 3M	H-UDI コネクタ	

Table 2.2-1 コネクタ一覧

2. 3 外形寸法

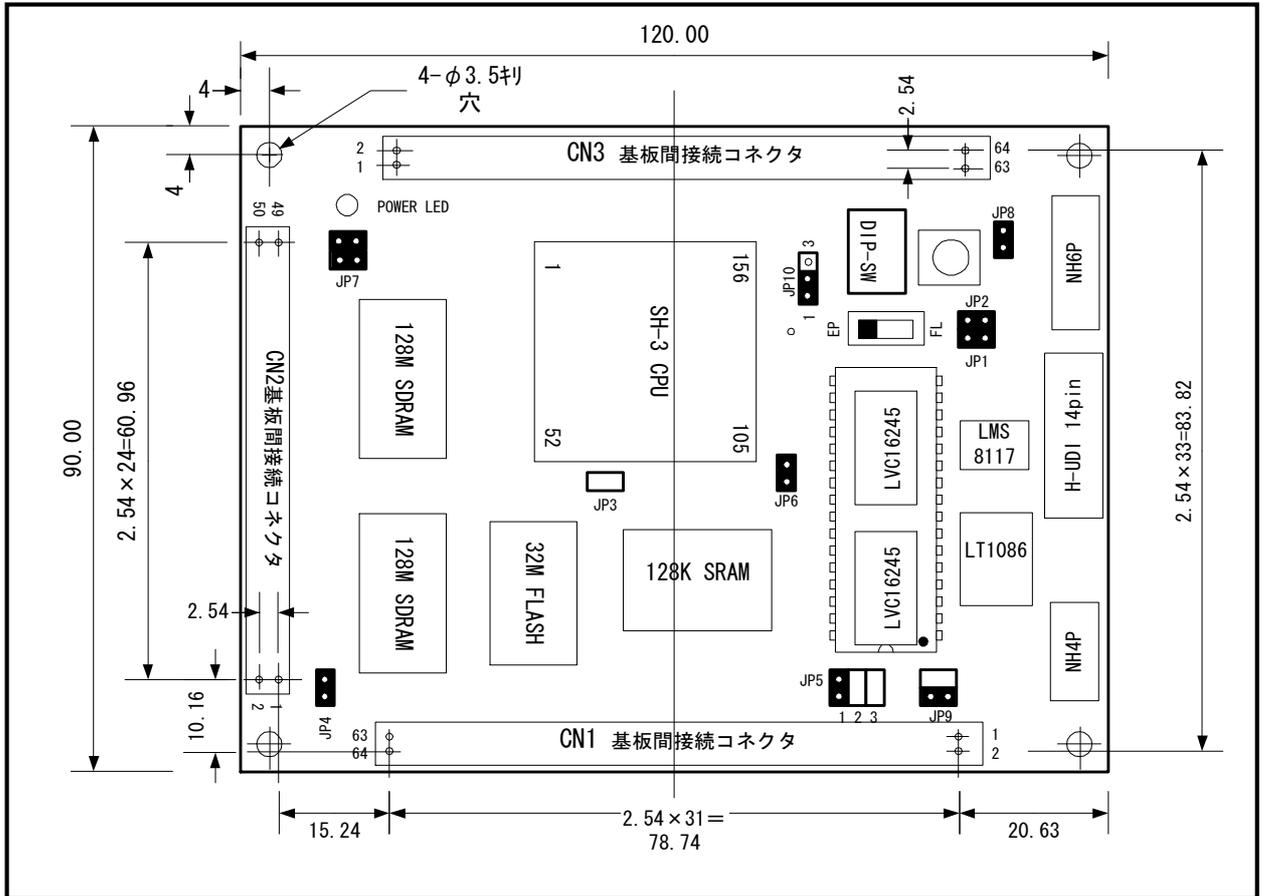


Fig 2.3-1 外形寸法図

2. 4 回路構成

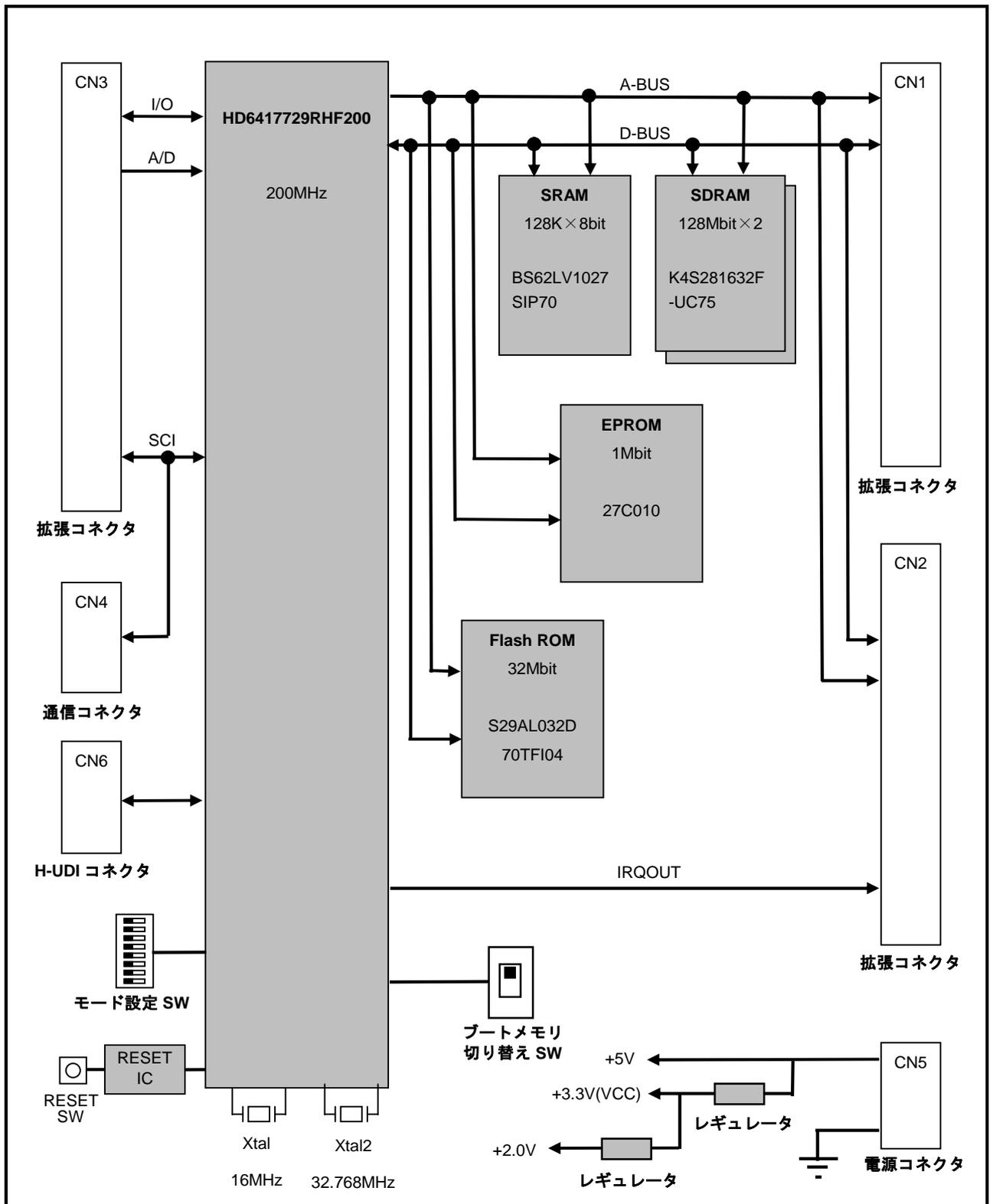


Fig 2.4-1 回路ブロック図

※.回路構成の詳細は添付回路図を参照してください。

2. 5 アドレスマップ

本ボードのCSアサインは以下のようになっています。

メモリ 種別	CS エリア		アクセス サイズ	メモリ サイズ
	FlashROM ブート	EPROM ブート		
FlashROM	CS0	CS5	16bit	4MByte
SDRAM	CS3	CS3	32bit	32Mbyte
SRAM	CS4	CS4	8bit	128KByte
EPROM	CS5	CS0	8bit	最大 1MByte

Table 2.5-1 CS アサイン

メモリマップ (P0、U0 領域)

FlashROM ブート		EPROM ブート	
H' 00000000	エリア 0 (CS0) FlashROM 4MByte	H' 00000000	エリア 0 (CS0) EPROM 最大 1MByte
H' 003FFFFFFF		H' 000FFFFFFF	
H' 00400000	イメージ	H' 00100000	イメージ
H' 03FFFFFFF		H' 03FFFFFFF	
H' 04000000	内部 I/O	H' 04000000	内部 I/O
H' 07FFFFFFF		H' 07FFFFFFF	
H' 08000000	エリア 2 (CS2) ユーザ開放	H' 08000000	エリア 2 (CS2) ユーザ開放
H' 0BFFFFFFF		H' 0BFFFFFFF	
H' 0C000000	エリア 3 (CS3) SDRAM 32MByte	H' 0C000000	エリア 3 (CS3) SDRAM 32MByte
H' 0DFFFFFFF		H' 0DFFFFFFF	
H' 0E000000	イメージ	H' 0E000000	イメージ
H' 0FFFFFFF		H' 0FFFFFFF	
H' 10000000	エリア 4 (CS4) SRAM 128KByte	H' 10000000	エリア 4 (CS4) SRAM 128KByte
H' 1001FFFF		H' 1001FFFF	
H' 10020000	イメージ	H' 10020000	イメージ
H' 13FFFFFFF		H' 13FFFFFFF	
H' 14000000	エリア 5 (CS5) EPROM 最大 1MByte	H' 14000000	エリア 5 (CS5) FlashROM 4MByte
H' 140FFFFFFF		H' 143FFFFFFF	
H' 14100000	イメージ	H' 14400000	イメージ
H' 17FFFFFFF		H' 17FFFFFFF	
H' 18000000	エリア 6 (CS6) ユーザ開放	H' 18000000	エリア 6 (CS6) ユーザ開放
H' 1BFFFFFFF		H' 1BFFFFFFF	
H' 1C000000	エリア 7 予約領域	H' 1C000000	エリア 7 予約領域
H' 1FFFFFFF		H' 1FFFFFFF	

Fig 2.5-1 アドレスマップ

3. 機能説明

本ボードは、使用用途に応じてさまざまな設定の変更が行えます。お客様の用途に合わせて最適な設定にしてください。なお、設定を変更する際には必ず電源を切ってから行ってください。

3. 1 メモリの使用／未使用の選択

本ボードには各種のメモリが搭載されていますが、使用しないメモリについては未使用にすることが可能です。未使用にした場合はそのメモリの使用空間に別のデバイスを割り当てることが可能です。

3. 1. 1 FlashROM の使用／未使用の選択（CS0 or CS5）

JP1 設定



Fig 3.1-1 JP1 設定

3. 1. 2 EPROM の使用／未使用の選択（CS0 or CS5）

JP2 設定



Fig 3.1-2 JP2 設定

3. 1. 3 SRAM の使用／未使用の選択（CS4）

JP6 設定



Fig 3.1-3 JP6 設定

3. 1. 4 SDRAM の使用／未使用の選択 (CS3(RAS3L))

JP4 設定



Fig 3.1-4 JP4 設定

3. 2 ブートメモリの設定

本ボードでは、ブートメモリをFlashROMかEPROMか設定することができます。これはCS0エリアをどちらに割り当てるか切り替えて設定します。この設定を利用して、ROMエミュレータの使用や、フラッシュメモリへのプログラムダウンロードなどをおこないます。(3.8.2 CS0 バス幅設定 も同時におこなってください)

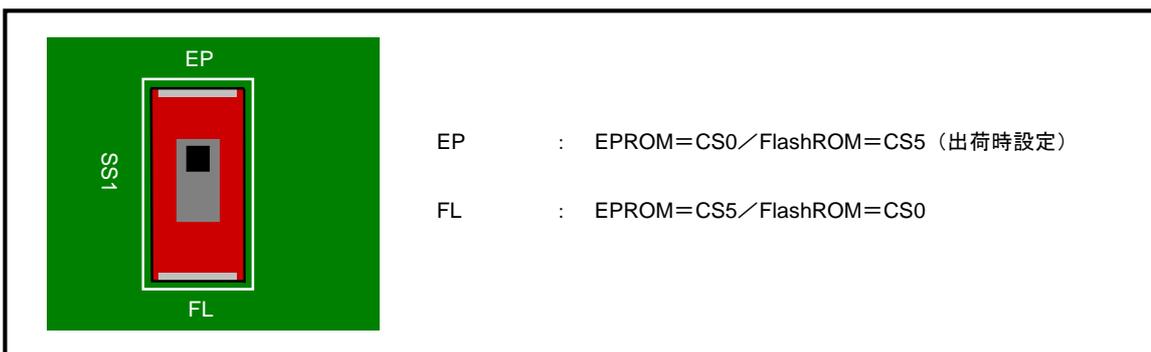


Fig 3.2-1 SS1 の設定

3. 3 FlashROM のプロテクト

本ボードで採用しているフラッシュメモリには、先頭セクタ (ブートセクタ SA0, SA1) の消去／書き込みを保護するためのライトプロテクト機能があります。



Fig 3.3-1 FlashROM のプロテクト設定 (S1-8)

3. 4 ROM サイズの設定

本ボードに実装可能な EPROM は以下のものです。(ピン互換の OTP-ROM 等も使用できます)

1Mbit 品 :	27C010 (TI)	32Pin	互換品
2Mbit 品 :	27C020 (TI)	32Pin	互換品
4Mbit 品 :	27C040 (TI)	32Pin	互換品
8Mbit 品 :	27C080 (AMD)	32Pin	互換品

JP5 設定

	JP5-1	JP5-2	JP5-3	備考
1Mbit	短絡	未短絡	未短絡	出荷時設定
2Mbit	短絡	未短絡	未短絡	
4Mbit	短絡	未短絡	短絡	
8Mbit	未短絡	短絡	短絡	

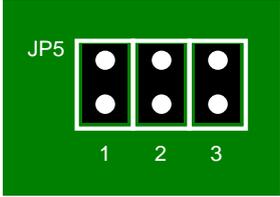


Fig 3.4-1 JP5 設定

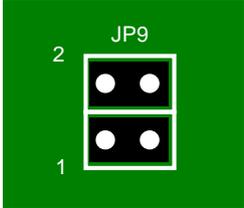
8M	4M	2M	1M		1M	2M	4M	8M
A19	VPP	VPP	VPP	1	32	VCC	VCC	VCC
A16	A16	A16	A16	2	31	PGM	PGM	A18
A15	A15	A15	A15	3	30	NC	A17	A17
A12	A12	A12	A12	4	29	A14	A14	A14
A7	A7	A7	A7	5	28	A13	A13	A13
A6	A6	A6	A6	6	27	A8	A8	A8
A5	A5	A5	A5	7	26	A9	A9	A9
A4	A4	A4	A4	8	25	A11	A11	A11
A3	A3	A3	A3	9	24	*OE	*OE	*OE
A2	A2	A2	A2	10	23	A10	A10	A10
A1	A1	A1	A1	11	22	*CS	*CS	*CS
A0	A0	A0	A0	12	21	D7	D7	D7
D0	D0	D0	D0	13	20	D6	D6	D6
D1	D1	D1	D1	14	19	D5	D5	D5
D2	D2	D2	D2	15	18	D4	D4	D4
GND	GND	GND	GND	16	17	D3	D3	D3

Fig 3.4-2 ROM ピン配置図

3. 5 ROM 電源電圧の設定

本ボードの回路電源は 3.3V ですが、EPROM は一般的 に入手可能なものは 5V 品がほとんどな為、3.3V 品と 5V 品のどちらも使用可能となっています。

JP9 設定



	JP9-1	JP9-2	備考
3.3V	未短絡	短絡	
5.0V	短絡	未短絡	出荷時設定

Fig 3.5-1 JP9 設定

！ 注意

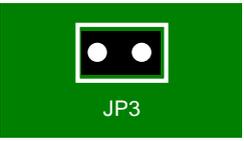
JP9-1 と JP9-2 を両方短絡にすると 3.3V と 5V が短絡状態になりますので、絶対に設定しないでください。

3. 6 SRAM サイズの設定

本ボードは標準で 1Mbit の SRAM が実装されていますが、将来的な拡張のために 4Mbit の SRAM も実装可能となっています。本ボードに実装可能な SRAM は以下のものです。

1Mbit 品 : BS62LV1027SIP70 (BSI) 32Pin 互換品
 4Mbit 品 : HM62W8512AF (HITACHI) 32Pin 互換品

JP3 設定



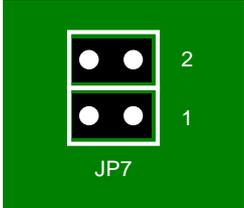
短絡 : 4Mbit
 未短絡 : 1Mbit (出荷時設定)

Fig 3.6-1 JP3 設定

3. 7 アナログ系電源の設定

SH7729R には A/D 変換器と D/A 変換器が内蔵されており、アナログ電源は通常のデジタル電源とは別の電源ピンが用意されています。本ボードではアナログ電源入力を簡易的にデジタル電源に接続することができます。

JP7 設定



JP7-1	AVCC	備考
短絡	VCC と接続	出荷時設定 (AVCC = VCC (3.3V))
未短絡	未接続 ※1	

JP7-2	AVSS	備考
短絡	GND と接続	出荷時設定 (AVSS = GND)
未短絡	未接続 ※2	

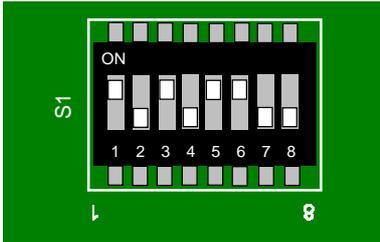
Fig 3.7-1 JP7 設定

！注意

- ※1. 未接続の場合には、拡張コネクタより必ず定格値内の電圧を加えてください。
- ※2. 未接続の場合には、拡張コネクタより GND に接続してください。

3. 8 モード端子の設定

SH7729R には、モード設定端子があり、クロックモード、CS0 のバス幅、バスのエンディアンなどを設定します。AP-SH3D-1A では、S1 の DIP-SW で設定します。



<出荷時設定>

クロックモード	: モード 2
CS0 バス幅	: 8bit
エンディアン	: ビッグエンディアン
動作モード	: 通常動作モード

Fig 3.8-1 S1 の設定

！注意

モード端子の設定は、必ず電源を切った状態で行ってください。

3. 8. 1 クロックモードの設定

SH7729R には 4 種類のクロックモードがあります。詳細は SH7729R のデータシートをご覧ください。

モード	S1(MD 端子)			クロック入出力		CKIO 周波数
	1(MD0)	2(MD1)	3(MD2)	供給源	出力	
モード 0	ON	ON	ON	EXTAL	CKIO	(EXTAL)
モード 1	OFF	ON	ON	EXTAL	CKIO	(EXTAL) × 4
モード 2	ON	OFF	ON	水晶	CKIO	(水晶) × 4
モード 7	OFF	OFF	OFF	CKIO	-	(CKIO)

Table 3.8-1 クロックモードの設定

3. 8. 2 CS0 バス幅設定

CS0 のバス幅を設定します。

S1		CS0 バス幅
4(MD3)	5(MD4)	
ON	ON	RSV
OFF	ON	8bit
ON	OFF	16bit
OFF	OFF	32bit

Table 3.8-2 CS0 バス幅設定

ブートメモリにフラッシュメモリを設定した場合には 16bit、EPROM を設定した場合には 8bit に設定してください。(3.2 ブートメモリの設定 を参照)

3. 8. 3 エンディアンの設定

バスのエンディアンを設定します。

S1	エンディアン
6(MD5)	
ON	ビッグエンディアン
OFF	リトルエンディアン

Table 3.8-3 エンディアンの設定

3. 8. 4 デバッグモードの設定

チップをデバッグモードで使用するか指定します。JTAG デバッガ等を使用する場合には必ず ON にしてください。
 なお、ON にした場合には兼用端子である PTG6 は GND に固定されますので注意してください。

S1 7(ASEMD6)	モード
ON	デバッグモード (ASE モード)
OFF	通常動作モード

Table 3.8-4 デバッグモードの設定

3. 9 メモリバックアップ

本ボード上の RAM は外部にバックアップ電源を接続することによりバックアップ可能です。BATT 端子 (CN1 1Pin) にバックアップ電源を接続してください。

なお、ニッカド電池等の 2 次電池を使用される場合には、別途充電回路が必要となります。

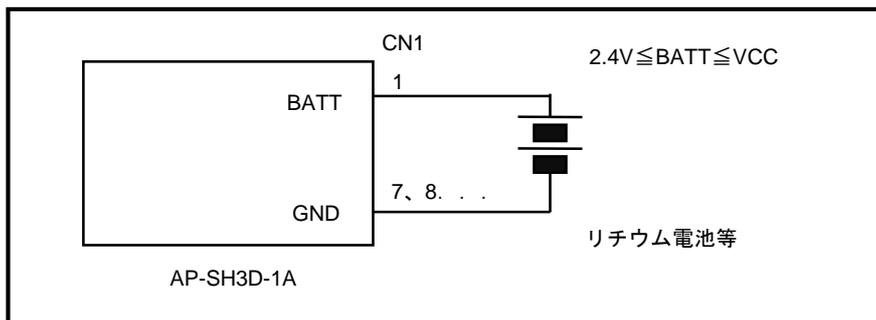


Fig 3.9-1 メモリバックアップ

3. 10 RTCバックアップ

SH7729R には内蔵 RTC 用電源ピンが設けられており、他の電源とは独立して電圧を印加することが可能です。したがって、外部にバックアップ電源回路を設けることにより内蔵 RTC のバックアップが可能です。本ボードでは、JP10 の設定により内蔵 RTC 用電源ピンへの供給電源元を切り替えます。

JP10 設定

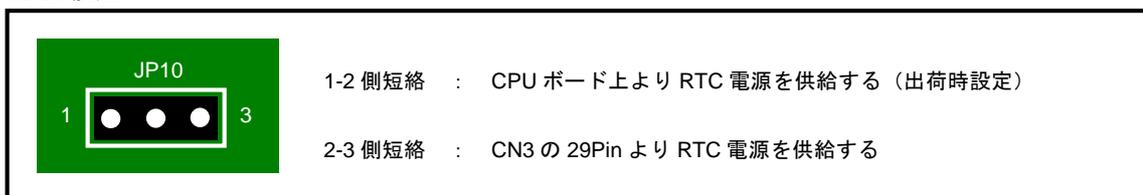


Fig 3.10-1 JP10 設定

RTC のバックアップをする場合には、2-3 側を短絡し、CN3-29Pin にバックアップ電源を接続します。バックアップ電源回路の設計方法については、SH7729R のデータシート等を参考にしてください。

3. 1 1 リセット

AP-SH3D-1A のリセットには次の 4 つの動作があります。

(1) 電源投入時及び、電圧低下時のリセット動作

5V 供給時に約 4.2V (VCC 電圧 約 2.9V) でシステムリセットされます。RESET は専用 IC (PST592IM (ミツミ製)) により、約 100ms 間の LOW パルスが出力されます。CPU はパワーオンリセット例外処理を開始します。

(2) リセット SW によるリセット動作

リセット SW を押すことにより強制的にシステムリセットされます。こちらも専用 IC により、約 100ms 間の LOW パルスが出力されます。CPU は、パワーオンリセット例外処理を開始します。

(3) 外部からの制御によるリセット (RESETP)

#RESETP 端子 (CN1 5Pin) へ外部回路を接続することにより、外部からのリセット動作が可能となります。

(パワーオンリセット) RESETP 信号はオープンコレクタ出力なのでワイアード OR 接続が可能です。この場合は、外部の RESET 回路により、安定時間分の RESET パルスを保持する必要があります。

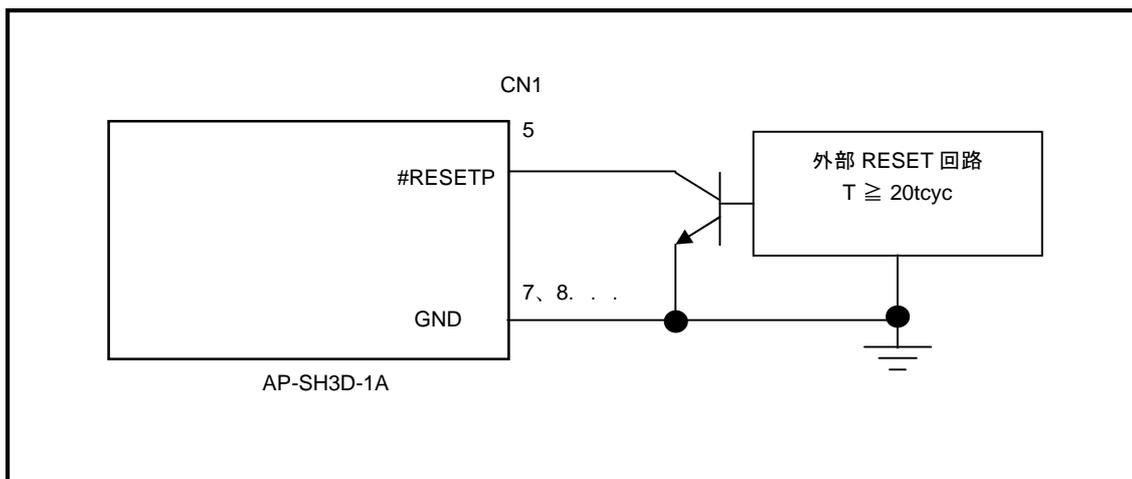


Fig 3.11-1 外部からの制御によるリセット

(4) 外部からの制御によるリセット (RESETM)

#RESETM 端子 (CN1 4Pin) へ外部回路を接続することにより、外部からのリセット動作が可能となります。(マニュアルリセット)

3. 1 2 モニタ LED の設定

本ボードには、簡易テスト用にモニタ LED（緑）が実装されています。ポートは PTJ7 を使用していますが、使用しない場合には切り離すことが可能です。

JP8 設定



Fig 3.12-1 JP8 設定

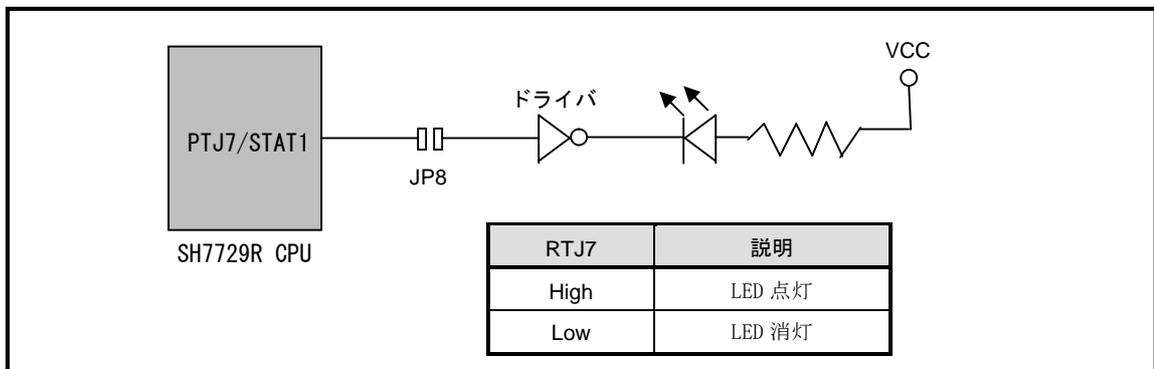


Fig 3.12-2 モニタ LED の接続

！ 注意

PTJ7 は STAT1 と兼用端子になっていますので、CPU が RESET 状態時には High になります。

3. 1 3 外部からの電源の供給

本ボードは電源コネクタより DC5V を供給して動作しますが、外部回路で 3.3V の電源が用意されている場合には、CN1、CN2、CN3 より、3.3V を直接供給して動作させることができます。

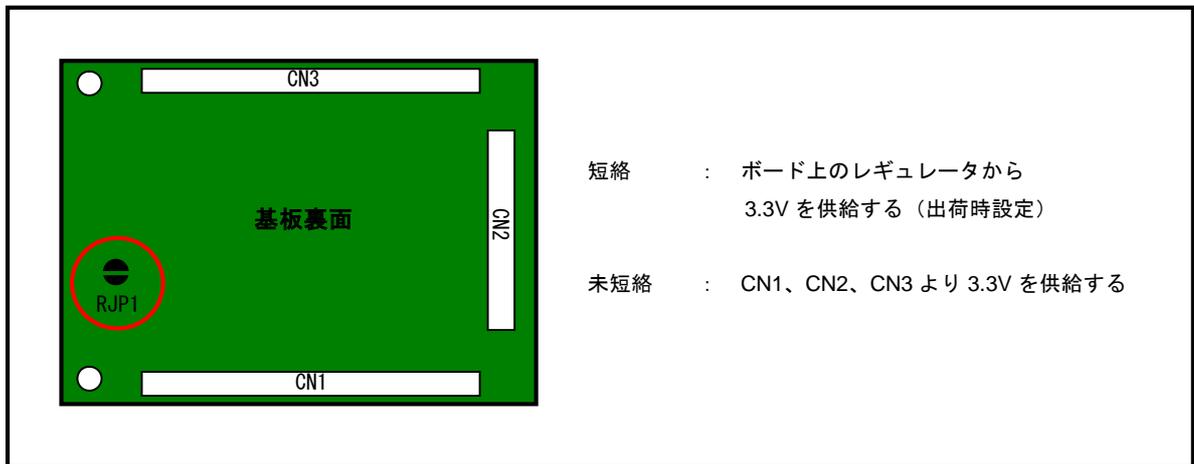


Fig 3.13-1 RJP1 設定

！注意

RJP1 を短絡した状態で、絶対に外部から 3.3V を印加しないでください

RJP1 を短絡しないことにより、ボード上の 3.3V レギュレータの出力と、3.3V 電源ラインは切り離され、CN1、CN2、CN3 より DC3.3V を供給することができます。なお、RJP1 はハンダジャンパとなっておりますので、短絡する際には十分な量でハンダ付けをしてください。回路の構成については、添付の回路図をご覧ください。

4. コネクタ

4. 1 コネクタの端子配列

AP-SH3D-1A は外部拡張に必要な信号を CN1, CN2, CN3 にすべて引き出してあります。以下に各コネクタの端子配列を示します。

CN1 拡張コネクタ

No.	信号名	No.	信号名
1	BATT	2	CKIO
3	CKE/PTK[5]	4	#RESETM
5	#RESETP	6	#WAIT
7	GND	8	GND
9	#CS6/#CE1B	10	#CS2/PTK[0]
11	RD/#WR	12	#WE1/DOMLU/#WE
13	#WE0/DQMLL	14	#RD
15	IRQ4/PTH[4]	16	IRQ3/#IRL3/PTH[3]
17	IRQ2/#IRL2/PTH[2]	18	IRQ1/#IRL1/PTH[1]
19	IRQ0/#IRL0/PTH[0]	20	NMI
21	GND	22	GND
23	A19	24	A18
25	A17	26	A16
27	A15	28	A14
29	A13	30	A12
31	A11	32	A10
33	A9	34	A8
35	A7	36	A6
37	A5	38	A4
39	A3	40	A2
41	A1	42	A0
43	GND	44	GND
45	D7	46	D6
47	D5	48	D4
49	D3	50	D2
51	D1	52	D0
53	VCC	54	VCC
55	D8	56	D9
57	D10	58	D11
59	D12	60	D13
61	D14	62	D15
63	+5V	64	+5V

信号名に#がついているものは負論理をあらわします。

CN2 拡張コネクタ

No.	信号名	No.	信号名
1	#BREQ	2	#BACK
3	#BS/PTK[4]	4	PTE[1]
5	#RAS3U/PTE[2]	6	PTE[3]
7	#CE2A/PTE[4]	8	#CE2B/PTE[5]
9	PTE[6]	10	#IRQOUT
11	CA	12	GND
13	PTJ[5]	14	PTJ[4]
15	#CASU/PTJ[3]	16	#CASL/PTJ[2]
17	PTJ[1]	18	#RAS3L/PTJ[0]
19	#CS5/#CE1A/PTK[3]	20	#CS4/PTK[2]
21	#CS3/PTK[1]	22	#CS0/#MCS[0]
23	STATUS1/PTJ[7]	24	STATUS0/PTJ[6]
25	#WE3/DQMUU/#ICIOWR/PTK[7]	26	#WE2/DQMUL/#ICIORD/PTK[6]
27	A20	28	A21
29	A22	30	A23
31	A24	32	A25
33	D16/PTA[0]	34	D17/PTA[1]
35	D18/PTA[2]	36	D19/PTA[3]
37	D20/PTA[4]	38	D21/PTA[5]
39	D22/PTA[6]	40	D23/PTA[7]
41	VCC	42	VCC
43	D24/PTB[0]	44	D25/PTB[1]
45	D26/PTB[2]	46	D27/PTB[3]
47	D28/PTB[4]	48	D29/PTB[5]
49	D30/PTB[6]	50	D31/PTB[7]

信号名に#がついているものは負論理をあらわします。

CN3 拡張コネクタ

No.	信号名	No.	信号名
1	AVCC	2	AN[7]/DA[0]/PTL[7]
3	AN[6]/DA[1]/PTL[6]	4	AN[5]/PTL[5]
5	AN[4]/PTL[4]	6	AN[3]/PTL[3]
7	AN[2]/PTL[2]	8	AN[1]/PTL[1]
9	AN[0]/PTL[0]	10	AVSS
11	GND	12	DRAK1/PTD[0]
13	DRAK0/PTD[1]	14	#RESETOUT/PTD[2]
15	#WAKEUP/PTD[3]	16	#DREQ0/PTD[4]
17	DACK0/PTD[5]	18	#DREQ1/PTD[6]
19	DACK1/PTD[7]	20	#MCS[0]/PTC[0]/PINT[0]
21	#MCS[1]/PTC[1]/PINT[1]	22	#MCS[2]/PTC[2]/PINT[2]
23	#MCS[3]/PTC[3]/PINT[3]	24	#MCS[4]/PTC[4]/PINT[4]
25	#MCS[5]/PTC[5]/PINT[5]	26	#MCS[6]/PTC[6]/PINT[6]
27	#MCS[7]/PTC[7]/PINT[7]	28	VCC
29	RTCBAT ※注	30	#CTS2/IRQ5/SCPT[7]
31	RXD2/SCPT[4]	32	RXD1/SCPT[2]
33	RXD0/SCPT[0]	34	#RTS2/SCPT[6]
35	SCK2/SCPT[5]	36	TXD2/SCPT[4]
37	SCK1/SCPT[3]	38	TXD1/SCPT[2]
39	SCK0/SCPT[1]	40	TXD0/SCPT[0]
41	GND	42	#IRLS0/PTF[0]/PINT[8]
43	#IRLS1/PTF[1]/PINT[9]	44	#IRLS2/PTF[2]/PINT[10]
45	#IRLS3/PTF[3]/PINT[11]	46	TCK/PTF[4]/PINT[12]
47	TDI/PTF[5]/PINT[13]	48	TMS/PTF[6]/PINT[14]
49	#TRST/PTF[7]/PINT[15]	50	AUDATA[0]/PTG[0]
51	AUDATA[1]/PTG[1]	52	AUDATA[2]/PTG[2]
53	AUDATA[3]/PTG[3]	54	CKIO2/PTG[4]
55	#ASEBRKAK/PTG[5]	56	#ASEMDO/PTG[6]
57	#IOIS16/PTG[7]	58	+5V
59	+5V	60	TCLK/PTH[7]
61	AUDCK/PTH[6]	62	#ADTRG/PTH[5]
63	#AUDSYNC/PTE[7]	64	TDO/PTE[0]

信号名に#がついているものは負論理をあらわします。

※注) CN3-29Pin は RTC のバックアップ電源入力端子になります。
詳細は、3.10 RTC バックアップを参照してください。

SH7729R の端子の多くは兼用端子となっています。詳しくは回路図と SH7729R データブックをご覧ください。

！ 注意

ユーザ回路を拡張される場合には、データバス、アドレスバス、コントロール信号にはバスバッファを追加し、配線長をできるだけ短くしてください。特に高速なバスクロックで使用される場合には、反射等により正常に動作しない場合がありますので、配線には十分留意してください。

CN4 シリアル通信 I/F コネクタ

No.	信号名
1	RXD2
2	TXD2
3	RTS2
4	CTS2
5	VCC (3.3V)
6	GND

CN5 電源コネクタ

No.	信号名
1	+5V
2	+5V
3	GND
4	GND

CN6 H-UDI コネクタ

No.	信号名
1	TCK
2	#TRST
3	TDO
4	#ASEBRKAK
5	TMS
6	TDI
7	#RESETP
8	GND
9	GND
10	GND
11	-
12	GND
13	GND
14	GND

信号名に#がついているものは負論理をあらわします。

4. 2 推奨コネクタ

CN1、CN2、CN3 用のコネクタは CPU ボードオプション品（拡張コネクタセット）として取り扱いしておりますのでお問い合わせください。

CN1、3	：	推奨コネクタ	：	XG4H-6431	（オムロン）
		適合レセプタクル	：	XG4C-6431	（オムロン）
CN2	：	推奨コネクタ	：	XG4H-5031	（オムロン）
		適合レセプタクル	：	XG4C-5031	（オムロン）
CN4	：	使用コネクタ	：	B6P-SHF-1AA	（日圧）
		適合レセプタクル	：	H6P-SHF-AA	（日圧）
CN5	：	使用コネクタ	：	B4P-SHF-1AA	（日圧）
		適合レセプタクル	：	H4P-SHF-AA	（日圧）
CN6	：	使用コネクタ	：	7614-6002	（住友 3M）
		適合レセプタクル	：	XG4M-1430-T	（オムロン）

4. 3 外部回路との拡張方法

外部に回路を拡張する場合には、スタッキング接続が最も一般的な方法です。

リボンケーブル等で接続する方法もありますが、長さに比例して信号が劣化しますので注意してください。

本ボードの拡張コネクタは全て 2.54mm ピッチで配置されているので、拡張の基板には市販のユニバーサル基板が使用できます。

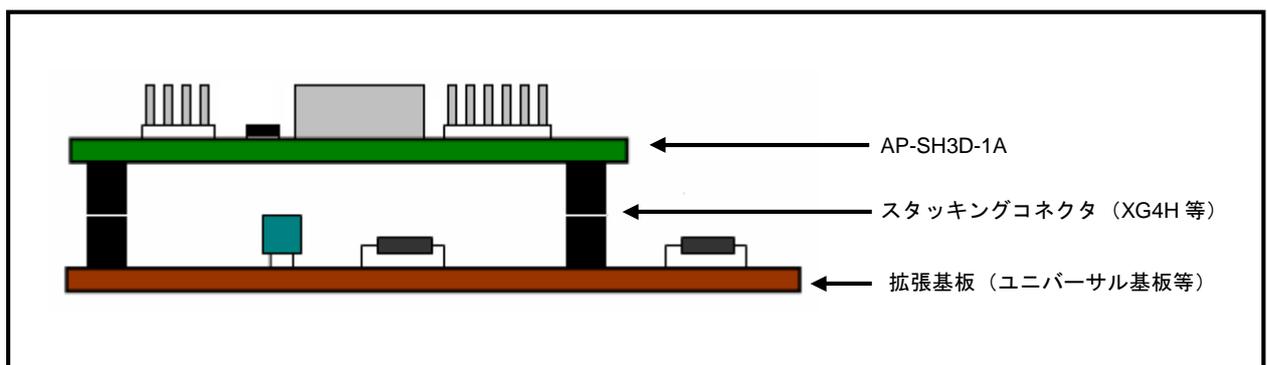


Fig 4.3-1 外部回路との拡張方法

5. 技術資料

5. 1 メモリの設定

5. 1. 1 SDRAM の設定

本ボードに搭載されている SDRAM は、2M×16bit×4Bank 品です。

DRAM コントローラの設定例を以下に示します。添付のサンプルプログラムと合わせてご覧ください。

バスクロック	:	16Mhz×4=64MHz
エリア 3 メモリタイプ	:	SDRAM
エリア 3 バス幅	:	32bit
サイクル間アイドル指定	:	1
メモリデータサイズ	:	32bit

個別メモリコントロールレジスタ (MCR) =0x572C

RAS プリチャージ期間	:	2 サイクル
RAS-CAS 遅延	:	2 サイクル
書き込みプリチャージ遅延	:	2 サイクル
リフレッシュ RAS アサート期間	:	5 サイクル
SDRAM バンクアクティブ	:	オートプリチャージ
アドレスマルチプレクス	:	2M×16×4Bank bit 品
リフレッシュ	:	行う
リフレッシュモード	:	オートリフレッシュ

シンクロナス DRAM モードレジスタ (SDMR) =0xFFFFE880 (~A0)

RAS-CAS レイテンシ	:	2
バースト長	:	1
ラップタイプ	:	シーケンシャル

リフレッシュ RTCSR (RTCSR) =0xA508

リフレッシュタイムコンスタントレジスタ (RTCOR) =0xA5F8

SH3のSDRAMインターフェースについては、ルネサステクノロジ発行アプリケーションノート「SH-3 , SH3-DSP SDRAM インターフェース編 (SH7709S/SH7729R/SH7706/SH7727編)」を参考にしてください。

5. 1. 2 ウェイト設定

本ボード上のメモリアクセスのウェイト数の設定例（参考）を以下に示します。

メモリ種別		バスクロック周波数 (CKI0)	チップセレクト
		×4 (64MHz)	
FlashROM	S29AL032D70TFI04	6WAIT	CS0(5)
SRAM	BS62LV1027SIP70	6WAIT	CS4
DRAM	K4S281632C-TC75	前述 5. 1. 1 参照	CS3
EPROM	-	-	CS5(0)

Table 5.1-1 メモリウェイト設定

5. 2 FlashROM の書き込み方法

5. 2. 1 デバッガを使用した書き込み方法

弊社製 JTAG デバッガ XrossFinder 等の FlashROM 書き込み機能を有するデバッガを使用することで、FlashROM への書き込みを行うことができます。書き込み方法の詳細につきましては、各デバッガのマニュアルを参照してください。

(XrossFinder については、「6.3 デバッグツール」を参照してください。)

5. 2. 2 ダウンローダを使用した書き込み方法

本ボード付属のダウンローダを使用する事で、FlashROM へのオンボード書き込みを行うことができます。ダウンローダの詳細については、「AN143 AP-SH3D-1A 付属ダウンローダの使い方」を参照してください。

5. 2. 3 FlashWriterEX を使用した書き込み方法

「FlashWriterEX」は、マルチダウンロードアダプタ「HJ-LINK」もしくは USB-JTAG アダプタ「XrossFinder」と併用することにより、H-UDI 経由で FlashROM への書き込みを行うことができます。各アダプタと CPU ボードの接続図を以下に示します。

FlashWriterEX の環境設定の詳細は、「AN129 サンプルプログラム解説」を参照してください。

*** 「FlashWriterEX」と「HJ-LINK」「XrossFinder」は本製品には含まれておりません。**

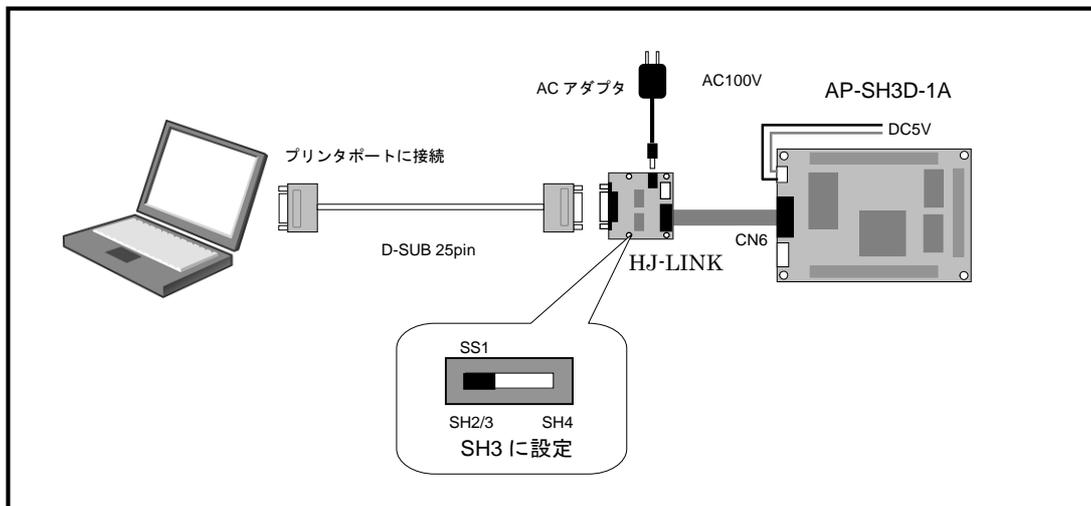


Fig5.2-1 HJ-LINK を使用した接続

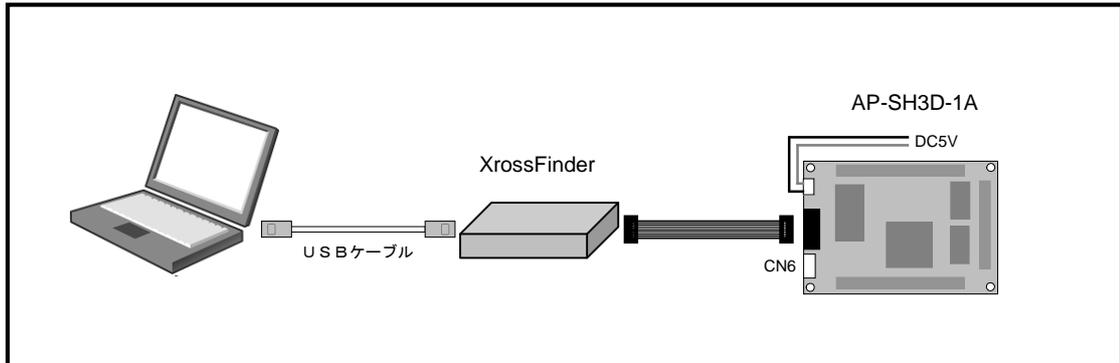


Fig5.2-2 XrossFinder を使用した接続

5. 3 5V 回路インターフェース

SH7729R の端子は全て 3.3V インターフェースです。(5V 入力は許容されません) 5VCMOS レベル等の回路と接続する場合には、HCT や VHC 等の中継してインターフェースをとってください。

3.3V 回路→5.0V 回路

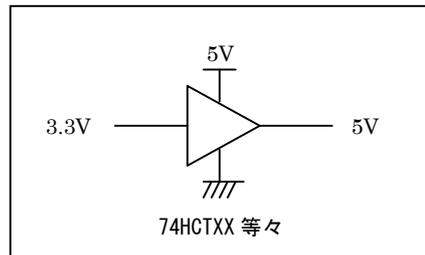


Fig 5.3-1 3.3V→5.0V 回路インターフェース

5.0V 回路→3.3V 回路

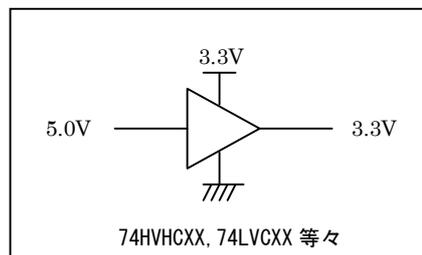


Fig 5.3-2 5.0V→3.3V 回路インターフェース

5. 4 SH7729R と SH7729 の相違点

以下に SH7729R と SH7729 の主な相違点を列挙します。AP-SH3D-0A から置き換えをする場合に、参考にしてください。下記以外にも細かい相違点がありますので、さらに詳しい情報が必要な場合は、ルネサステクノロジへ直接お問い合わせください。

5. 4. 1 ピン機能

CPU の Pin 番号	SH7729/133MHz(AP-SH3D-0A)	SH7729R/200MHz(AP-SH3D-1A)
107	#RAS2L/PTJ[1]	PTJ[1]
108	#CASL/#CASL/PTJ[2]	#CASL/PTJ[2]
110	#CASLH/#CASU/PTJ[3]	#CASU/PTJ[3]
112	#CASHL/PTJ[4]	PTJ[4]
113	#CASHH/PTJ[5]	PTJ[5]
116	CAS2L/PTE[6]	PTE[6]
117	CAS2H/PTE[3]	PTE[3]
119	#RAS2U/PTE[1]	PTE[1]
129	PTG[4]	PTG[4]/CKI02

信号名に#がついているものは負論理をあらわします。

Table 5.4-1 ピン機能の相違点

5. 4. 2 動作機能

項目	SH7729/133MHz(AP-SH3D-0A)	SH7729R/200MHz(AP-SH3D-1A)
動作 CLK	133MHz (128MHz)	200MHz (192MHz)
CLK 設定最大値	MODE2 XTAL 16MHz FRQCR=H'0102 (8:4:2) 128:64:32 MHz	MODE2 XTAL 16MHz FRQCR=H'A101 (12:4:2) 192:64:32 MHz
CLK モード	MODE0, 1, 2, 3, 4, 7	MODE0, 1, 2, 7 MODE3, 4 は削除
サポートメモリ	SRAM, BROM, DRAM, EDO, SDRAM, PCMCIA	SRAM, BROM, SDRAM, PCMCIA DRAM, EDO はサポートしない
BSC レジスタ	→	DCR, BCR3 レジスタ削除

Table 5.4-2 動作機能の相違点

5. 4. 3 DC 特性

項目	SH7729/133MHz(AP-SH3D-0A)	SH7729R/200MHz(AP-SH3D-1A)
CPU コア電圧	1.9V±0.15	2.0V +0.15 -0.1
消費電流	ICC (1.9V)=210mA (Typ) /350mA (Max)	ICC (2.0V)=510mA (Typ) /820mA (Max)

Table 5.4-3 DC 特性の相違点

5. 5 SDRAM 使用時の注意事項

SH7729R では、クロック比が $I\phi = B\phi$ のときには、SDRAM へのアクセスを行なってはならないという制約があります。したがって、SDRAM へアクセスを行なう前に、必ず、CPG（クロックパルスジェネレータ）の設定を行ないクロック比を変更してください。

6. 関連製品のご案内

6. 1 通信アダプタ

通信コネクタ (CN5) に通信アダプタを接続することで、さまざまな通信に対応することができます。

製品名	製品機能	備考
PC-RS-04	TTL⇔RS232 コンバータ	3.3V/5V 対応
PC-USB-02A	シリアル⇔USB コンバータ	3.3V/5V 対応
PC-LAN-01	シリアル⇔LAN コンバータ	3.3V/5V 対応



※2008年12月現在の状況となっており、予告なしに変更される場合があります。

6. 2 インテリジェント SD カードリーダーライタ

PC-SDRW-01 は、アルファボードシリーズのシリアル I/F に接続するインテリジェント SD カードリーダーライタです。本製品を使用することにより、CPU ボードへ簡単にストレージ機能を付加することが可能です。

製品名	製品機能	備考
PC-SDRW-01	SD カードリーダーライタ	3.3V/5V 対応

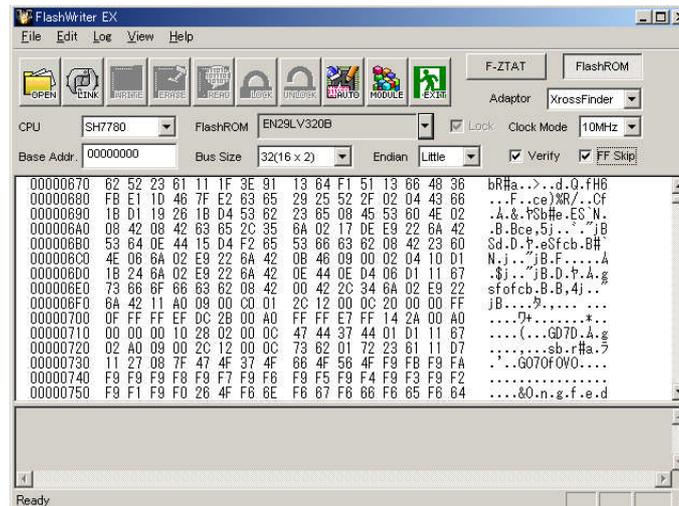


※2008年12月現在の状況となっており、予告なしに変更される場合があります。

6. 3 Flash 書き込みツール

FlashWriterEX は、SH-2/3/4 用の Flash 書き込みソフトで 800 種類以上の FlashROM と FlashROM 内蔵型のマイコンに対応しています。ユーザシステムのバージョンアップソフトの配布に便利なライティングモジュール作成機能等も備えており開発から量産用途まで、幅広くご利用いただけます。

*1 H-UDI インターフェースとして、「XrossFinder」または「HJ-LINK」が必要です。



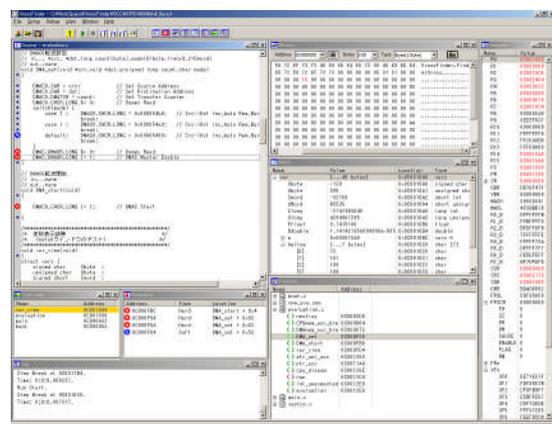
6. 4 デバッグツール

JTAG デバッガ「XrossFinder」は、ルネサス SuperH マイコン SH-2/3/4 に対応した JTAG (H-UDI) デバッガです。

小型で USB バスパワーに対応しているので省スペースで快適なデバッグ環境を実現しています。

GNU C/C++、ルネサス製 C/C++ クロスコンパイラに対応しています。

低価格なので、初めて導入される方や大量に導入を検討されているお客様にも最適です。



7. その他

製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等をE-mailでご案内させていただきますので、是非ご利用ください。

弊社ホームページアドレス <http://www.apnet.co.jp>

●ハードウェアのサポート

万が一、製作上の不具合や回路の機能的な問題を発見された場合には、お手数ですが弊社サポートまでご連絡ください。以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

- 本製品の回路動作及びCPUおよび周辺デバイスの使用方法に関するご質問
- ユーザ回路の設計方法やその動作についてのご質問
- 関連ツールの操作指導
- その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。

サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

●バージョンアップ

本製品に付属するソフトウェアは、不定期で更新されます。それらは全て弊社ホームページよりダウンロードできます。FDやCD-ROMなどの物理媒体での提供をご希望される場合には、実費にて承りますので弊社営業までご連絡ください。

●修理の依頼

修理をご依頼いただく場合には、お名前、製品名、シリアル番号、詳しい故障状況を弊社製品サポートへご連絡ください。弊社にて故障状況を確認のうえ、修理の可否、修理費用等をご連絡いたします。ただし、過電圧印加や高熱等により製品全体がダメージを受けていると判断される場合には、修理をお断りする場合もございますのでご了承ください。なお、弊社までの送料はお客様ご負担となります。

●製品サポートの方法

製品サポートについては、FAXもしくはE-MAILでのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点を詳細に記載してください。

エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

■TEL	053-401-0033 (代表)
■E-MAIL	sales@apnet.co.jp

改定履歴

版数	日付	改定内容
1 版	2002/06/06	新規作成
2 版	2002/06/21	デバイス資料の一覧表を一部訂正 比較表の DC 特性を一部訂正
3 版	2002/12/04	SDRAM 使用時の注意事項を追加
4 版	2003/08/29	PC-RS-03 を PC-RS-04 に変更 (全体) FlashWriterEX での書き込み方法を追加
5 版	2007/09/21	全体の書式を変更 ダウンローダの使用法の記載を削除
6 版	2008/12/18	関連製品のご案内を更新 (6 章)

参考文献

「SH7729R グループハードウェアマニュアル」 株式会社ルネサステクノロジ
その他 各社データシート

本文書について

- ・本文書の著作権は（株）アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書の内容については、万全を期して作成いたしました。万が一不審な点、誤りなどお気づきの点がありましたら弊社までご連絡下さい。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万が一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

商標について

- ・ SH-4 および SH7729R は、株式会社ルネサステクノロジの登録商標、商標または商品名称です。
- ・ Windows®の正式名称は Microsoft®Windows®Operating System です。
- ・ Microsoft、Windows、Windows NT は、米国 Microsoft Corporation.の米国およびその他の国における商標または登録商標です。
- ・ Windows®Vista、Windows®XP、Windows®2000 Professional、Windows®Millennium Edition、Windows®98 は、米国 Microsoft Corporation.の商品名称です。本文書では下記のように省略して記載している場合がございます。ご了承下さい。
Windows®Vista は Windows Vista もしくは WinVista
Windows®XP は Windows XP もしくは WinXP
Windows®2000 Professional は Windows 2000 もしくは Win2000
Windows®Millennium Edition は Windows Me もしくは WinMe
Windows®98 は Windows 98 もしくは Win98
- ・ その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト
〒431-3114
静岡県浜松市東区積志町 834
<http://www.apnet.co.jp>
E-MAIL : sales@apnet.co.jp