

高速32ビットRISC CPUボード

アルファボードシリーズ

A P - S H 2 F - 3 A

ハードウェア・マニュアル

3版 2009/05/21

ALPHA PROJECT Co., LTD

AP-SH2F-3A ハードウェア・マニュアル

この度は、アルファボードシリーズ「AP-SH2F-3A」をお買いあげ頂きまして誠に有り難うございます。
本製品は、CPUコアにSH2-DSPを採用したシングルチップマイコンSH7065Fを搭載した汎用CPUボード
です。本ボードをお役立て頂くために、本マニュアルを十分お読み下さいますようお願いいたします。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

・ AP-SH2F-3A ボード	× 1 枚
・ 電源用ハーネス (4PIN)	× 1 本
・ マニュアル/プログラムCD	× 1 枚

- ★本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。
- ★本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えてご返却ください。（弊社より直接お買い上げのお客様については、出荷時に全て登録済みとなっております。）
- ★保証内容、免責等につきましては、添付の保証書をご覧ください。

目次

1. 製品概要	1
1. 1 概要	1
1. 2 機能及び特徴	1
1. 3 仕様	2
2. 機能説明	3
2. 1 設定	3
2. 2 メモリバックアップ	8
2. 3 リセット	8
2. 4 端子配列	9
2. 5 外部回路の拡張方法	10
3. 技術資料	11
3. 1 アドレスマップ	11
3. 2 ウェイト設定	12
3. 3 5V回路インターフェース	12
3. 4 EPROM	13
3. 5 内蔵フラッシュROMの書き込み方法	14
3. 6 外形寸法図	17
3. 7 回路構成	17
4. 製品サポートと使用上の注意	18
4. 1 弊社ホームページのご案内	18
4. 2 製品サポート窓口	18
4. 3 製品のサポート範囲	18
4. 4 使用上の注意	19

1. 製品概要

1.1 概要

本製品は、CPUコアにSH2-DSPを採用したシングルチップマイコン「SH7065F」を搭載した汎用CPUボードです。本ボードは外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特徴

1) SH2-DSP SH7065F (日立製) を搭載

SH7065Fは、SH2-DSPコアを採用した32bitフラッシュROM内蔵マイコンです。SH2-DSPは、SH2の乗算器と積和演算器を強化したDSP演算器を備えたコアで、従来のSH2命令のほかに専用DSP命令を高速に実行します。さらに動作周波数は従来のSH2シリーズの約2倍となる60MHzで、アクセス効率の良い内蔵フラッシュメモリとの組み合わせによりSH2シリーズ中でも最高性能を実現しています。また、タイマ、SCI、A/D、D/A等の豊富な周辺機能を内蔵していますので、ワンチップで高性能/高機能なシステムを構成できます。

2) 内蔵フラッシュROM256Kbyte、高速SRAM 1Mbyte搭載

SH7065Fは256KbyteのフラッシュROMを内蔵しており、約100回の書き換えが可能です。内蔵フラッシュROMは内部64bit接続で2サイクルアクセスなので、実質的に32ビット幅1サイクルのアクセス性能となります。外部RAMにはノーウェイト動作可能な高速SRAMを、32bitバス幅接続で1Mbyte搭載しておりますので、SH7065Fの性能を最大限引き出すが可能です。また、EPROM (512Kbyte、40pin) ソケットも搭載しておりますので、各メーカーのROMエミュレータ等が利用できる他、内蔵フラッシュROMに納まらない固定データの格納にも使用できます。

3) RS232Cドライバを搭載

RS232ドライバ及びDサブコネクタを搭載していますので、基板単体で通信テスト等が簡単に行えます。

4) 拡張バス

CPUのほとんどの信号線を、直結で各コネクタに引き出してありますので、外部回路の拡張が容易です。

5) 小型基板

基板寸法が100×80mmと小さいので機器内への組み込みが容易です。

1.3 仕様

AP-SH2F-3A仕様

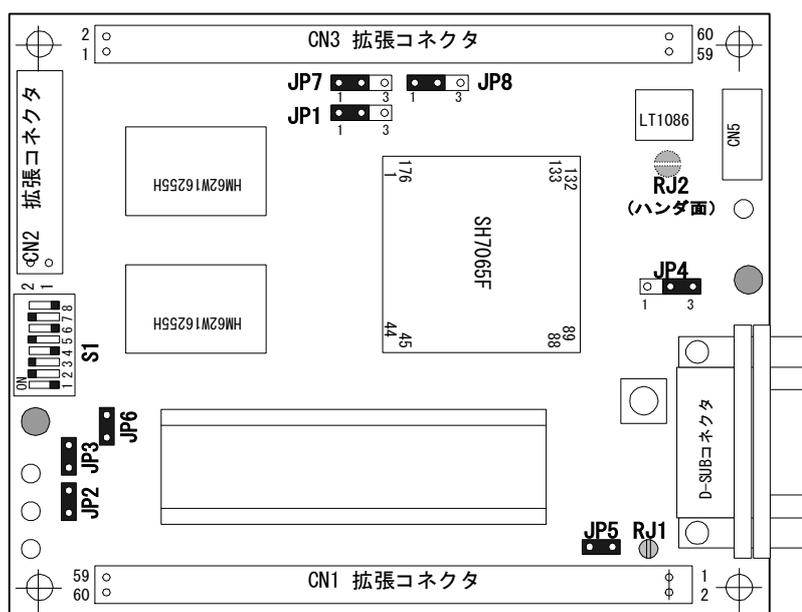
CPU	SH7065AF60 (日立製)
動作周波数	CPUコア : 60MHz max (15MHz水晶振動子) バス : 30MHz 周辺モジュール : 30/20MHz
内蔵メモリ	内蔵フラッシュROM 256Kbyte X-RAM 4Kbyte Y-RAM 4Kbyte
外部メモリ	高速SRAM(15ns品) 1Mbyte/32bit EPROM (未実装) 512Kbyte/16bit
メモリバックアップ	外部に2次電池等を接続することによりSRAMのバックアップ可能
バスコントローラ	チップセレクト出力 6本 (CS0~CS5) ・CS0にEPROM、CS2にSRAM接続済み (切り離し可能) DRAMコントローラ内蔵 (DRAM直結可能 CS4、5) ビッグエンディアン/リトルエンディアン設定可能 (CS空間毎) 8/16/32ビットバス幅設定可能 (CS空間毎)
シリアルI/F	非同期/同期I/F 3チャンネル ・16byteFIFO内蔵 ・IrDAサポート ・CH2はRS232ドライバに接続済み (切り離し可能)
パラレルI/F	入出力110本 ・3.3V/5V入出力ポート (16本) 入力専用8本 (兼用端子含む)
タイマ/カウンタ	タイマパルスユニット (16bit) 6チャンネル モータマネジメントタイマ (16bit) 1チャンネル コンペアマッチタイマ (16bit) 2チャンネル ウォッチドッグタイマ 1チャンネル
割り込み	割り込みコントローラ内蔵 外部 9本 (NMI、IRQ0~7 レベル割りこみ可能)
DMA	DMAコントローラ内蔵 4チャンネル
A/D変換器	10bit×4チャンネル×2基 サンプリング時間 min6.7us
D/A変換器	8bit×2チャンネル 変換時間 min10us
リセット	専用リセットICを使用 リセットSWを搭載
RS232C	RS232ドライバ (MAX3232E相当) を搭載 最大230Kbps
外部接続	60PINコネクタ×2 (2.54mmピッチ) 未添付 20PINコネクタ×1 (2.54mmピッチ) 未添付
モニタLED	緑色LEDをPC25に接続
電源電圧	供給電圧 3.3V/5V (切り替え可能) ・CPUコア(VCC) 3.3V ・周辺モジュール (PVCC) 3.3V/5V (JPにて設定)
消費電力	MAX 350mA
使用環境条件	0~50℃ 20~80%RH 結露なし
寸法	100×80 (mm)

2. 機能説明

2.1 設定

本ボードは、使用用途に応じてさまざまな設定の変更がおこなえます。お客様の用途に合わせて最適な設定にしてください。なお、設定を変更する際には必ず電源を落としてからおこなってください。

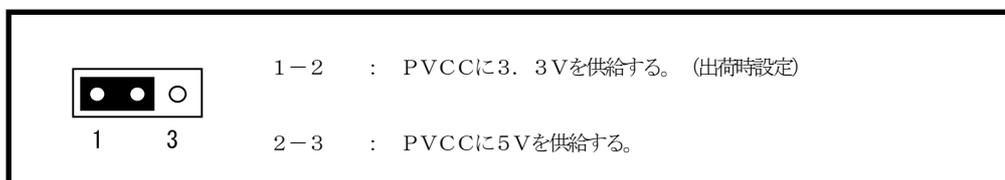
図2-1 基板JP配置図



1) PVCC電源の選択

SH7065Fの内蔵周辺モジュールには2種類の電源（VCCとPVCC）があり、PVCCには3.3Vか5Vの電源を供給可能です。本ボードではJP1の設定により供給電源を選択します。

JP1設定



注意

PVCCに5Vを供給する場合には、必ずボードの供給電源は5Vとしてください。
 PVCCで設定される端子はPE12～PE23、PB6、7、PG29～31です。
 それ以外の端子は全て3.3Vインターフェースとなります。

2) EPROMの使用の選択

本ボードにはEPROM用にソケットが搭載されており、256K×16bit/40pinのEPROMを実装可能です。搭載可能なEPROMについては3.4 EPROMをご覧ください。

EPROMのチップセレクトにはCS0が接続されていますが、CS0やCS0空間を他の目的で使用する場合には切り離すことが可能です。

JP2設定



短絡 : EPROM (CS0) を使用する (出荷時設定)

未短絡 : EPROM (CS0) を使用しない

3) SRAMの使用の選択

本ボードには256K×16bit×2個の高速SRAMが実装されています。

SRAMのチップセレクトにはCS2が接続されていますが、CS2やCS2空間を他の目的で使用する場合には切り離すことが可能です。

JP3設定



短絡 : SRAM (CS2) を使用する (出荷時設定)

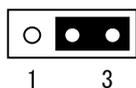
未短絡 : SRAM (CS2) を使用しない

4) EPROM電源の選択

本ボードのEPROMソケットには5Vもしくは3.3VのEPROMを搭載可能です。

搭載するEPROMに合わせて電源を選択します。

JP4設定



1-2 : EPROMに3.3Vを供給する。

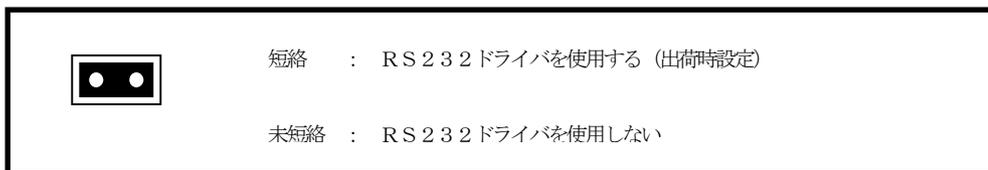
2-3 : EPROMに5Vを供給する。 (出荷時設定)

注意 EPROMに5Vを供給する場合には、必ずボードの供給電源は5Vとしてください。

5) RS232 I/Fの使用の選択

本ボードにはRS232ドライバとD-SUBコネクタが搭載されており、RS232 I/Fが直結可能となっています。RS232ドライバにはSCI2 (TxD2、RxD2) が接続されていますが、他の目的で使用する場合には切り離すことが可能です。

JP5設定

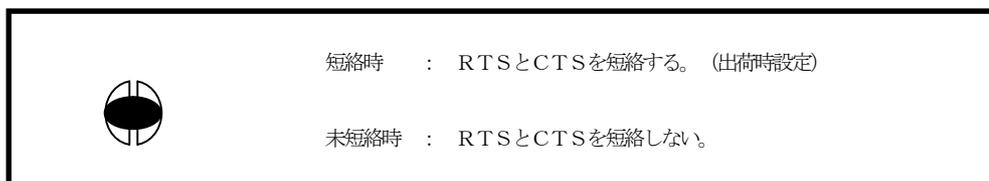


注意 内蔵フラッシュROMへのブート書き込みには、SCI2を使用する必要があります。

6) RS232 I/FのRTSとCTSの短絡

SH7065FのSCIにはフロー制御用のRTS/CTS端子はありません。しかし、接続する相手機器にはRTSとCTSを必要とするものがあります。それらの機器と通信をおこなうために、相手機器のRTSとCTSをボード内で短絡することができます。

RJ1設定



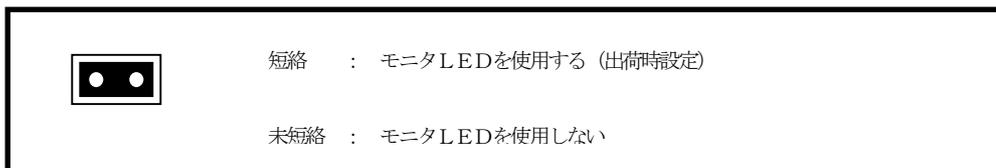
注意 本JPは半田ランドタイプになっています。短絡する場合にはランド間を半田で接続してください。

本処理は簡易的なものでフロー制御を実現するものではありません。したがって、接続する機器によってデータオーバーフロー等が発生する場合があります。

7) モニタLEDの使用の選択

本ボードには、簡易テスト用にモニタLED (緑) が実装されています。ポートはPC25を使用していますが、使用しない場合には切り離すことが可能です。

JP6設定



注意 PC25は、内蔵ROM無効モード時には汎用ポートとして機能しません。

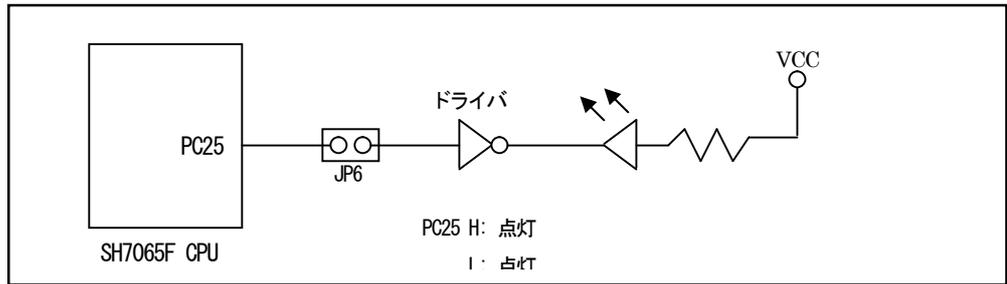
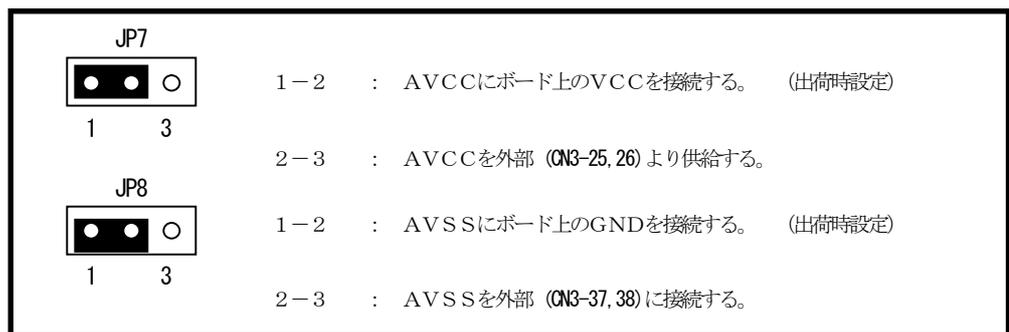


図2-2 モニタLEDの接続

8) A/D, D/A電源の選択

SH7065FにはA/D変換器とD/A変換器が内蔵されており、アナログ電源は通常のデジタル電源とは別の電源ピン (AVCC、AVSS) が用意されています。本ボードでは、ボード上の電源と接続するか、外部より供給するか選択できます。

JP7, JP8設定

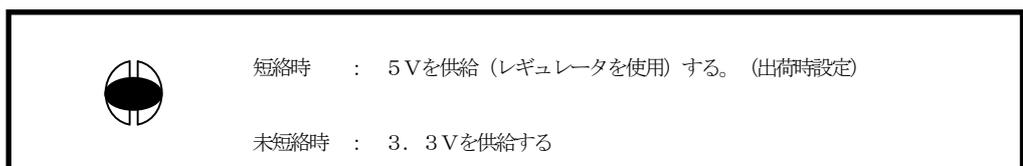


注意 外部よりAVCCを供給する場合には定格内 (typ 3.3V) で供給してください。
AVCC、AVSSはオープンにしないでください。

9) ボード供給電源の選択

本ボードでは、5Vからボード上のレギュレータで3.3Vを生成していますが、外部から直接3.3Vの電源を供給することも可能です。5Vを供給する場合にはCN5から、3.3VはCN1もしくはCN3から供給します。

RJ2設定



注意 各電源は必ず所定のコネクタより供給してください。
3.3Vを直接供給する場合には、EPROM電源とPVCC電源は3.3Vに設定してください。

10) 動作モードの設定

S1 出荷時設定

CPUモード：モード1

CLKモード：モード5

* S1-8は未使用です。

①CPU動作モードの選択

SH7065Fにはさまざまな動作モードがあります。本ボードでは以下のモード設定が可能です。

MODE	S1設定				モード名	内蔵ROM	CS0バス幅
	1	2	3	7			
0	ON	ON	ON	ON	シングルチップモード	有効	—
1	OFF	ON	ON	ON	MCUモード1	有効	8/16/32
2	ON	OFF	ON	ON	MCUモード2	無効	32
3	OFF	OFF	ON	ON	MCUモード3	無効	16
4	ON	ON	OFF	ON	MCUモード4	無効	8
F0	ON	ON	ON	OFF	ユーザプログラムモード (シングルチップ)	有効	—
F1	OFF	ON	ON	OFF	ユーザプログラムモード	有効	8/16/32
F2	ON	OFF	ON	OFF	ブートモード (シングルチップ)	有効	—
F3	OFF	OFF	ON	OFF	ブートモード	有効	8/16/32
上記以外					設定しないでください。		

注意 動作モードを変更する際には、各ジャンパ設定と周辺インターフェースの接続をよく確認のうえおこなってください。

②クロックモードの選択

SH7065Fはクロック通信用PLL回路を内蔵しており、以下のクロックモードが設定可能です。

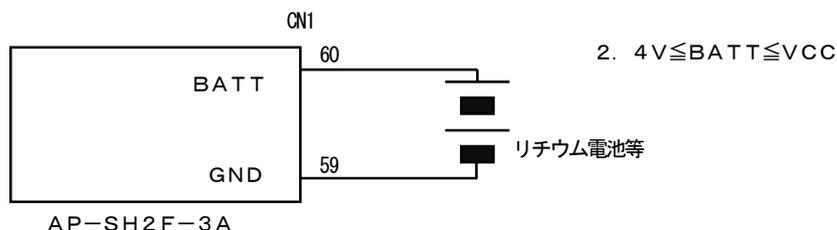
MODE	S1設定			クロック入出力		CK10端子	CK端子	クロック初期値比(×15MHz)				
	4	5	6	供給源	出力			CKM	CKP	CKE	CK10	CK
0	ON	ON	ON	EXTAL もしくは 水晶振動子	CK10, CK	出力	出力	×1	×1	×1	×2	×1
1	OFF	ON	ON					×4	×2	×2	×2	×2
2	ON	OFF	ON					×1	×1	×1	×4	×1
3	OFF	OFF	ON					×4	×2	×4	×4	×2
4	ON	ON	OFF			Hi-Z	出力	×1	×1	×1	×4	×1
5	OFF	ON	OFF					×4	×2	×2	×4	×2
6	ON	OFF	OFF	CK10	CK			×2	×1	×1	×1	×1
7	OFF	OFF	OFF			×1	×1	×1	×1	×1		

CKM=マスタクロック、CKP=周辺クロック、CKE=バスクロック

注意 本ボード標準搭載の振動子(15MHz)を使用する場合には、MODE 3, 6, 7は設定できません。

2.2 メモリバックアップ

本ボード上のRAMは外部にバックアップ電源を接続することによりバックアップ可能です。
BATT端子 (CN1 60P) にバックアップ電源を接続してください。
なお、リチウムイオン電池等の2次電池を使用される場合には、別途充電回路が必要となります。



注意 本ボードで採用している高速SRAMは、バックアップ電流に $t_{yp} 40 \mu A / \max 600 \mu A$ が必要で、一般的な低速SRAMに比べ、数倍～数十倍の電力を消費します。
したがって、バックアップ期間が長い用途には不向きですので、短期的なバックアップで且つ2次電池を使用されることをお勧めします。

2.3 リセット

本ボードのリセット動作は以下の3つがあります。

1) 電源投入時及び電圧降下時のリセット動作

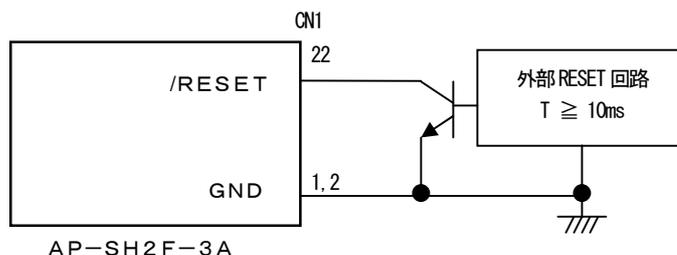
5V供給時に約4.2V (VCC電圧 約2.9V) でシステムリセットされます。
RESETは専用IC (PST592IM (ミツミ製)) により、100ms 間のLOWパルスが出力されます。
CPUはパワーオンリセット例外処理を開始します。

2) リセットSWによるリセット動作

リセットSWを押すことにより強制的にシステムリセットされます。こちらも専用ICにより、100ms 間のLOWパルスが出力されます。CPUは、パワーオンリセット例外処理を開始します。

3) 外部からの制御によるリセット

/RESET端子 (CN1 22P) へ外部回路を接続することにより、外部からのリセット動作が可能となります。
(パワーオンリセット) RESET信号はオープンコレクタ出力なのでワイアードOR接続が可能です。
この場合は、外部のRESET回路により、安定時間分のRESETパルスを保持する必要があります。



2. 4 端子配列

本ボードは外部拡張に必要な信号をCN1、CN2、CN3にすべて引き出してあります。
以下に各コネクタの端子配列を示します。

CN1 端子配列

1	GND	GND	2
3	D0/PD0	D1/PD1	4
5	D2/PD2	D3/PD3	6
7	D4/PD4	D5/PD5	8
9	D6/PD6	D7/PD7	10
11	VCC (3.3V)	VCC (3.3V)	12
13	D8/PD8/T10C1A	D9/PD9/T10C1B	14
15	D10/PD10/T10C2A	D11/PD11/T10C2B	16
17	D12/PD12/T10C4A	D13/PD13/T10C4B	18
19	D14/PD14/T10C5A	D15/PD15/T10C5B	20
21	NMI	_RESET	22
23	A15/PC15/T10C3D	A14/PC14/T10C3C	24
25	A13/PC13	A12/PC12	26
27	A11/PC11	A10/PC10	28
29	A9/PC9	A8/PC8	30
31	A7/PC7	A6/PC6	32
33	A5/PC5	A4/PC4	34
35	A3/PC3	A2/PC2	36
37	A1/PC1	A0/PC0	38
39	_CS5/PA25	_CS4/PA24	40
41	_CS3/PA23	_CS2/PA22	42
43	_CS1/PA21	_CS0/PA20	44
45	_RD/PA18	_WR/PA17	46
47	_WRLH/PA14/LHBS	_WRL/PA13/LLBS	48
49	_WAIT/PA12	_HSTBY	50
51	A16/PC16/T10C3A	A17/PC17/T10C3B	52
53	A18/PC18/T10C4A	A19/PC19/T10C4B	54
55	A20/PC20/T10C5A	A21/PC21/T10C5B	56
57	CK10	CK	58
59	GND	BATT	60

CN3 端子配列

1	PE12/_IRQ4	PE13/_IRQ5	2
3	PE14/_IRQ6	PE15/_IRQ7	4
5	PE16/_IRQ0/SCK1/_AH	PE17/_IRQ1/PUOA/SCK0	6
7	PE18/_IRQ2/PVOA	PE19/_IRQ3/PWOA	8
9	VCC	VCC	10
11	PE20/_IRQ4/PC0/PC1	PE21/_IRQ5/PUOB	12
13	PE22/_IRQ6/PVOB	PE23/_IRQ7/PWOB	14
15	PB6/_BREQ	PB7/_BACK	16
17	PG29/SCK2	PG30/TXD2	18
19	PG31/RXD2	GND	20
21	A25/PC25/T10C3B/TCLKD	A24/PC24/T10C3A/TCLKC	22
23	A23/PC23/T10C1B/TCLKB	A22/PC22/T10C1A/TCLKA	24
25	AVCC (3.3V)	AVCC (3.3V)	26
27	AN7/P17	AN6/P16	28
29	AN5/P15	AN4/P14	30
31	AN3/P13	AN2/P12	32
33	AN1/P11	AN0/P10	34
35	DA1/PH1	DA0/PH0	36
37	AVSS	AVSS	38
39	_WDTOVF	PF7/_DREQ1/_IRQOUT/T10COD	40
41	PF6/_DRAK1/TXD1/T10C2A	PF5/_DACK1/RXD1/T10C2B	42
43	PF3/_DREQ0/T10COA	PF2/_DRAK0/T10COC	44
45	PF1/_DACK0/T10COB	PA19/_BS	46
47	PA1/_OE1	PA0/_OE0	48
49	GND	PA9/_RAS1	50
51	PA8/_RAS0	PB23/_CASHH1/TXD1/_TENDO	52
53	PB22/_CASHL1/RXD1/_TEND1	PB21/_CASLH1	54
55	PB20/_CASLL1	PB19/_CASHH0/TXDO	56
57	PB18/CASHL0/RXDO	PB17/_CASLH0	58
59	PB16/_CASLLO	PB13/RDWR	60

の回路電源はPVCC (5V/3.3V 選択可能)

CN2 端子配列

1	_WRH/PA16/TCLKC/T10C3A/_HHBS	_WRL/PA15/TCLKD/T10C3B/_HLBS	2
3	D31/PD31/T10C5A/RXD2	D30/PD30/T10C4B/TXD2	4
5	D29/PD29/T10C4A/SCK2	D28/PD28/T10C3D/TCLKB	6
7	D27/PD27/T10C3C/TCLKA	D26/PD26/PWOBP	8
9	D25/PD25/PVOBP	D24/PD24/PUOB	10
11	GND	GND	12
13	D23/PD23/PC0/PC1	D22/PD22/PWOA/SCK0	14
15	D21/PD21/PVOA/_IRQ7	D20/PD20/PUOA/_IRQ6	16
17	D19/PD19/_POE3/_IRQ5	D18/PD18/_POE2/_IRQ4	18
19	D17/PD17/_POE1/_ADTRG	D16/PD16/POE0	20

注) SH7065Fには兼用端子が多数存在するため、注意してください。各信号の機能はSH7065Fのデータブックをご覧ください。

なお、表中信号名の先頭の_は負論理信号を示します。

3. 技術資料

3.1 アドレスマップ

本ボードでは、CS0にEPROM、CS2にSRAMがアサインされています。

内蔵ROM有効モード			内蔵ROM無効モード		
アドレス	デバイス	空間種類	アドレス	デバイス	空間種類
0000 0000 0003 FFFF	内蔵フラッシュROM 256Kbyte		0000 0000	EPROM 512Kbyte	CS0空間
0004 0000 00FF FFFF	予約		0007 FFFF		
0100 0000 0107 FFFF	EPROM	CS0空間	0008 FFFF 03FF FFFF		
0108 0000 03FF FFFF	EPROMイメージ		0400 0000 07FF FFFF	ユーザ開放	CS1空間
0400 0000 07FF FFFF	ユーザ開放	CS1空間	0800 0000 080F FFFF	SRAM 1Mbyte	CS2空間
0800 0000 080F FFFF	SRAM 1Mbyte	CS2空間	0810 0000 08FF FFFF	SRAMイメージ	
0810 0000 08FF FFFF	SRAMイメージ		0C00 0000 0FFF FFFF	ユーザ開放	CS3空間
0C00 0000 0FFF FFFF	ユーザ開放	CS3空間	1000 0000 3FFF FFFF	予約	
1000 0000 3FFF FFFF	予約		4000 0000 43FF FFFF	ユーザ開放	CS4空間 DRAM専用
4000 0000 43FF FFFF	ユーザ開放	CS4空間 DRAM専用	4400 0000 47FF FFFF	ユーザ開放	CS5空間 DRAM専用
4400 0000 47FF FFFF	ユーザ開放	CS5空間 DRAM専用	4800 0000 57FF FFFF	予約	
4800 0000 57FF FFFF	予約		5800 0000 5803 FFFF	内蔵ROM 256Kbyte	
5800 0000 5803 FFFF	内蔵ROM 00000-3FFFFのイメージ		5804 0000 FFFE FFFF	予約	
5804 0000 FFFE FFFF	予約		FFFF 0000 FFFF 13FF	内蔵周辺モジュール	
FFFF 0000 FFFF 13FF	内蔵周辺モジュール		FFFF 1400 FFFF 7FFF	予約	
FFFF 1400 FFFF 7FFF	予約		FFFF 8000 FFFF 8FFF	XRAM 4Kbyte	
FFFF 8000 FFFF 8FFF	XRAM 4Kbyte		FFFF 9000 FFFF 9FFF	予約	
FFFF 9000 FFFF 9FFF	予約		FFFF A000 FFFF AFFF	YRAM 4Kbyte	
FFFF A000 FFFF AFFF	YRAM 4Kbyte		FFFF B000 FFFF FFFF	予約	
FFFF B000 FFFF FFFF	予約				

3. 2 ウェイト設定

本ボード上のメモリアクセスのウェイト数は以下の設定を推奨します。

メモリ種別		バス周波数 (CKE)		チップ セレクト
		× 1 (15MHz)	× 2 (30MHz)	
フラッシュROM	内蔵ROM	-	-	-
EPROM	85ns品	0WAIT	1WAIT	CS0
	100ns品	0WAIT	2WAIT	
	120ns品	1WAIT	3WAIT	
SRAM	HM62W16255HLT-15 相当品	0WAIT	0WAIT	CS2

注意 内蔵フラッシュROMはNo-Waitとなります。
EPROMの設定値は参考値です。使用されるROMに合わせて適宜設定してください。

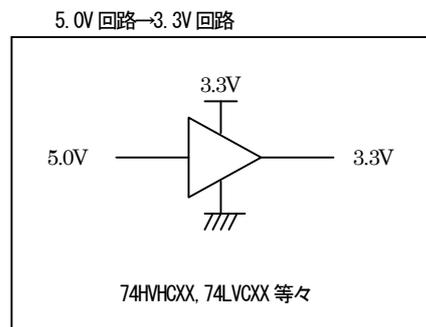
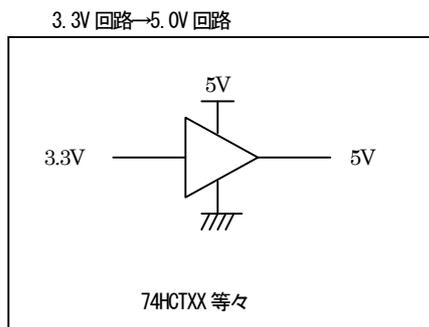
3. 3 5V回路インターフェース

SH7065Fは、CPUコアが3.3V動作ですが、一部のI/O端子については5V入出力に設定することが可能です。

5V入出力に設定可能な端子： PE12~23 / PB6, 7 / PG29~31

これらの端子は、PVCCに印加する電圧により変更されます。（設定方法については2. 1設定をご覧ください）

上記の端子以外については、全て3.3Vインターフェースとなります。（5V入力は許容されません）
5VCMOSレベル等の回路と接続する場合には、HCTやVHC等の中継してインターフェースをとってください。



3. 4 EPROM

本ボードのEPROMソケットには、256K×16bit/40pin (4Mbit品) のEPROMが搭載できます。また、各社のROMエミュレータやデバッガも接続できます。

CPUとは5Vトレラントバッファ(74LVC16245)を中継して接続されておりますので、5V EPROMを使用できます。

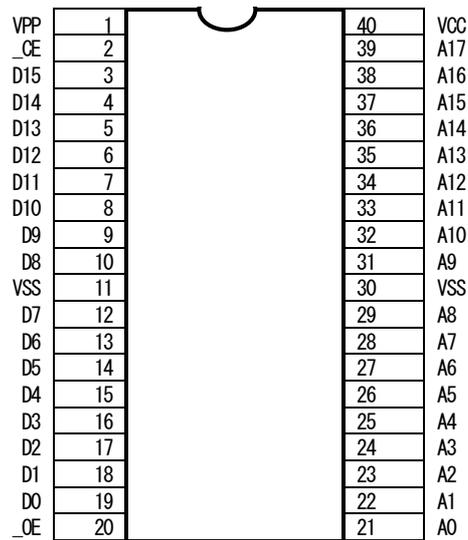


図3-4 EPROMピン配置図

代表的なEPROMとして以下のメーカーのものがあります。

メーカー名	型番
日立	HN27C4096AG
ST-MICRO	M27C4002
ATMEL	AT27C4096

3. 5 内蔵フラッシュROMの書き込み方法

AP-SH2F-3Aに搭載のSH7065Fは、256KByteのフラッシュROMを内蔵しており、CD-ROM収録の「FlashWriterEX for SH7065F」を利用してプログラムを書き込むことができます。

FlashWriterEX for SH7065F使用時の
パソコン側の動作環境を以下に示します。

対応 OS	ポート
Windows98/2000/Me/XP	シリアルポート 1ch

FlashWriterEX for SH7065F使用時の
ボード側の動作環境を以下に示します。

CPU 動作モード
ブートモード

1) ボードの準備

① モードの設定

CPUのモードを以下の設定に合わせます。設定は電源を切った状態で行ってください。

S 1 内蔵フラッシュ書き込み時の設定

ON

CPUモード: モードF3

CLKモード: モード5

* S1-8は未使用です。

2) PCとAP-SH2F-3Aの接続

パソコンとボードをPC-RS-04を介してクロスケーブルで接続します。

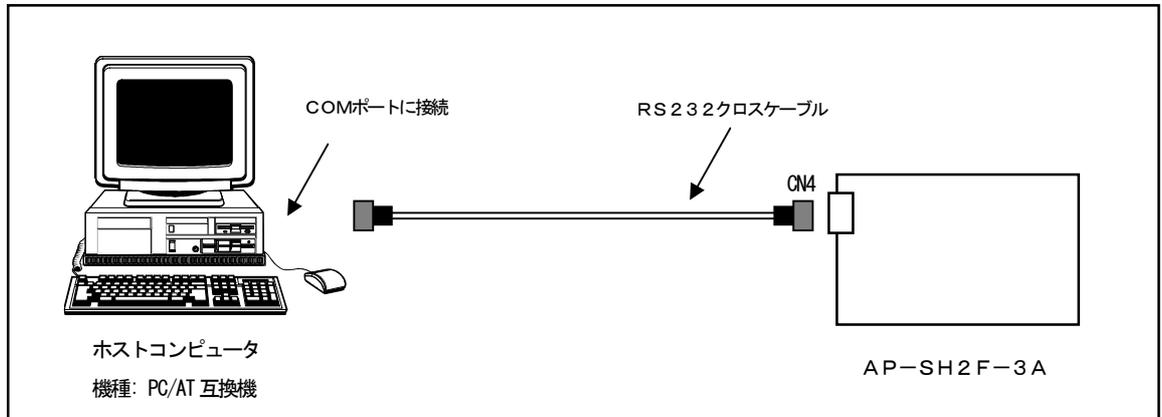


図 3-5 FlashWriterEX for SH7065F 使用時の接続

3) FlashWriterEX for SH7065F を使用しての書き込み

内蔵フラッシュROMの書き込みには、添付CD付属の「FlashWriterEX for 7065F」が使用可能です。
手順詳細は「AN141 ボード付属FlashWriterEXを使った内蔵FLASHROMへの書き込み方法」をご参照下さい。
書き込み時の設定を次に示します。

設定項目	設定値
CPU	SH7065F CLK=CKIO x 2
CPU FRQ	60 MHz
Select port	ご使用のポート
Verify	任意

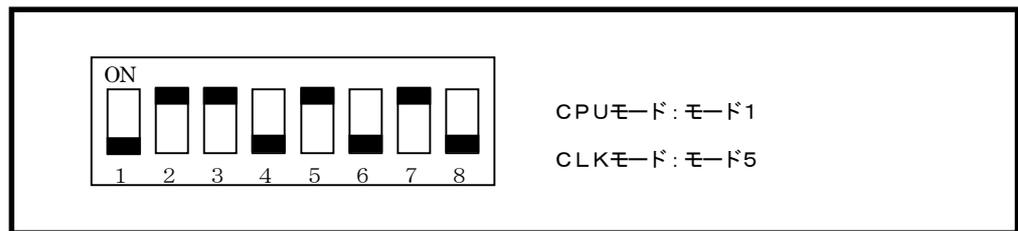
4) 動作の確認

動作確認は次の手順で実行してください。

- ① CPUのモードを以下の設定に合わせます。(使用される動作モードに適宜合わせてください)

CPU動作モードを以下の設定に合わせます。設定は電源を切った状態で行ってください。

S 1 動作確認時の設定



* S1-8は未使用です。

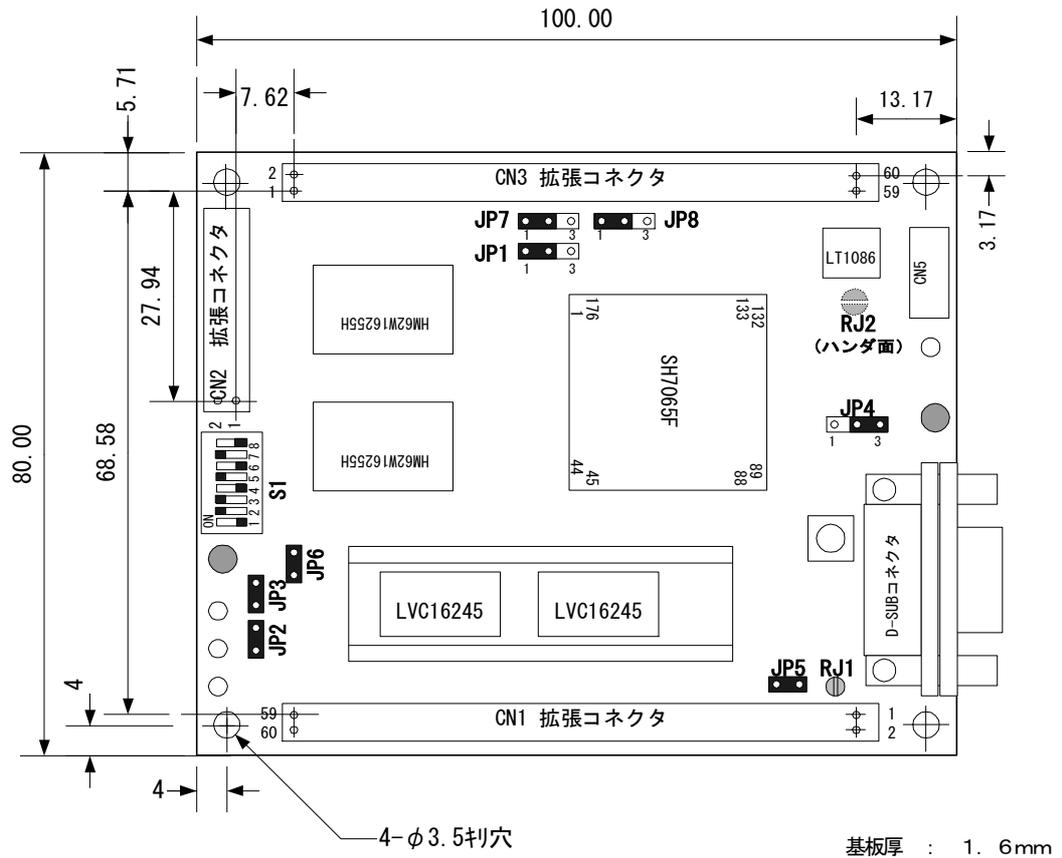
- ② 電源を投入すると、プログラムが動作します。

※動作を確認する場合は、付属CD内のサンプルプログラムをダウンロードしてください。

サンプルプログラムの動作内容に関しては「AN104 サンプルプログラム解説」を参照してください。

3. 6 外形寸法

図3-6 AP-SH2F-3A基板寸法



コネクタ 1, 2, 3の各ピン間隔は全て2.54mmピッチです。

3. 7 回路構成

添付回路図 (紙出力図面、添付CD内PDFファイル)

4. 製品サポートと使用上の注意

4. 1 弊社ホームページのご利用について

弊社製品へよくあるご質問及びご要望については、弊社ホームページ上のFAQに掲載しております。
掲載内容につきましては随時更新されておりますので、是非ご利用ください。
また、添付プログラム等のバージョンアップについてもホームページ上より提供しております。

弊社ホームページアドレス <http://www.apnet.co.jp/index.html>

4. 2 製品サポートの方法

製品サポートについては、FAX もしくはE-MAIL でのみ受け付けております。
お電話でのお問い合わせは受け付けておりませんのでご了承ください。

製品サポート窓口

■ FAXによるご連絡	053-401-0035
■ E-MAILによるご連絡	query@apnet.co.jp

4. 3 製品サポートの範囲

以下の内容に該当するお問い合わせにつきましては、サポートの対象とはなりませんのでご了承ください。

- デバイスの使用方法、プログラミング、コンパイラの使用法、ROM化等の技術指導的なご質問
- 添付サンプルプログラムのコンパイル方法および動作に関する技術的な質問
- 本製品に拡張するユーザ回路の設計方法やその動作についてのご質問
- 本製品に添付された回路図やサンプルプログラム等の技術情報を元に作成された2次作成物についてのご質問
- その他、製品の仕様範囲外のご質問やお客様の技術によって解決されるべき問題

デバイスに関するご質問につきましては、日立製作所もしくは代理店までお問い合わせください。

デバイス情報 : 株式会社ルネサステクノロジ <http://japan.renesas.com/>

4. 4 使用上の注意

- ・本製品を改造されたものについての動作は保証しかねますのでご了承願います。
カスタム品をご希望のお客様は弊社お問い合わせ先へご相談ください。
- ・極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- ・高湿度、油の多い環境での使用はご遠慮ください。
- ・腐食性ガス、可燃性ガス等の環境中での使用はご遠慮ください。
- ・ノイズの多い環境での動作は保証しかねますのでご了承ください。