MS104-SH2

CPLD の書き込み方法

2.1版 2023年10月02日

目次

1.	概要		1
	1.1 1.2	HJ-LINK について Quartus II について	1 1
2.	CPLE)書き込み手順	2
	2.1 2.2	Quartus II の設定 HJ-LINK との接続	2 4
	2.3	CPLD への書き込み	4

1. 概要

本アプリケーションノートでは、MS104-SH2 の CPLD への書き込み手順を説明します。 CPLD への書き込みには弊社製品「HJ-LINK」と Intel 社製開発ツール「Quartus II」を使用します。

1.1 HJ-LINK について

HJ-LINK は、H-UDI と JTAG の両方をサポートしたマルチダウンロードアダプタです。 Intel 社製開発ツール「Quartus II」と組み合わせることにより、ByteBlaster II 互換として動作し、Intel 社製の CPLD にコン フィギュレーションデータをダウンロードすることができます。

1.2 Quartus II について

「Quartus II WebEdition」は、Intel 社が提供する CPLD/FPGA 開発用ソフトウェアで、回路図入力、HDL 入力、論理合成から デバイスへの書き込みまで全ておこなえます。これは、無償バージョンが配布されており、Intel 社のホームページからダウ ンロードすることができます。

CPLDの書き込みには、「QuartusⅡ WebEdition」または、「QuartusⅡ Programmer」(デバイス書き込み機能のみ)を使用します。

<u>https://www.intel.co.jp/content/www/jp/ja/products/programmable.html</u> (インテル株式会社)

※「Quartus II WebEdition」を使用する際には、Intel 社にライセンス申請をする必要があります。
但し、「Quartus II Programmer」を使用する場合には、ライセンス申請の必要はありません。

アプリケーションノート AN505

2. CPLD 書き込み手順

2.1 Quartus IIの設定

Quartus II で HJ-LINK を使用する場合には、Quartus II のハードウェア設定が必要です。 以下に設定手順を説明します。

- ① HJ-LINKをPCのプリンタポートに接続してください。
- ② 「Quartus II WebEdition」を起動して、「Tools」 「Programmer」を実行してください。
 「Quartus II Programmer」をご使用の場合には、「Quartus II Programmer」を起動してください。
- ③ 「Hardware Setup...」を選択してください。

👋 Quartus	s II Program	nmer – [Chain1	.cdf]				
<u>F</u> ile <u>E</u> di	t <u>O</u> ptions	Processing	<u>H</u> elp				
🔔 Hardu 🗖 Enable	vare Setup. real-time IS	. No Hardwar P to allow backs	e ground program	ming (for MAX II device	ss)		
🔊 Start		File		Device	Checksum	Usercode	Pro Cor
B Stop							

 ① 「Hardware Setup」ダイアログの「Add Hardware...」で「ByteBlasterMV or Byteblastr II」を選択して「OK」ボタン を押してください。

Hardware Setup				×
Hardware Settings	JTAG Settings			
Select a programmin only to the current pr Currently selected ha Available hardware	Add Hardware type: Hardware type: Port: Baud rate: Server name: Server port: Server port: Server password: Auto Detect	ByteBlasterMV or ByteBlaster II ByteBlasterMV or ByteBlaster II MasterBlaster EthernetBlaster	rdware setup applies	
			Close	

⑤ 「Hardware Setup」ダイアログの「Currently selected hardware:」で「ByteBlaster II [LPT1]」を選択してください。

rdware Setup				
Hardware Settings JTAG Settin	es			
Select a programming hardware se only to the current programmer win	etup to use when progra idow.	mming devices. Th	iis programn	ning hardware setup applie
Currently selected hardware:	No Hardware			•
Available hardware items:	No Hardware ByteBlasterII (LPT	11		
Hardware	Server	Port		Add Hardware
ByteBlasterII	Local	LPT1	ĺ	Remove Hardware
				Close

⑥ 「Hardware Setup」ダイアログの「Currently selected hardware:」に「ByteBlasterⅡ[LPT1]」と表示されたら、
 「Close」ボタンを押してください。

	window.	7.43	
Available hardware items:	ByteBlasterill [LP	(n) ,	
Hardware	Server	Port	Add Hardware
bytebiasterii	LUCA	LFII	Remove Hardware

⑦ 「Hardware Setup...」の横に「ByteBlaster II [LPT1]」と表示されたら、設定は終了です。

Quartus II Progra	mmer - [Chain1.cdf]											_ 🗆 🗙
Landware Setu	ByteBlasterII [LPT1]				M	de: JTAG			▼ Progre	ss:	0%	
Enable real-time IS	6P to allow background program	ming (for MAX II devices)			,				1		
🔊 Start	File	Device	Checksum	Usercode	Program/ Configure	Verify	Blank- Check	Examine	Security Bit	Erase	ISP CLAMP	
🖬 Stop												
Auto Detect												
🗙 Delete												
Add File												
Change File												
Save File												
Add Device												
1 Up												
- Down												
System /												
Ready											NUM	

2.2 HJ-LINK との接続

下記のように PC と HJ-LINK と MS104-SH2 を接続します。MS104-SH2 では、CPLD 書き込み用の JTAG インターフェースと HUDI は 兼用コネクタとなっているため、通常とは接続方法が異なります。





※HJ-LINKの電源は、MS104-SH2のJTAGインターフェースより供給しますので、HJ-LINKにACアダプタを接続する必要はありません。

2.3 CPLD への書き込み

- ① Quartus II のハードウェア設定、HJ-LINK との接続が完了したら、MS104-SH2 に電源を投入してください。
- ② 「Add File」ボタンを押して、書き込むデータを選択します。

Quartus II Progra <u>File E</u> dit Option	ammer – [Chain1.co ns P <u>r</u> ocessing <u> </u>	if] <u>H</u> elp										<u>- 0 ×</u>
🔔 Hardware Setu	p ByteBlasterII [L	.PT1]			Me	ode: JTA	G		Progre	ss:	0%	
Enable real-time	ISP to allow backgro	ound programming (for MAX II devic	es)									
Start Start	File	Device	Checksum	Usercode	Program/ Configure	Verify	Blank- Check	Examine	Security Bit	Erase	ISP CLAMP	
🖬 Stop	[
Auto Detect	1											
🗙 Delete	1											
📛 Add File	1											
Change File	1											
🕒 Save File	1											
😂 Add Device	1											
🌓 Up	1											
🔑 Down	1											
Sustem /												
Ready												A //,

③ 「Select Programming File」で「MS104-SH2.pof」を選択して「開く」ボタンを押してください。



④ 画面にファイルが表示されたら、「Program/Configure」、「Verify」のチェックボックスを選択してください。

🐌 Quartus II Programm	er - [Chain1.cdf*]											×
<u>File Edit Options</u>	Processing <u>H</u> elp											_
🔔 Hardware Setup	ByteBlasterII [LPT1]				Mode:	ITAG		•	Progress:		0%	
Enable real-time ISP t	to allow background program	ming (for MAX II device	s)									
		D :			Program/	V 7	Blank-	e	Security	5	ISP	-
Start	C. Jadasians (1 as 2 Java 10	Device	Checksum	Usercode	Configure	Venity	Check	Examine	Bit	Erase	CLAMP	
Stop	C.7quesigns4rsp27ills10	EPM71204E1100	00160231	FFFFFFF								
Auto Detect												
X Delete												
📛 Add File												
👺 Change File												
📑 Save File												
Add Device												
📲 Up												
🔎 Down												
System /												-
Ready											NUM	11.

⑤ 「Start」ボタンを押すと書き込みが開始されます。

「Progress」が100%になり、画面下のウィンドウに「Successfully performed operation(s)」と表示されたら書き込み は完了です。

rdware Setu	P ByteBlasterII [LPT	1]			Mode:	JTAG			Progress:		100 %
ole real-time	ISP to allow backgroun	d programming (for MAX II devi	ces)								
ırt	File	Device	Checksum	Usercode	Program/ Configure	Verify	Blank- Check	Examine	Security Bit	Erase	ISP CLAMP
P	C:/qdesigns41sp	2/ms10 EPM7128AET100	00180231	FFFFFFFF	✓						
to Detect	1										
lete	1										
d File											
ange File											
ve File											
d Dourise	4										
a Device											
Mn											
-											
Info: H	 Programming devic	e l									
Info: H	erforming verifi	cation of type stands	ard on device	e(s)							
Info: 9	Successfully perf	ormed operation(s))							

※途中でエラーになった場合には、接続、設定等を確認してください。

- ⑥ MS104-SH2 の電源を切り、HJ-LINK を外してください。
- ⑦ MS104-SH2の電源を投入し、動作確認を行ってください。

著作権について

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡 下さい。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

商標について

- ・SuperHは、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・Max+plus および Quartus は、Intel Corporation の米国およびその他の国における登録商標、商標です。
- ・その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト

〒431-3114 静岡県浜松市中央区積志町 834 https://www.apnet.co.jp E-Mail: query@apnet.co.jp