

Renesas Synergy™

UART サンプルプログラム解説 (AP-S7G2-0A)

3.1 版 2023年10月02日

1. 概要	2
1.1 概要	2
1.2 接続概要	2
1.3 本サンプルプログラムについて	3
1.4 本サンプルプログラムの入手方法	3
1.5 開発環境について	4
1.6 ワークスペースについて	4
2. サンプルプログラムの構成	5
2.1 フォルダ構成	5
2.2 ファイル構成	6
3. サンプルプログラムについて	7
3.1 動作説明	7
3.2 メモリマップ	8
3.3 e2 studio を用いたプロジェクトのビルド・デバッグ	9
3.3.1 インポート方法	9
3.3.2 ビルド方法	14
3.3.3 デバッグ方法	17

1. 概要

1.1 概要

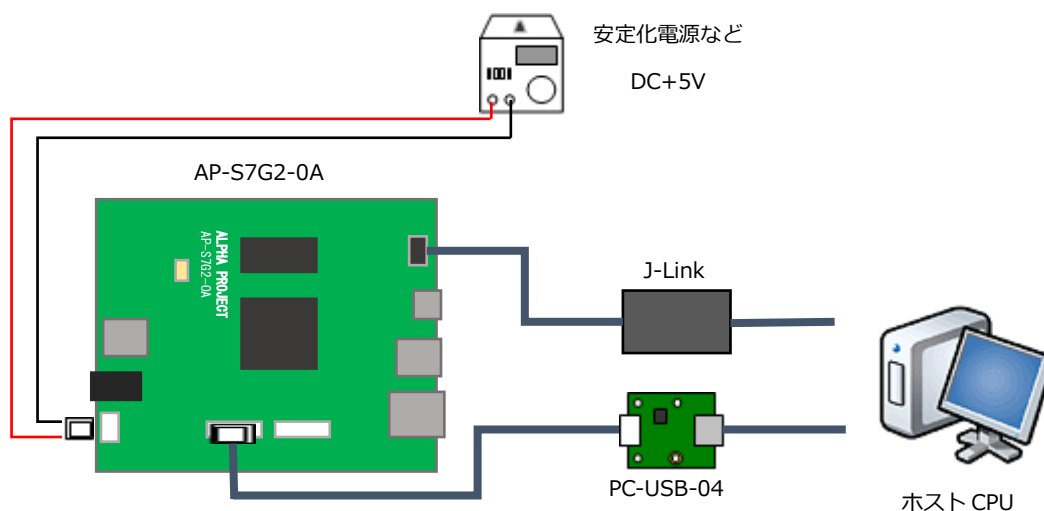
本アプリケーションノートでは、AP-S7G2-0A(S7G2 CPU)を用いて、Renesas Synergy™の Synergy Software Package を使用した UART サンプルプログラムについて解説します。

本サンプルプログラムで使用する主な機能を以下に記します。

デバイス	機能	動作内容
AP-S7G2-0A	シリアルコミュニケーション インタフェース (SCI4)	シリアル通信

1.2 接続概要

本サンプルプログラムの動作を確認する上で必要な CPU ボードの接続例を以下に示します。



※AP-S7G2-0A と J-Link を直接接続することはできません。

AP-S7G2-0A 側(ハーフピッチコネクタ)と J-Link 側(フルピッチコネクタ)を接続するための変換アダプタが必要となります。

変換アダプタについては、J-Link 取扱店へご確認ください。

1.3 本サンプルプログラムについて

本サンプルプログラムは、ルネサス エレクトロニクス株式会社の Web ページで公開されているアプリケーションプロジェクトを、AP-S7G2-0A 用に移植しています。

サンプルプログラムの詳細については、以下の資料を参照してください。

入手につきましては、ルネサスエレクトロニクス株式会社ウェブサイトにて、検索を行ってください。

ルネサスエレクトロニクス株式会社

- ・ S7G2 サンプルコード 「UART HAL Module Guide」

(<https://www.renesas.com/jp/ja/products/microcontrollers-microprocessors/renesas-synergy-platform-mcus/s7g2-240-mhz-arm-cortex-m4-cpu>)

※コンテンツをダウンロードする際にはルネサス エレクトロニクス株式会社の My Renesas への登録が必要となります。

1.4 本サンプルプログラムの入手方法

本サンプルプログラムおよび本書含むアプリケーションノートは、弊社 Web サイトのボード紹介ページで公開されています。

株式会社アルファプロジェクト

AP-S7G2-0A 製品ページ <https://www.apnet.co.jp/product/synergy/ap-s7g2-0a.html>

1.5 開発環境について

本サンプルプログラムは統合開発環境「e2 studio」と「Synergy Software Package（以下、SSP）」を用いて開発されています。

本サンプルプログラムに対応する開発環境、SSP、コンパイラ、デバッガのバージョンは次の通りです。

ソフトウェア	バージョン	備考
e2 studio	v2021-07	–
SSP	v2.1.0	–
GCC ARM Embedded	v7.2.1	–
AP-S7G2-0A 用 Custom BSP	v2.1.0 - ap010000	–

デバッガ	ファームバージョン	備考
J-Link	V10	Segger Microcontroller Systems 社

1.6 ワークスペースについて

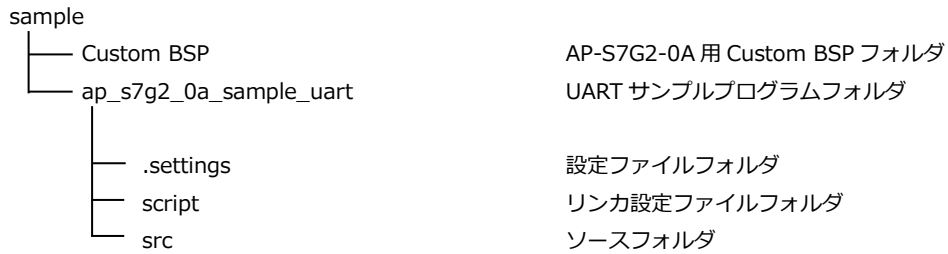
本サンプルプログラムのプロジェクトファイルは次のフォルダに格納されています。

サンプルプログラム	フォルダ
UART サンプルプログラム プロジェクトフォルダ	¥sample¥ap_s7g2_0a_sample_uart

2. サンプルプログラムの構成

2.1 フォルダ構成

サンプルプログラムは下記のようなフォルダ構成になっています。



2.2 ファイル構成

サンプルプログラムは以下のファイルで構成されています。

本節では、サンプルプログラムの作成にあたって追加したファイルについてのみ記述し、自動生成ファイルなどに関しては説明を省略します。

<¥sample¥Custom BSP フォルダ内>

AlphaProject.ap_s7g2_0a.2.1.0 ... AP-S7G2-0A 用 Custom BSP
-ap010000.pack

<¥sample¥ap_s7g2_0a_sample_uart フォルダ内>

.cproject ... CPROJECT ファイル
.project ... PROJECT ファイル
configuration.xml ... Synergy コンフィギュレータファイル
ap_s7g2_0a(QSPI_ON)_R7FS7 ... AP-S7G2-0A 用 QSPI 対応ピンコンフィグファイル
G27H3A01CFC.pincfg
ap_s7g2_0a(SDHI_ON)_R7FS7 ... AP-S7G2-0A 用 SDHI 対応ピンコンフィグファイル
G27H3A01CFC.pincfg
R7FS7G27H3A01CFC.pincfg ... S7G2 CPU 用 デフォルト ピンコンフィグファイル
※ AP-S7G2-0A 用の設定はしてありません。
ap_s7g2_0a_sample_uart ... AP-S7G2-0A UART サンプルプログラム
Debug.jlink ... デバッグおよびランタイム設定ファイル
ap_s7g2_0a_sample_uart ... AP-S7G2-0A UART サンプルプログラム
Debug.launch ... デバッグおよびランタイム設定ファイル

<¥sample¥ap_s7g2_0a_sample_uart¥script フォルダ内>

r7fs7g27h3a01cfc.ld ... e2 studio 用 リンカスクリプトファイル

<¥sample¥ap_s7g2_0a_sample_uart¥src フォルダ内>

hal_entry.c ... hal_entry 関数ソースファイル
ioport_app.c ... I/O ポート制御ソースファイル
ioport_app.h ... I/O ポート制御ヘッダファイル
uart_hal_mg.c ... UART 処理ソースファイル
uart_hal_mg.h ... UART 処理ヘッダファイル
common_app.h ... 共通ヘッダファイル

3. サンプルプログラムについて

3.1 動作説明

サンプルプログラムは、下記の動作を行います。

- シリアル通信

SCI4 からのデータ受信待ちを行い、合計 16 バイトのデータを受信したときに、それまで受信したデータをまとめて SCI4 へ送信します。（送受信割り込み使用）

なお、合計 16 バイト以上となるように複数データを一度に受信した場合、最初に受信したデータから上書きされます。

COM ポートの設定は、9600bps、ビット長 8、パリティなし、ストップビット 1、フロー制御なしです。

動作確認は、ホスト PC 上のターミナルソフト（ハイパーターミナルなど）を使用して行ってください。

- LED

LD1：電源を投入すると点灯します。

LD2：SCI4 からデータを受信すると、2 回点滅します。

本サンプルプログラムは、ルネサスエレクトロニクス株式会社が公開するアプリケーションプログラム「UART HAL Module Guide - Application Project」を AP-S7G2-0A 用に移植したものです（「1.3 本サンプルプログラムについて」参照）。

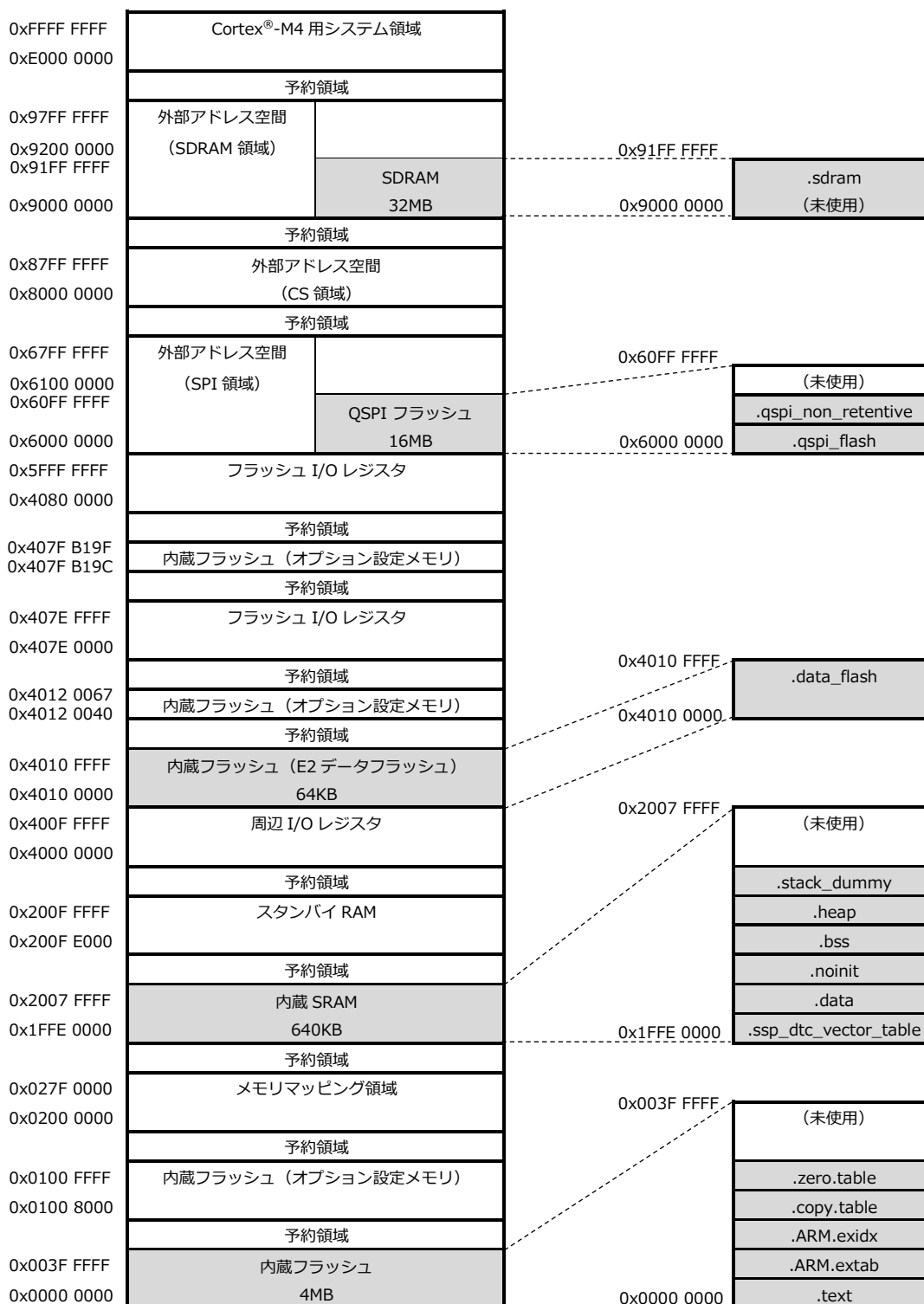
サンプルプログラムの詳細は「UART HAL Module Guide - Application Project」のドキュメントをご確認ください。

また、サンプルプログラムの設定を変更する場合は、e2 studio 上で「Synergy Configuration」を開き、各種設定を変更してください。

「Synergy Configuration」の使用方法については、アプリケーションノート「**AN1826 Renesas Synergy™ 開発チュートリアル**」をご参照ください。

3.2 メモリマップ

e2 studio のプロジェクトのメモリマップを以下に示します。



3.3 e2 studio を用いたプロジェクトのビルド・デバッグ

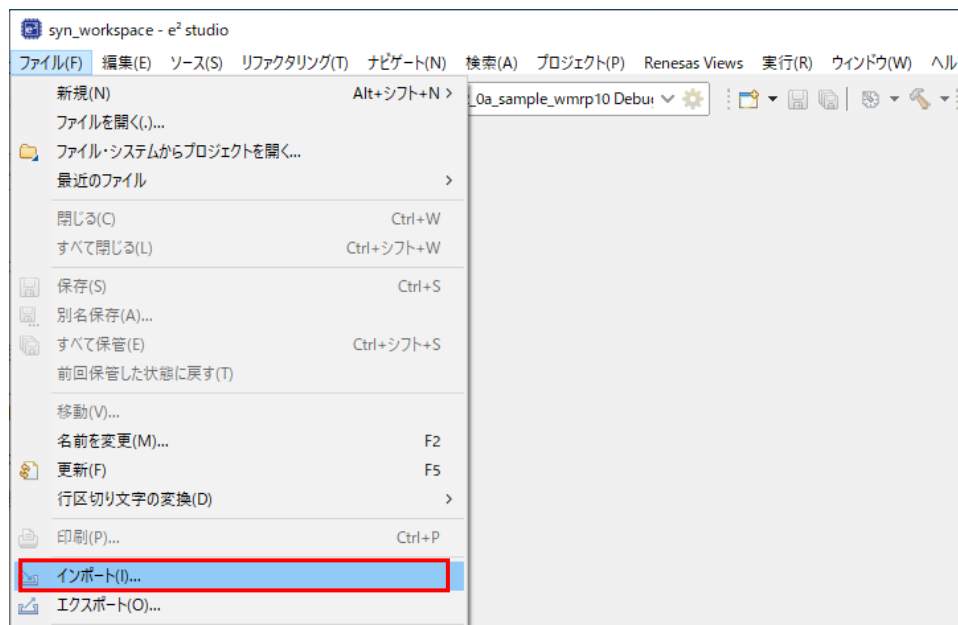
サンプルプログラムを CPU ボード上で実行するためには、e2 studio 上に一度サンプルプログラムをインポートし、ビルドを行う必要があります。

e2 studio 上へのサンプルプログラムのインポート方法、サンプルプログラムのビルド・デバッグ方法については本節で説明します。

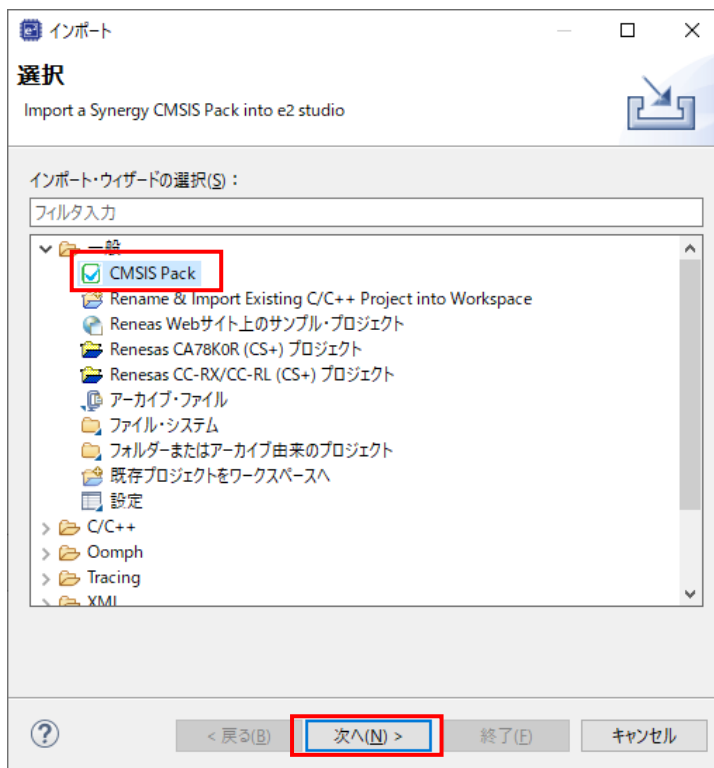
(下記で表示される図は「ap_s7g2_0a_sample_can」をデバッグ・ビルドする際の例として表示しています。プロジェクト名等は、ビルド・デバッグを行うサンプルプログラムにより変化します。)

3.3.1 インポート方法

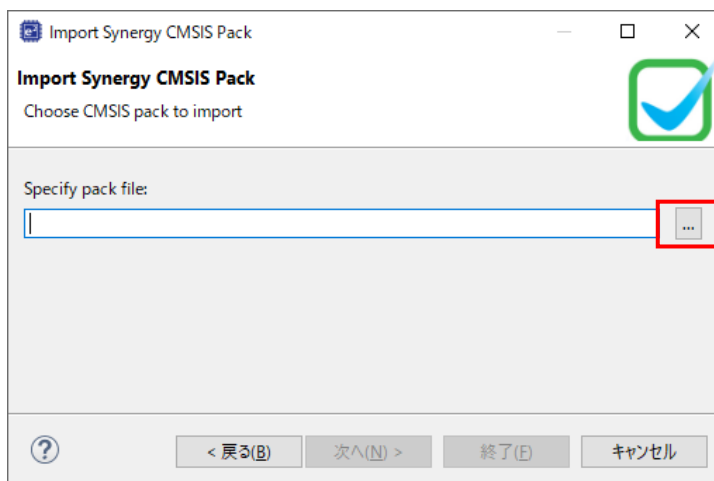
- ① e2 studio を起動し、ツールバーの [ファイル] → [インポート] を選択します。



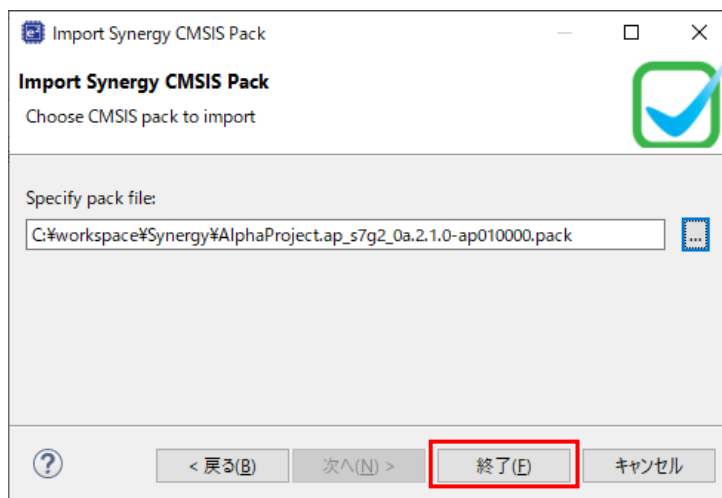
- ② [CMSIS Pack] を選択し [次へ] を選択し、pack ファイル「AlphaProject.ap_s7g2_0a.2.1.0-ap010000.pack」をインポートします。
すでに開発環境に pack ファイルをインポート済みである場合は、⑤へお進みください。



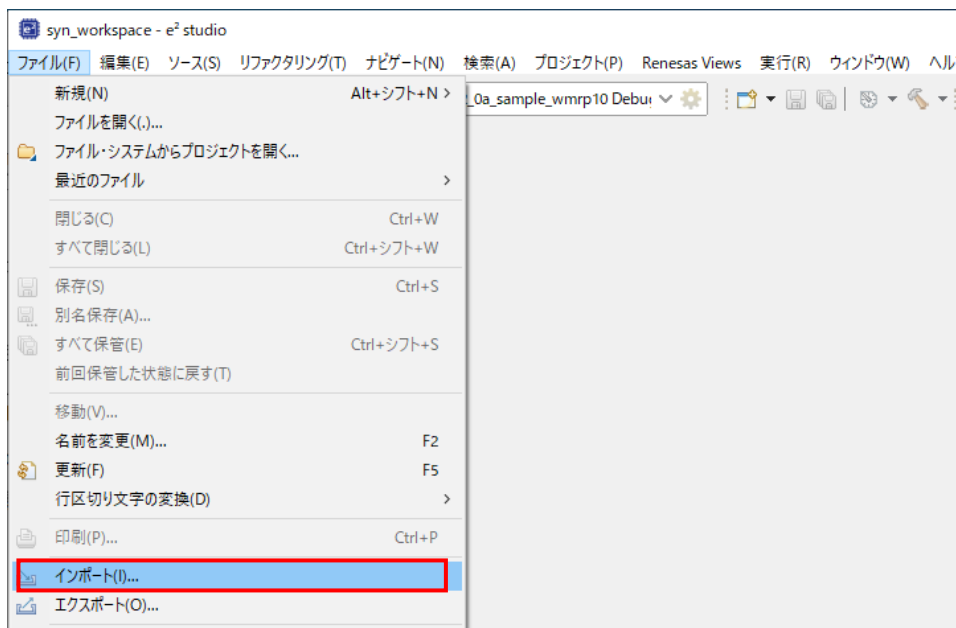
- ③ [Import Synergy CMSIS Pack ウィンドウ] が表示されましたら、インポートする pack ファイル「sample¥ CustomBSP¥ AlphaProject.ap_s7g2_0a.2.1.0-ap010000.pack」を選択してください。



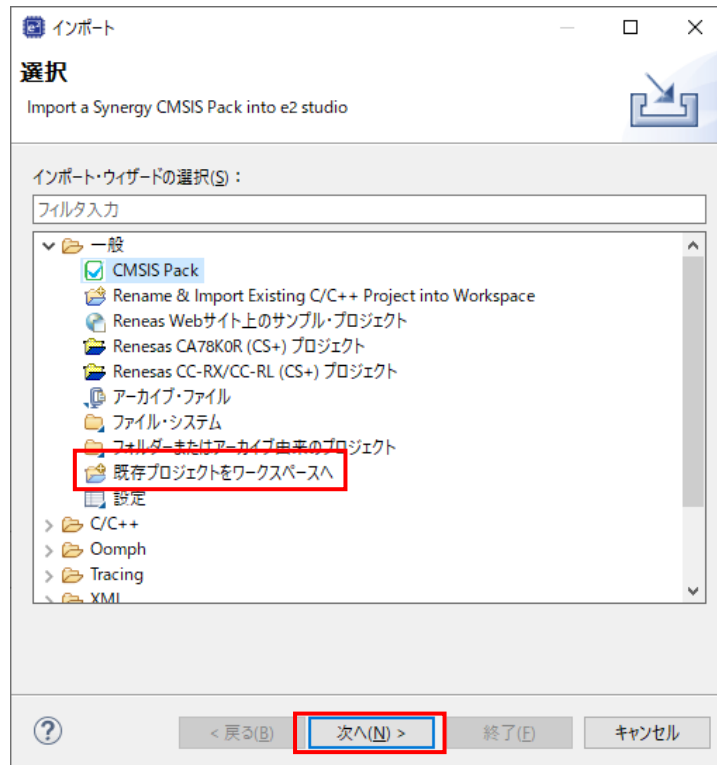
- ④ 「終了」を選択してください。



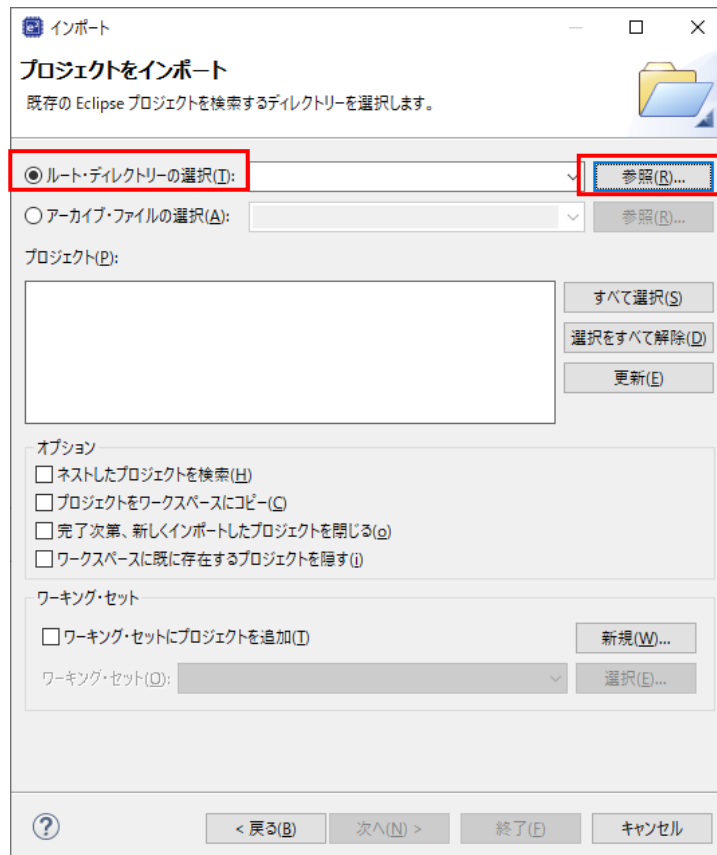
- ⑤ もう一度ツールバーの「ファイル」→「インポート」を選択します。



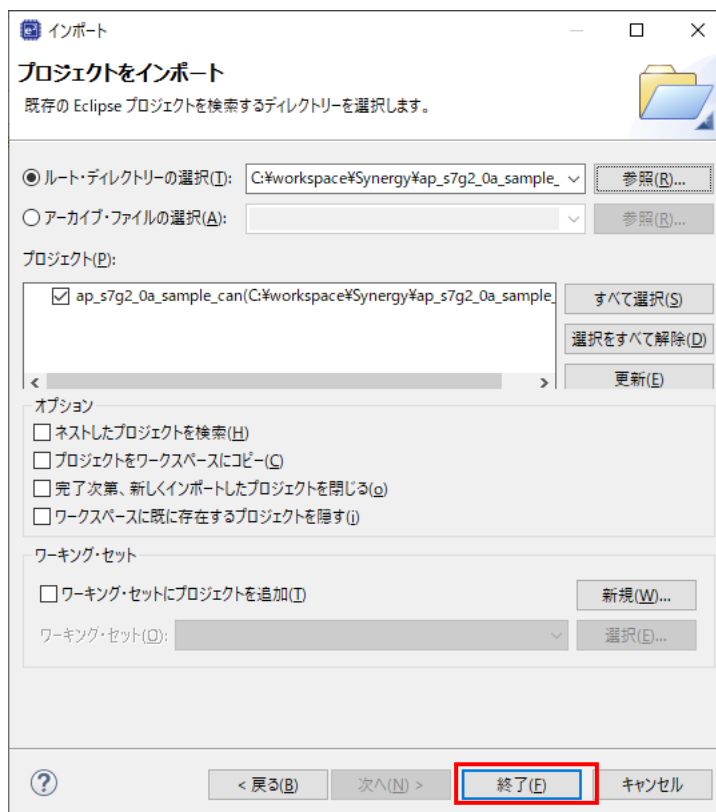
- ⑥ 「既存のプロジェクトをワークスペースへ」を選択し「次へ」を選択します。



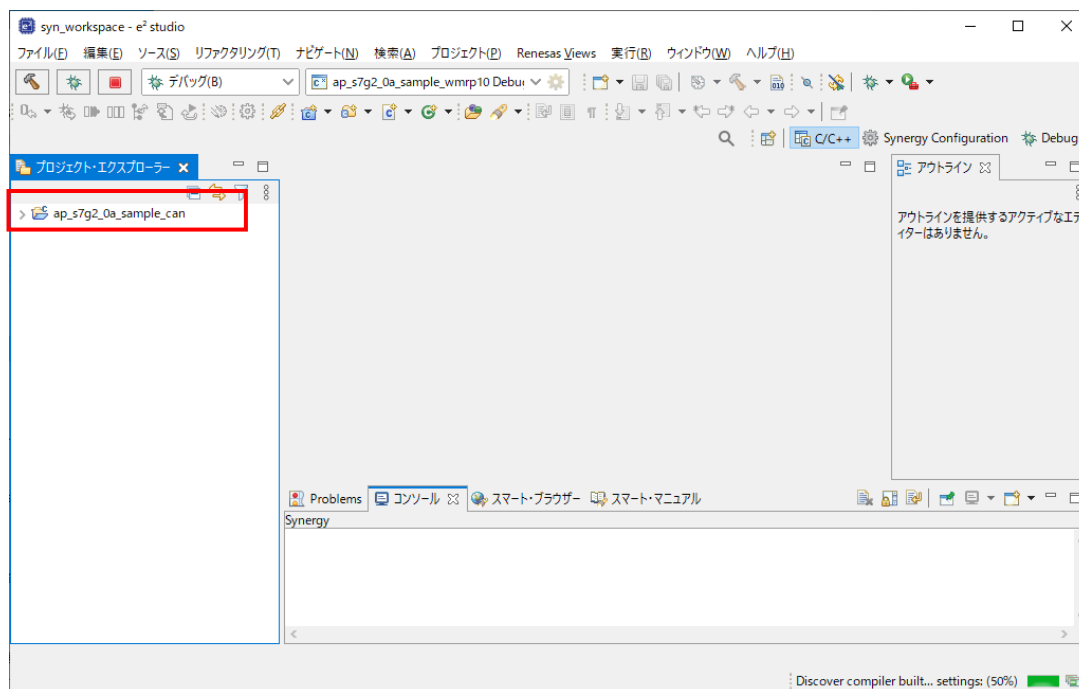
- ⑦ 「ルート・ディレクトリーの選択」を選択し、「参照」からサンプルプログラムのフォルダを選択します。



- ⑧ [終了] を選択します。



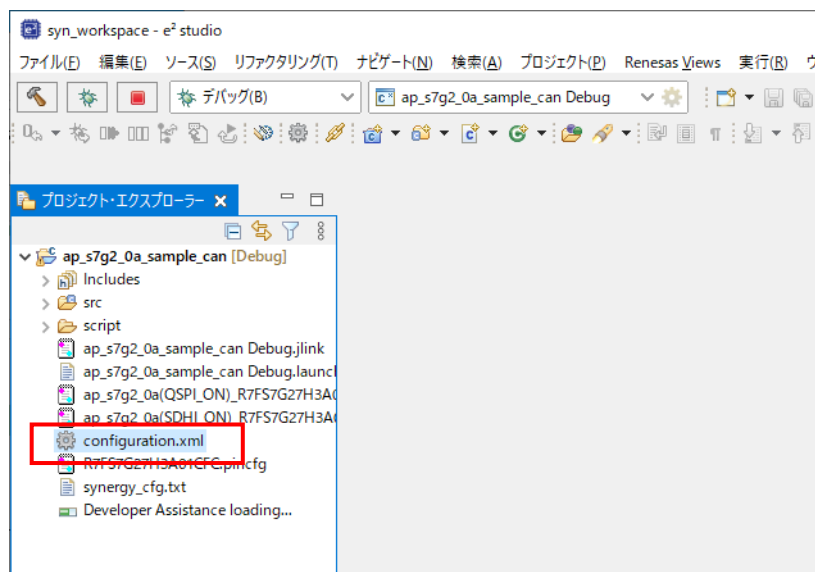
- ⑨ ナビゲーションウィンドウにサンプルプログラムのプロジェクトが追加されていることを確認します。



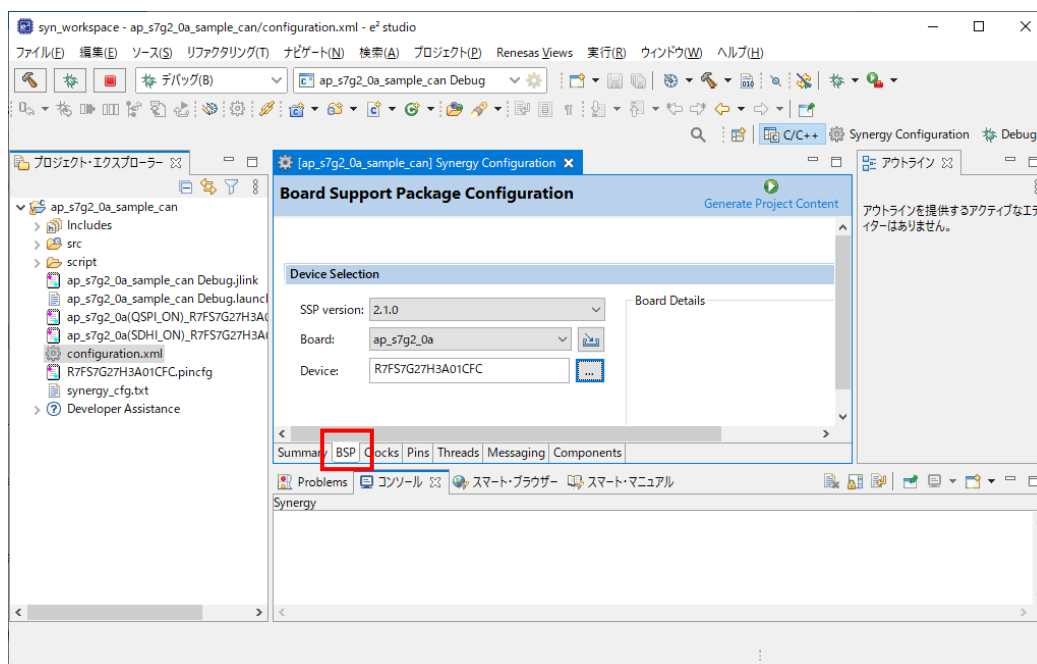
以上でプロジェクトのインポートは完了です。

3.3.2 ビルド方法

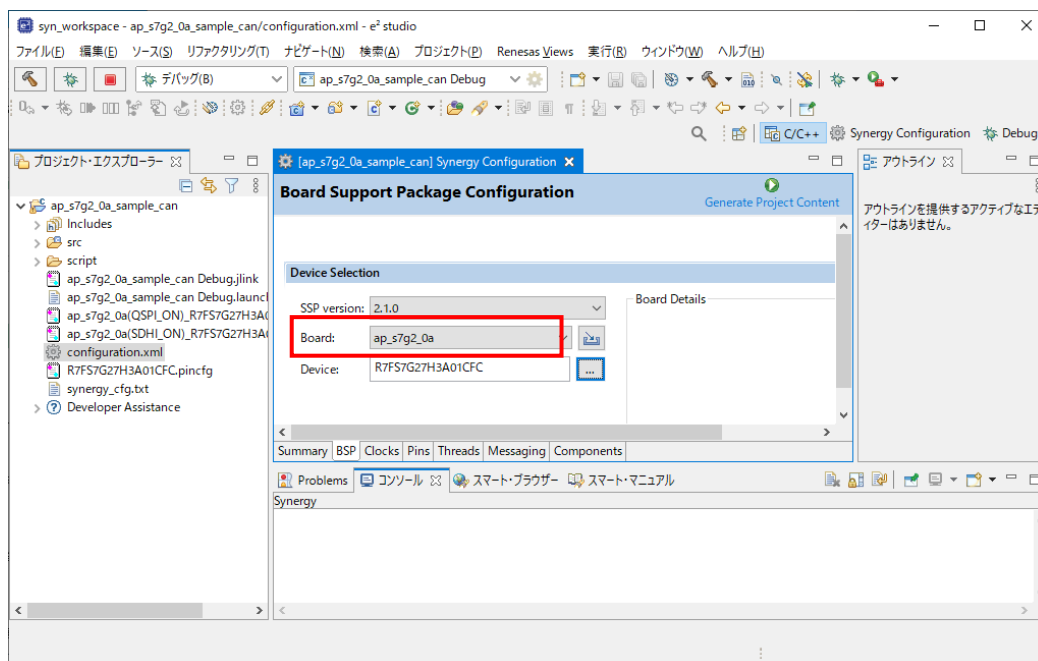
- ① プロジェクトのコンフィギュレータファイルを開きます。



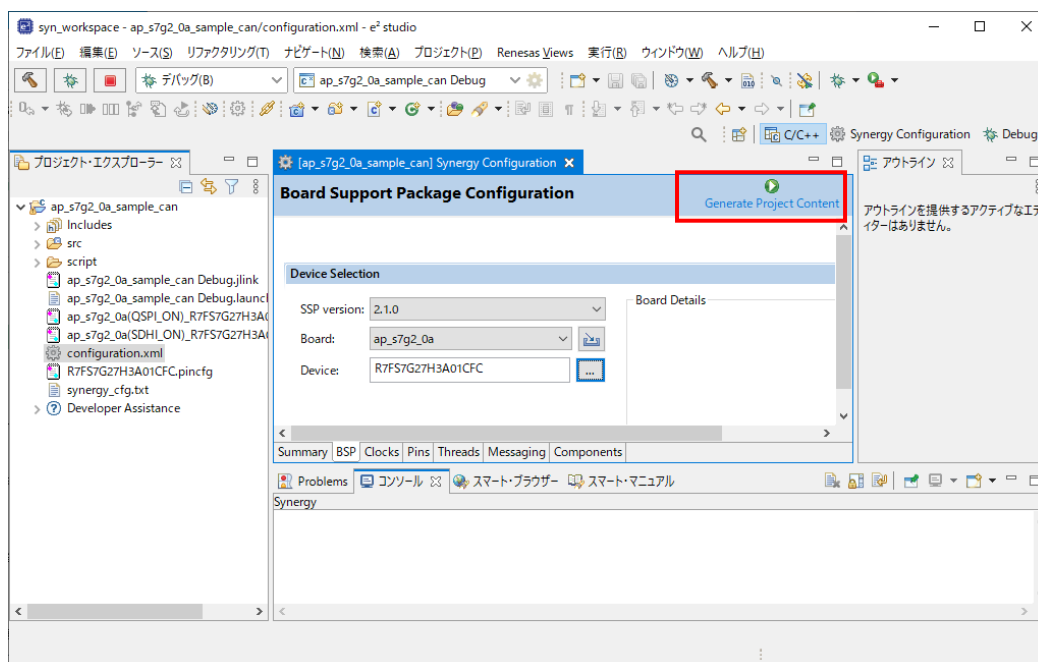
- ② [BSP] タブを開きます。



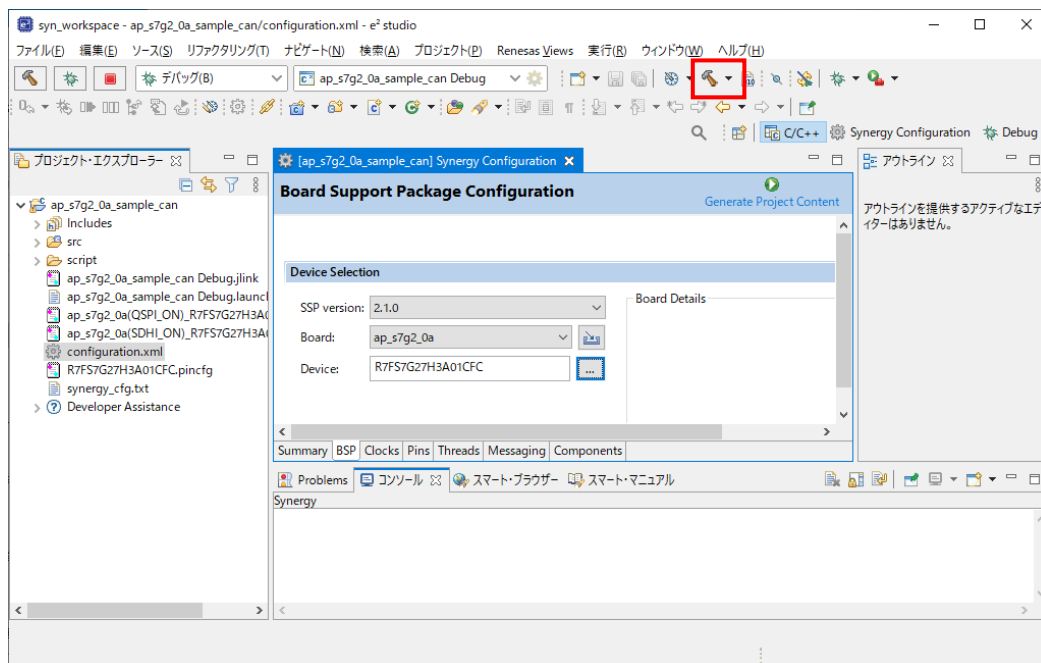
- ③ [BSP]タブで [Board] が「ap_s7g2_0a」であることを確認します。



- ④ [Generate Project Content] をクリックし、自動作成ファイルを出力して設定をプロジェクトに適用します。



- ⑤ ツールバーからビルドアイコンを選択します。
ビルドが成功すると、¥Debug ワークフォルダにオブジェクトファイルが生成されます。

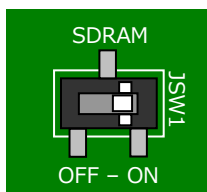


e2 studio の詳細な使用方法に関しては、 e2 studio のマニュアルを参照してください。

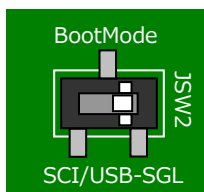
3.3.3 デバッグ方法

① 「3.3.2 ビルド方法」を参考に、プロジェクトをビルドしてください。

② ボード上のディップスイッチを以下のように設定してください。



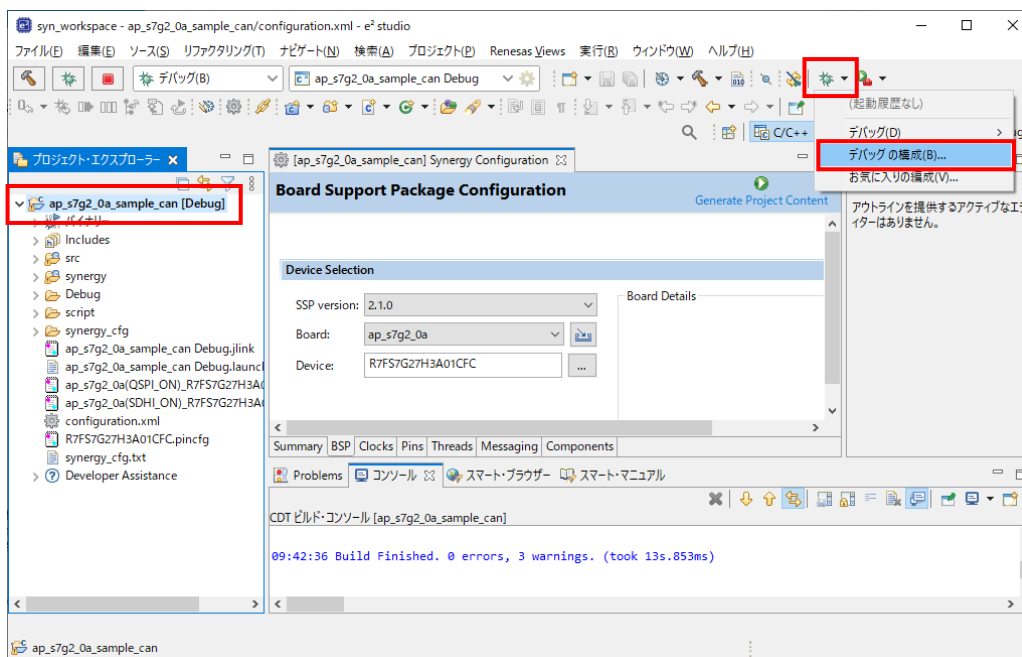
JSW1 : ON
ボード上の SDRAM を使用する



JSW2 : SGL
シングルチップモード

③ ボードに電源を投入してください。

④ プロジェクトを選択し、メニューバーから [デバッグの構成] を開きます。

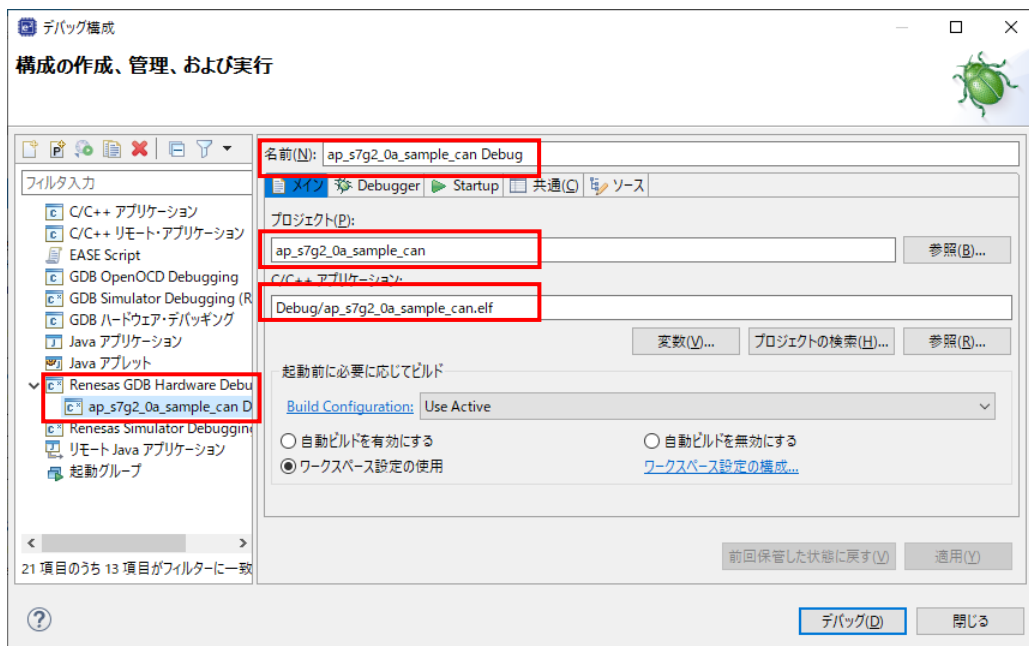


⑤ [Renesas GDB Hardware Debug] の [ap_s7g2_0a_XXXX Debug]を選択し、下記の内容になっていることを確認してください。

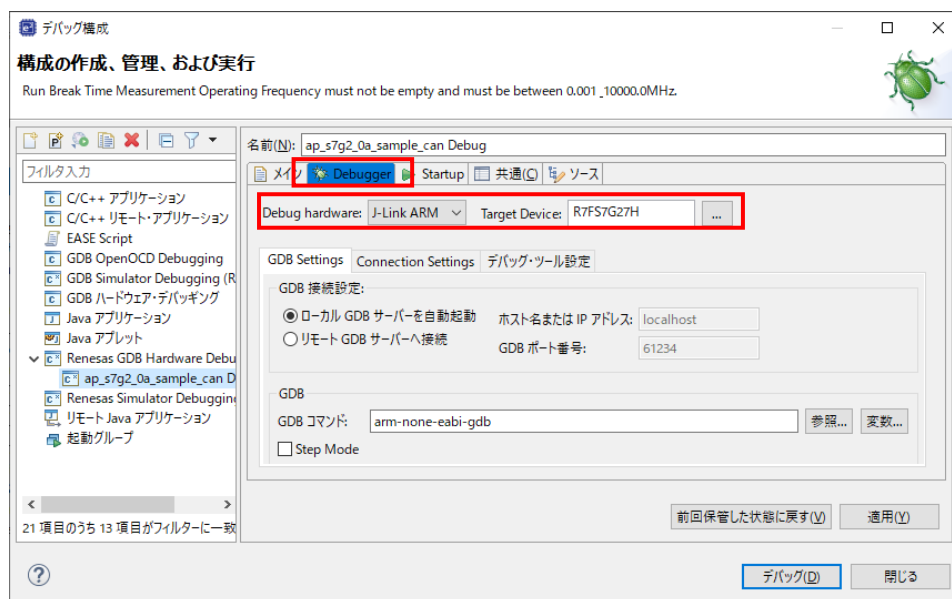
- [名前] : ap_s7g2_0a_XXXX Debug
- [プロジェクト] : ap_s7g2_0a_XXXX
- [C/C++アプリケーション] : Debug¥ ap_s7g2_0a_XXXX.elf

※.XXXXの個所は、デバッグ対象のサンプルプログラムにより名称が異なります。

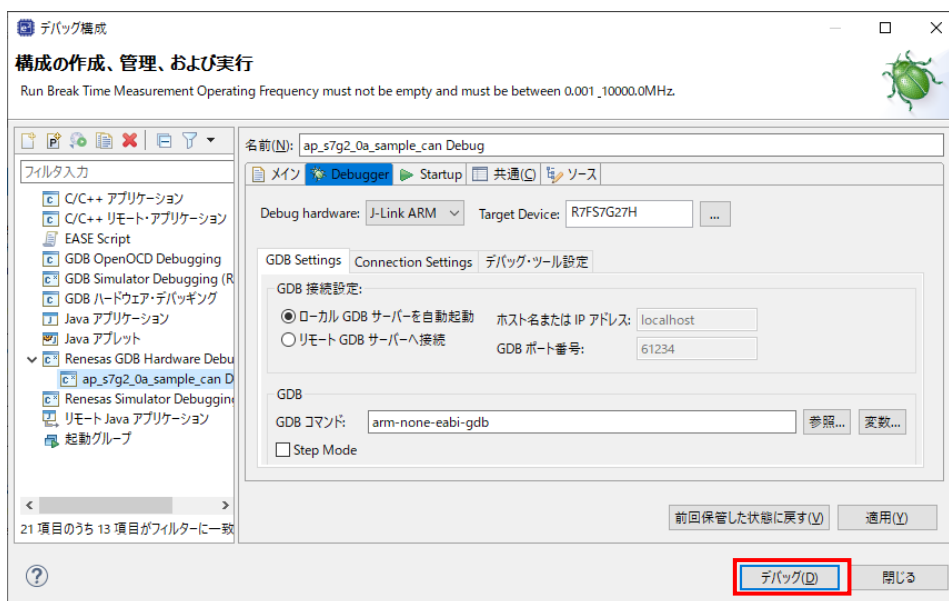
「2.2 フォルダ構成」を参考に、デバッグ対象のサンプルプログラムに合わせたファイルを選択してください。



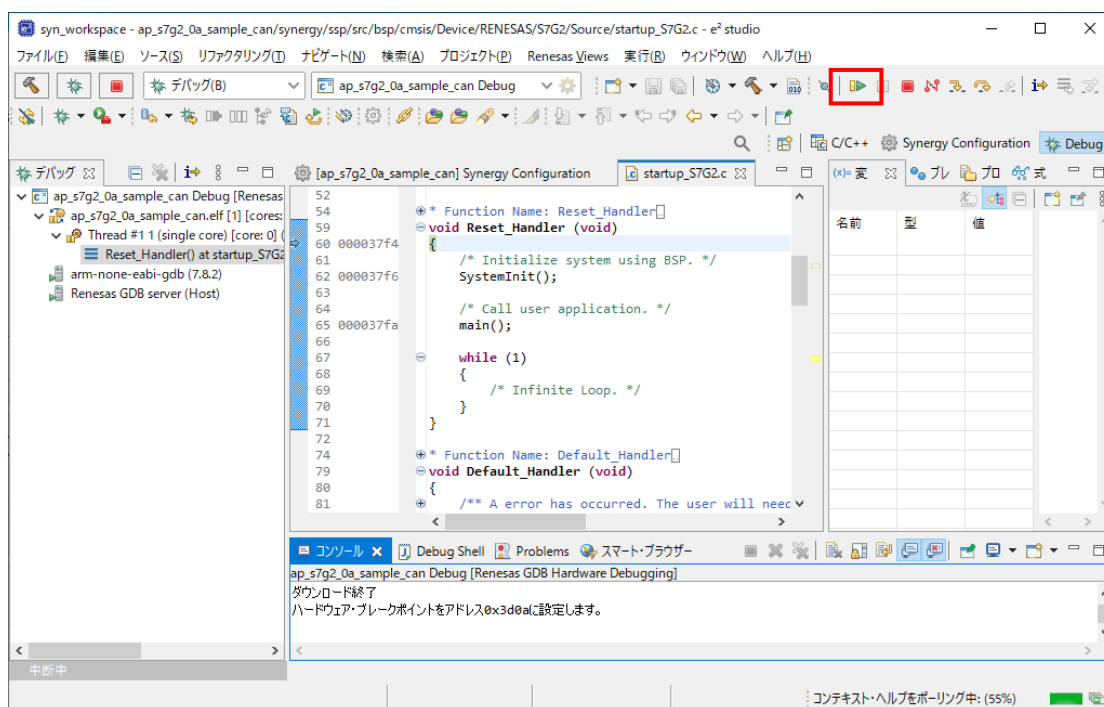
⑥ [Debugger] タブを選択し、[Debug hardware] が [J-Link ARM]、[Target Device] が「R7FS7G27H」に設定されていることを確認してください。



- ⑦ [デバッグ] を選択します。



- ⑧ ボードとの接続が完了したらプログラムを実行し、サンプルプログラムを動作させてください。



- ⑨ プログラムの動作が確認できましたら、CPU ボードへのプログラムのダウンロードも完了しています。以降、電源投入によりダウンロードされたプログラムの動作が開始されます。

ご注意

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書に記載されているサンプルプログラムの著作権は株式会社アルファプロジェクトが保有します。
- ・本サンプルプログラムで使用されているミドルウェアおよびドライバの著作権はルネサス エレクトロニクス株式会社が保有します。
- ・本文書に記載されている内容およびサンプルプログラムについてのサポートは一切受け付けておりません。
- ・本文書の内容およびサンプルプログラムに基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。
- ・本文書の内容については、万全を期して作成いたしました。万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡ください。
- ・本文書の内容は、将来予告なしに変更されることがあります。

商標について

- ・Renesas Synergy™および S7G2 は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・e2 studio は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・Synergy Software Package は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト
〒431-3114
静岡県浜松市中央区積志町 834
<https://www.apnet.co.jp>
E-Mail: query@apnet.co.jp