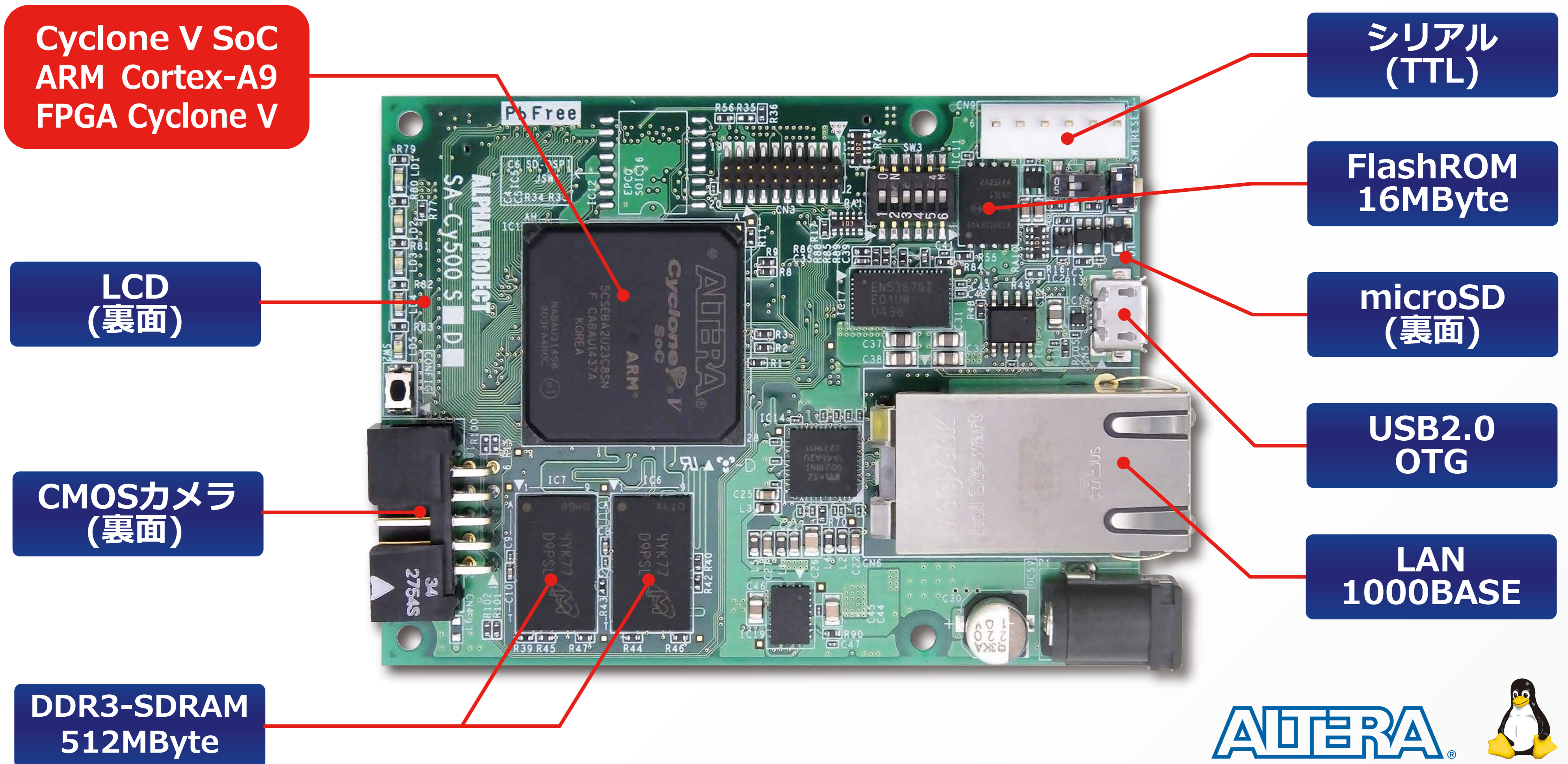




SA-Cy500S

Cyclone V SoC搭載 組込みボード

ARM + FPGA 高度な画像処理や通信機器向け



周辺機能オプション

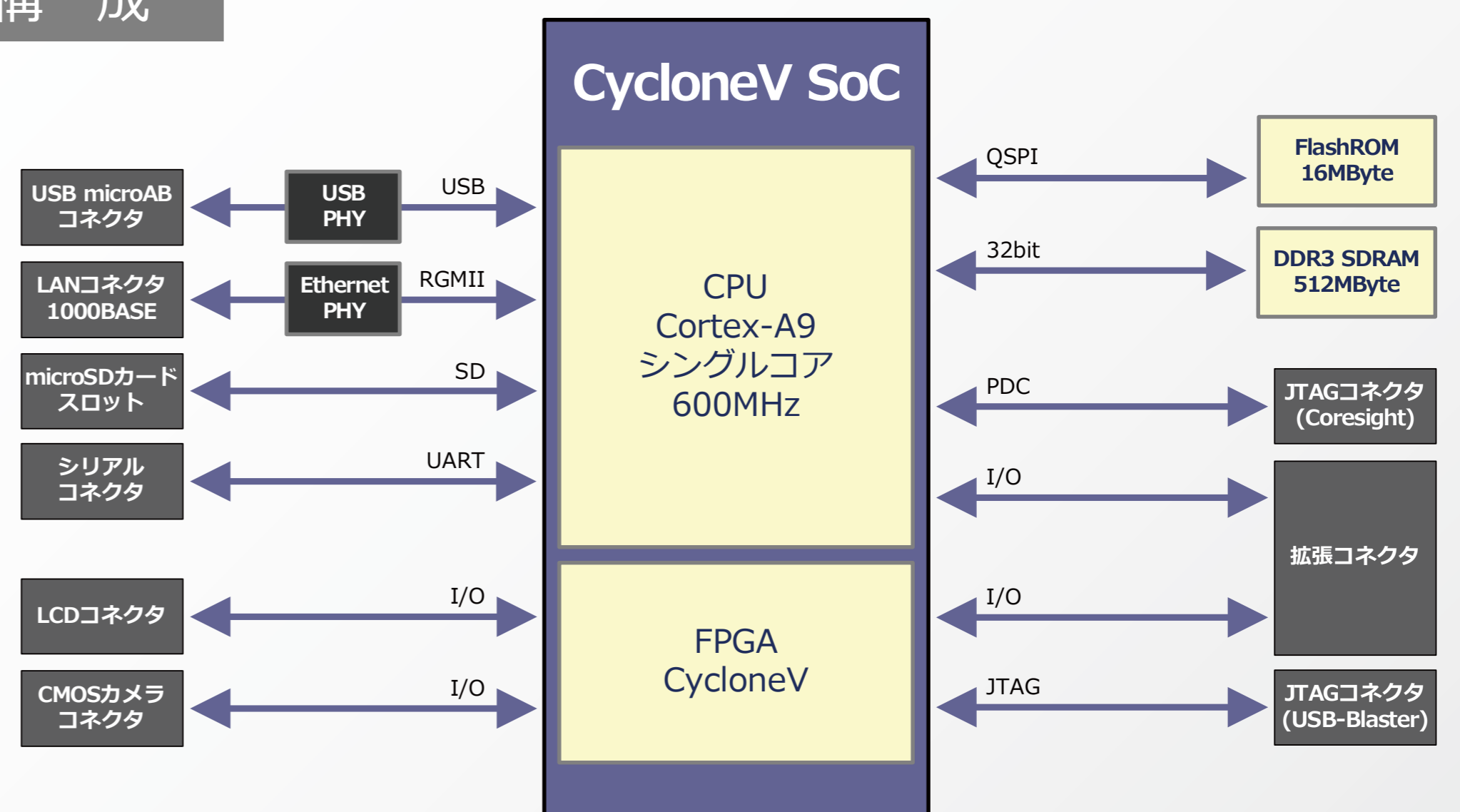


静電容量式WVGAタッチパネルLCD
LCD-KIT-B01



CMOSカメラモジュール
VS-CAM-01

構成



開発環境

ハードウェア(FPGA)開発

項目	仕様
デザインソフトウェア	Quartus II
システム統合ツール	Qsys
シミュレーションツール	ModelSim
JTAGツール	USB Blaster

ソフトウェア(CPU)開発

項目	仕様
統合開発環境	DS-5(DS-5 Altera Edition)
コンパイラ	GCC、ARMコンパイラ
対応OS	Linux、μC3(イーフォース)
デバッグ	USB Blaster または Cortex-A9対応各社デバッグ

詳細仕様

機能	仕様
SoC	Cyclone V SoC 672pin
CPU(HPS)	ARM Cortex-A9(シングルコア) 600MHz
FPGA	CycloneV LE:25K
メモリ	SerialFlash 16MByte、DDR3-SDRAM 512MByte
USB	USB 2.0 High Speed対応 OTG 1ポート
Ethernet	10/100/1000BASE 1ポート
SD/MMC I/F	microSDカードスロット1ポート
LCD I/F	RGB666 タッチパネルLCDキット(オプション)
CMOSカメラ I/F	CMOSカメラ I/F 1系統 CMOSカメラモジュール(オプション)
拡張I/O	CPU : 18本 / FPGA : 88本
寸法	80×60mm
動作環境	0~60℃